

ĐIỆN TỬ SỐ

Trịnh Văn Loan
Khoa CNTT- ĐHBK

<http://cnpmk51-bkhn.org> 1

Tài liệu tham khảo

 Bài giảng này (*quan trọng !*)

- Kỹ thuật số
- Lý thuyết mạch logic & kỹ thuật số
- Kỹ thuật điện tử số
- ...

<http://ktmt.shorturl.com>

<http://cnpmk51-bkhn.org> 2

Chương 1. Các hàm logic cơ bản

<http://cnpmk51-bkhn.org> 3

1.1 Đại số Boole

◆ Các định nghĩa

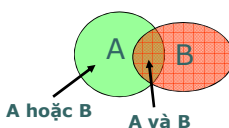
- **Biến logic:** đại lượng biểu diễn bằng ký hiệu nào đó, lấy giá trị 0 hoặc 1
- **Hàm logic:** nhóm các biến logic liên hệ với nhau qua các phép toán logic, lấy giá trị 0 hoặc 1
- **Phép toán logic cơ bản:** VÀ (AND), HOẶC (OR), PHỦ ĐỊNH (NOT)

<http://cnpmk51-bkhn.org> 4

1.1 Đại số Boole

◆ **Biểu diễn biến và hàm logic**

- **Biểu đồ Ven:**



Mỗi biến logic chia không gian thành 2 không gian con:
 -1 không gian con: biến lấy giá trị đúng (=1)
 -Không gian con còn lại: biến lấy giá trị sai (=0)

<http://cnpmk51-bkhn.org> 5

1.1 Đại số Boole

◆ **Biểu diễn biến và hàm logic**

- **Bảng thật:**

Hàm n biến sẽ có:
 n+1 cột (n biến và giá trị hàm)
 2ⁿ hàng: 2ⁿ tổ hợp biến

Ví dụ Bảng thật hàm Hoặc 2 biến

A	B	F(A,B)
0	0	0
0	1	1
1	0	1
1	1	1

<http://cnpmk51-bkhn.org> 6

1.1 Đại số Boole

◆ **Biểu diễn biến và hàm logic**

- **Bìa Cac-nô:**

Số ô trên bìa Cac-nô bằng số dòng bảng thật

Ví dụ Bìa Cac-nô hàm Hoặc 2 biến

	B 0	1
A 0	0	1
1	1	1

<http://cnpmk51-bkhn.org> 7

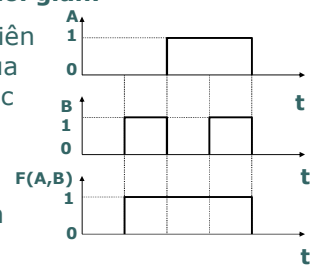
1.1 Đại số Boole

◆ **Biểu diễn biến và hàm logic**

- **Biểu đồ thời gian:**

Là đồ thị biến thiên theo thời gian của hàm và biến logic

Ví dụ Biểu đồ thời gian của hàm Hoặc 2 biến



<http://cnpmk51-bkhn.org> 8

1.1 Đại số Boole

◆ Các hàm logic cơ bản

- Hàm Phủ định:

Ví dụ Hàm 1 biến

$$F(A) = \bar{A}$$

A	F(A)
0	1
1	0

<http://cnpmk51-bkhn.org> 9

1.1 Đại số Boole

◆ Các hàm logic cơ bản

- Hàm Và:

Ví dụ Hàm 2 biến

$$F(A, B) = AB$$

A	B	F(A,B)
0	0	0
0	1	0
1	0	0
1	1	1

<http://cnpmk51-bkhn.org> 10

1.1 Đại số Boole

◆ Các hàm logic cơ bản

- Hàm Hoặc:

Ví dụ Hàm 3 biến

$$F(A, B, C) = A + B + C$$

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

<http://cnpmk51-bkhn.org> 11

1.1 Đại số Boole

◆ Tính chất các hàm logic cơ bản

- Tồn tại phần tử trung tính duy nhất cho phép toán Hoặc và phép toán Và:

$$A + 0 = A \quad A \cdot 1 = A$$
- Giao hoán: $A + B = B + A \quad A \cdot B = B \cdot A$
- Kết hợp: $A + (B + C) = (A + B) + C = A + B + C$
 $A \cdot (B \cdot C) = (A \cdot B) \cdot C = A \cdot B \cdot C$
- Phân phối: $A(B + C) = AB + AC$
 $A + (BC) = (A + B)(A + C)$
- Không có số mũ, không có hệ số:

$$A + A + \dots + A = A \quad A \cdot A \dots A = A$$
- Phép bù: $\overline{\overline{A}} = A \quad A + \bar{A} = 1 \quad A \cdot \bar{A} = 0$

<http://cnpmk51-bkhn.org> 12

1.1 Đại số Boole

- ◆ **Định lý Đờ Mooc-gan**
 - Trường hợp 2 biến $A + B = \overline{\overline{A} \cdot \overline{B}}$
 - Tổng quát $\overline{\overline{A \cdot B}} = \overline{\overline{A} + \overline{B}}$
 - Tổng quát $\overline{F(X_i, \dots)} = F(\overline{X_i}, \dots)$
- ◆ **Tính chất đối ngẫu**
 - $+ \Leftrightarrow \cdot \quad 0 \Leftrightarrow 1$
 - $A + B = B + A \Leftrightarrow A \cdot B = B \cdot A$
 - $A + 1 = 1 \Leftrightarrow A \cdot 0 = 0$

<http://cnpmk51-bkhn.org> 13

1.2 Biểu diễn các hàm lôgic

- ◆ **Dạng tuyến và dạng hội**
 - Dạng tuyến (tổng các tích) $F(x, y, z) = xyz + \overline{x} \overline{y} + \overline{x} z$
 - Dạng hội (tích các tổng)
- ◆ **Dạng chính qui**
 - Tuyến chính qui $F(x, y, z) = xyz + \overline{x} \overline{y} z + \overline{x} y z$
 - Hội chính qui $F(x, y, z) = (x + y + z)(\overline{x} + \overline{y} + z)(x + \overline{y} + z)$

Không phải dạng chính qui tức là dạng đơn giản hóa

<http://cnpmk51-bkhn.org> 14

1.2 Biểu diễn các hàm lôgic

- ◆ **Dạng tuyến chính qui**
 - ⇒ Định lý Shannon: Tất cả các hàm lôgic có thể triển khai theo một trong các biến dưới dạng tổng của 2 tích lôgic:

$$F(A, B, \dots, Z) = \overline{A} \cdot F(0, B, \dots, Z) + A \cdot F(1, B, \dots, Z)$$

Ví dụ

$$F(A, B) = \overline{A} \cdot F(0, B) + A \cdot F(1, B)$$

$$F(0, B) = \overline{B} \cdot F(0, 0) + B \cdot F(0, 1)$$

$$F(1, B) = \overline{B} \cdot F(1, 0) + B \cdot F(1, 1)$$

$$F(A, B) = \overline{A} \overline{B} \cdot F(0, 0) + \overline{A} B \cdot F(0, 1) + A \overline{B} \cdot F(1, 0) + A B \cdot F(1, 1)$$

Nhân xét

2 biến → Tổng 4 số hạng, 3 biến → Tổng 8 số hạng
n biến → Tổng 2ⁿ số hạng

<http://cnpmk51-bkhn.org> 15

1.2 Biểu diễn các hàm lôgic

- ◆ **Dạng tuyến chính qui**

Nhân xét

Giá trị hàm = 0 → số hạng tương ứng bị loại
Giá trị hàm = 1 → số hạng tương ứng bằng tích các biến

<http://cnpmk51-bkhn.org> 16

1.2 Biểu diễn các hàm lôgic

◆ **Dạng tuyến chính qui**

Ví dụ
Cho hàm 3 biến $F(A,B,C)$.
Hãy viết biểu thức hàm dưới dạng tuyến chính qui.

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

<http://cnpmk51-bkhn.org> 17

1.2 Biểu diễn các hàm lôgic

• **Dạng tuyến chính qui**

$$F(A,B,C) = \bar{A} \bar{B} C + \bar{A} B \bar{C} + \bar{A} B C + A \bar{B} C + A B \bar{C} + A B C$$

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

<http://cnpmk51-bkhn.org> 18

1.2 Biểu diễn các hàm lôgic

◆ **Dạng hội chính qui**

⇒ Định lý Shannon: Tất cả các hàm lôgic có thể triển khai theo một trong các biến dưới dạng tích của 2 tổng lôgic:

$$F(A,B,\dots,Z) = [\bar{A} + F(1,B,\dots,Z)] \cdot [A + F(0,B,\dots,Z)]$$

Ví dụ

$$F(A,B) = [\bar{A} + F(1,B)][A + F(0,B)]$$

$$F(0,B) = [\bar{B} + F(0,1)][B + F(0,0)]$$

$$F(1,B) = [\bar{B} + F(1,1)][B + F(1,0)]$$

$$F(A,B) = [\bar{A} + \bar{B} + F(1,1)][\bar{A} + B + F(1,0)]$$

$$[A + \bar{B} + F(0,1)][A + B + F(0,0)]$$

Nhận xét

2 biến → Tích 4 số hạng, 3 biến → Tích 8 số hạng
n biến → Tích 2^n số hạng

<http://cnpmk51-bkhn.org> 19

1.2 Biểu diễn các hàm lôgic

◆ **Dạng hội chính qui**

Nhận xét

Giá trị hàm = 1 → số hạng tương ứng bị loại
Giá trị hàm = 0 → số hạng tương ứng bằng tổng các biến

<http://cnpmk51-bkhn.org> 20

1.2 Biểu diễn các hàm lôgic

◆ **Dạng hội chính qui**

Ví dụ
Cho hàm 3 biến $F(A,B,C)$.
Hãy viết biểu thức hàm dưới dạng hội chính qui.

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

<http://cnpmk51-bkhn.org> 21

1.2 Biểu diễn các hàm lôgic

• **Dạng hội chính qui**

$F = (A+B+C)(\bar{A}+B+C)(\bar{A}+\bar{B}+C)$

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

<http://cnpmk51-bkhn.org> 22

1.2 Biểu diễn các hàm lôgic

◆ **Biểu diễn dưới dạng số**

- Dạng tuyến chính qui
 $F(A,B,C) = R(1,2,3,5,7)$
- Dạng hội chính qui
 $F(A,B,C) = I(0,4,6)$

<http://cnpmk51-bkhn.org> 23

1.2 Biểu diễn các hàm lôgic

◆ **Biểu diễn dưới dạng số**

$ABCD = Ax2^3 + Bx2^2 + Cx2^1 + Dx2^0$
 $= Ax8 + Bx4 + Cx2 + Dx1$

→ **LSB (Least Significant Bit)**
 → **MSB (Most Significant Bit)**

<http://cnpmk51-bkhn.org> 24

1.3 Tối thiểu hóa các hàm logic

- Mục tiêu: Số số hạng ít nhất và số biến ít nhất trong mỗi số hạng
- Mục đích: Giảm thiểu số lượng linh kiện
- Phương pháp: - Đại số
- Bìa Cac-nô
- ...

▪ Phương pháp đại số

- (1) $AB + \bar{A}B = B$ $(A + B)(\bar{A} + B) = B$ (1')
- (2) $A + AB = A$ $A(A + B) = A$ (2')
- (3) $A + \bar{A}B = A + B$ $A(\bar{A} + B) = AB$ (3')

<http://cnpmk51-bkhn.org>

25

1.3 Tối thiểu hóa các hàm logic

- Một số quy tắc tối thiểu hóa:

✓ Có thể tối thiểu hoá một hàm logic bằng cách nhóm các số hạng.

$$ABC + \bar{A}BC + A\bar{B}C + AB\bar{C} =$$

$$AB + \bar{A}BC + A\bar{B}C + AB\bar{C} =$$

$$A(B + \bar{B}C) = A(B + CD)$$

✓ Có thể thêm số hạng đã có vào một biểu thức logic.

$$ABC + \bar{A}BC + A\bar{B}C + AB\bar{C} =$$

$$ABC + \bar{A}BC + ABC + A\bar{B}C + ABC + AB\bar{C} =$$

$$BC + AC + AB$$

<http://cnpmk51-bkhn.org>

26

1.3 Tối thiểu hóa các hàm logic

- Một số quy tắc tối thiểu hóa:

✓ Có thể loại đi số hạng thừa trong một biểu thức logic

$$AB + \bar{B}C + AC =$$

$$AB + \bar{B}C + AC(B + \bar{B}) =$$

$$AB + \bar{B}C + ABC + A\bar{B}C =$$

$$AB(1 + C) + \bar{B}C(1 + A) = AB + \bar{B}C$$

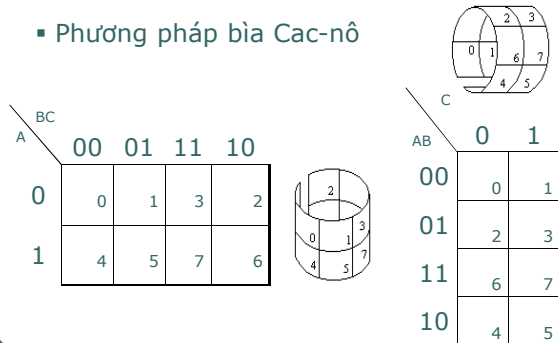
✓ Trong 2 dạng chính qui, nên chọn cách biểu diễn nào có số lượng số hạng ít hơn.

<http://cnpmk51-bkhn.org>

27

1.3 Tối thiểu hóa các hàm logic

- Phương pháp bìa Cac-nô



<http://cnpmk51-bkhn.org>

28

1.3 Tối thiểu hóa các hàm logic

- Phương pháp bìa Cac-nô

		CD			
	AB	00	01	11	10
00		0	1	3	2
01		4	5	7	6
11		12	13	15	14
10		8	9	11	10

<http://cnpmk51-bkhn.org>

29

1.3 Tối thiểu hóa các hàm logic

- Các quy tắc sau phát biểu cho dạng tuyến tính quy. Để dùng cho dạng hội chính quy phải chuyển tương đương

<http://cnpmk51-bkhn.org>

30

1.3 Tối thiểu hóa các hàm logic

- Quy tắc 1: nhóm các ô sao cho số lượng ô trong nhóm là một số lũy thừa của 2. Các ô trong nhóm có giá trị hàm cùng bằng 1.

		CD			
	AB	00	01	11	10
00					
01		1	1		
11				1	1
10				1	1

		CD			
	AB	00	01	11	10
00			1	1	
01			1	1	
11			1	1	
10			1	1	

<http://cnpmk51-bkhn.org>

31

1.3 Tối thiểu hóa các hàm logic

- Quy tắc 2: Số lượng ô trong nhóm liên quan với số lượng biến có thể loại đi. Nhóm 2 ô → loại 1 biến, nhóm 4 ô → loại 2 biến, ... nhóm 2^n ô → loại n biến.

		BC			
	A	00	01	11	10
0			1		
1			1		

$$F(A, B, C) = \bar{A} \bar{B} C + A \bar{B} C = \bar{B} C$$

<http://cnpmk51-bkhn.org>

32

1.3 Tối thiểu hóa các hàm logic

	BC	00	01	11	10	
A	0		1	1		
1			1			

$F(A,B,C) = \bar{A}C + \bar{B}C$

	BC	00	01	11	10	
A	0		1	1	1	
1			1			

$F(A,B,C) = \bar{B}C + \bar{A}B$

<http://cnpmk51-bkhn.org> 33

1.3 Tối thiểu hóa các hàm logic

	CD	00	01	11	10	
AB	00	1			1	
01		1	1			
11		1	1			
10		1			1	

$F(A,B,C,D) = B\bar{C} + \bar{B}\bar{D}$

<http://cnpmk51-bkhn.org> 34

1.3 Tối thiểu hóa các hàm logic

• Quy tắc 3: Trường hợp có những giá trị hàm là không xác định (không chắc chắn luôn bằng 0 hoặc không chắc chắn luôn bằng 1), có thể coi giá trị hàm là bằng 1 để xem có thể nhóm được với các ô mà giá trị hàm xác định bằng 1 hay không.

	CD	00	01	11	10	
AB	00			1	1	
01		1	1			
11		-	-	-	-	
10				-	-	

$F(A,B,C,D) = B\bar{C} + \bar{B}\bar{C}$

<http://cnpmk51-bkhn.org> 35

Bài tập chương 1 (1/3)

1. Chứng minh các biểu thức sau:
 - a) $\overline{AB + \bar{A}\bar{B}} = \bar{A}B + A\bar{B}$
 - b) $AB + \bar{A}C = (A+C)(\bar{A}+B)$
 - c) $\overline{AC + B\bar{C}} = \bar{A}C + B\bar{C}$
2. Xây dựng bảng thật và viết biểu thức logic của hàm F xác định như sau:
 - a) $F(A,B,C) = 1$ ứng với tổ hợp biến có số lượng biến bằng 1 là một số chẵn hoặc không có biến nào bằng 1. Các trường hợp khác thì hàm bằng 0
 - b) $F(A,B,C,D) = 1$ ứng với tổ hợp biến có ít nhất 2 biến bằng 1. Các trường hợp khác thì hàm bằng 0.

<http://cnpmk51-bkhn.org> 36

Bài tập chương 1 (2/3)

3. Trong một cuộc thi có 3 giám khảo. Thí sinh chỉ đạt kết quả nếu có đa số giám khảo trở lên đánh giá đạt. Hãy biểu diễn mối quan hệ này bằng các phương pháp sau đây:
- Bảng thật
 - Bìa Cac-nô
 - Biểu đồ thời gian
 - Biểu thức dạng tuyến chính quy
 - Biểu thức dạng hội chính qui
 - Các biểu thức ở câu d), e) dưới dạng số.

<http://cnpmk51-bkhn.org>

37

Bài tập chương 1 (3/3)

4. Tối thiểu hóa các hàm sau bằng phương pháp đại số:
- $F(A,B,C,D) = (A+BC) + \bar{A}(\bar{B}+\bar{C})(AD+C)$
 - $F(A,B,C) = (A+B+C)(A+B+\bar{C})(\bar{A}+B+C)(\bar{A}+B+\bar{C})$
5. Tối thiểu hóa các hàm sau bằng bìa Các-nô:
- $F(A,B,C,D) = R(0,2,5,6,9,11,13,14)$
 - $F(A,B,C,D) = R(1,3,5,8,9,13,14,15)$
 - $F(A,B,C,D) = R(2,4,5,6,7,9,12,13)$
 - $F(A,B,C,D) = I(1,4,6,7,9,10,12,13)$
 - $F(A,B,C,D,E) = R(0,1,9,11,13,15,16,17,20,21,25,26,27,30,31)$

<http://cnpmk51-bkhn.org>

38

Giải bài tập chương 1

1. a)

$$\begin{aligned} \overline{AB + \bar{A}\bar{B}} &= (\overline{AB})(\overline{\bar{A}\bar{B}}) \\ &= (\bar{A} + \bar{B})(A + B) \\ &= \bar{A}\bar{A} + \bar{A}B + A\bar{B} + \bar{B}B \\ &= \bar{A}\bar{B} + \bar{A}B \end{aligned}$$

<http://cnpmk51-bkhn.org>

39

Giải bài tập chương 1

1. b)

$$\begin{aligned} AB + \bar{A}C &= (A+C)(\bar{A}+B) \\ AB + \bar{A}C &= (AB + \bar{A})(AB + C) \\ &= (\bar{A}+B)(AB+C) \\ &= \bar{A}AB + \bar{A}C + AB + BC \\ &= \bar{A}C + BC + \bar{A}A + AB \\ &= C(\bar{A}+B) + A(\bar{A}+B) \\ &= (A+C)(\bar{A}+B) \end{aligned}$$

<http://cnpmk51-bkhn.org>

40

Giải bài tập chương 1

1. c)

$$\begin{aligned} \overline{AC+BC} &= \overline{AC} + \overline{B \overline{C}} \\ \overline{AC+BC} &= (\overline{A+C})(\overline{B+C}) \\ &= \overline{A} \overline{B} + \overline{B} \overline{C} + \overline{AC} \\ &= \overline{B} \overline{C} + \overline{AC} + \overline{A} \overline{B} \overline{C} + \overline{A} \overline{B} \overline{C} \\ &= \overline{B} \overline{C} + \overline{AC} \end{aligned}$$

<http://cnpmk51-bkhn.org> 41

Giải bài tập chương 1

<http://cnpmk51-bkhn.org> 42

Giải bài tập chương 1

4. a)

$$\begin{aligned} F(A, B, C, D) &= (A + BC) + \overline{A}(\overline{B} + \overline{C})(AD + C) \\ (A + BC) + \overline{A}(\overline{B} + \overline{C})(AD + C) &= (A + BC) + (\overline{A} + \overline{BC})(AD + C) \\ &= (A + BC) + (AD + C) \\ &= A(1 + D) + C(1 + B) \\ &= A + C \end{aligned}$$

<http://cnpmk51-bkhn.org> 43

Giải bài tập chương 1

4. b)

$$\begin{aligned} F(A, B, C) &= (A + B + C)(A + B + \overline{C})(\overline{A} + B + C)(\overline{A} + B + \overline{C}) \\ F &= (A + B + C\overline{C})(\overline{A} + B + C\overline{C}) \\ &= (A + B)(\overline{A} + B) \\ &= A\overline{A} + AB + \overline{A}B + B \\ &= B(A + \overline{A} + 1) \\ &= B \end{aligned}$$

<http://cnpmk51-bkhn.org> 44

Giải bài tập chương 1

5. a) $F(A,B,C,D) = R(0,2,5,6,9,11,13,14)$

		CD			
AB	00	01	11	10	
00	1			1	
01		1		1	
11		1		1	
10		1	1		

<http://cnpmk51-bkhn.org>

45

Giải bài tập chương 1

5. c) $F(A,B,C,D) = R(2,4,5,6,7,9,12,13)$

		CD			
AB	00	01	11	10	
00				1	
01	1	1	1	1	
11	1	1			
10		1			

<http://cnpmk51-bkhn.org>

46

5. d)

		CD			
AB	00	01	11	10	
00		0			
01	0		0	0	
11	0	0			
10		0		0	

$$F(A,B,C,D) = (\bar{B} + C + D)(\bar{A} + \bar{B} + C)(A + \bar{B} + \bar{C})(B + C + \bar{D})(\bar{A} + B + \bar{C} + D)$$

<http://cnpmk51-bkhn.org>

47

Giải bài tập chương 1

		CD			
AB	00	01	11	10	
00		1			
01	1		1	1	
11	1	1			
10		1		1	

<http://cnpmk51-bkhn.org>

48

Giải bài tập chương 1
 Bài Các-nô 5 biến

		C=0				C=1			
		00	01	11	10	10	11	01	00
DE	AB	0	1	3	2	6	7	5	4
00		0	1	3	2	6	7	5	4
01		8	9	11	10	14	15	13	12
11		24	25	27	26	30	31	29	28
10		16	17	19	18	22	23	21	20

<http://cnpmk51-bkhn.org> 49

Giải bài tập chương 1

$F(A,B,C,D,E) = R(0,1,9,11,13,15,16,17,20,21,25,26,27,30,31)$

		C=0				C=1			
		00	01	11	10	10	11	01	00
DE	AB	1	1	3	2	6	7	5	4
00		1	1	3	2	6	7	5	4
01		8	1	1	10	14	1	1	12
11		24	1	1	1	1	1	29	28
10		1	1	19	18	22	23	1	1

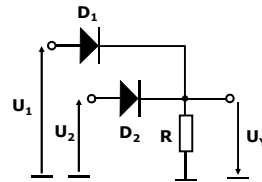
<http://cnpmk51-bkhn.org> 50

Chương 2. Các phần tử logic cơ bản và mạch thực hiện

<http://cnpmk51-bkhn.org>

51

2.1 Mạch Hoặc, mạch Và dùng diôt



$U_1, U_2 = 0$ hoặc E vôn

$U_1 \Leftrightarrow A, U_2 \Leftrightarrow B, U_Y \Leftrightarrow F(A,B)$

$0v \Leftrightarrow 0, Ev \Leftrightarrow 1$

Bảng thật hàm Hoặc 2 biến →

U_1	U_2	U_Y
0	0	0
0	E	E
E	0	E
E	E	E

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

<http://cnpmk51-bkhn.org>

52

2.1. Mạch Và, mạch Hoặc dùng điôt

$U_1, U_2 = 0$ hoặc E vôn

U_1	U_2	U_v
0	0	0
0	E	0
E	0	0
E	E	E

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

$U_1 \Leftrightarrow A, U_2 \Leftrightarrow B, U_v \Leftrightarrow F(A,B)$
 $0v \Leftrightarrow 0, Ev \Leftrightarrow 1$
 Bảng thật hàm Và 2 biến →

<http://cnpmk51-bkhn.org> 53

2.2. Mạch Đảo dùng tranzixto

- Tranzixto là dụng cụ bán dẫn, có 2 kiểu: NPN và PNP

$I_e = I_b + I_c, I_e \text{ và } I_c \gg I_b$

- Tranzixto thường dùng để khuếch đại. Còn trong mạch logic, tranzixto làm việc ở chế độ khóa, tức có 2 trạng thái: Tắt ($I_c = 0, U_{ce} = U_{ce_{max}}$), Thông (có thể bão hòa): $I_{c_{max}}, U_{ce} = 0$

<http://cnpmk51-bkhn.org> 54

2.2. Mạch Đảo dùng tranzixto

$U_E = 0$ hoặc E vôn
 $U_E \Leftrightarrow A, U_v \Leftrightarrow F(A)$
 $0v \Leftrightarrow 0, Ev \Leftrightarrow 1$
 Bảng thật hàm Phủ định →

U_E	U_v
0	E
E	0

A	F(A)
0	1
1	0

<http://cnpmk51-bkhn.org> 55

2.3. Các mạch tích hợp số

Mạch tích hợp (IC): Integrated Circuits

Mạch rời rạc
Mạch tích hợp

- tương tự : làm việc với tín hiệu tương tự
- số: làm việc với tín hiệu chỉ có 2 mức

<http://cnpmk51-bkhn.org> 56

2.3. Các mạch tích hợp số

Phân loại theo số tranzito chứa trên một IC

SSI Small Scale Integration (Mạch tích hợp cỡ nhỏ)	$n < 10$
MSI Medium Scale Integration (Mạch tích hợp cỡ trung bình)	$n = 10..100$
LSI Large Scale Integration (Mạch tích hợp cỡ lớn)	$n = 100..1000$
VLSI Very Large Scale Integration (Mạch tích hợp cỡ rất lớn)	$n = 10^3..10^6$

<http://cnpmk51-bkhn.org> 57

2.3. Các mạch tích hợp số


Phân loại theo bản chất linh kiện được sử dụng

Sử dụng tranzito lưỡng cực:

- ✓RTL (Resistor Transistor Logic)
- ✓DTL (Diode Transistor Logic)
- ✓TTL (Transistor Transistor Logic)
- ✓ECL (Emitter Coupled Logic)

Sử dụng tranzito trường (FET: Field Effect Transistor):

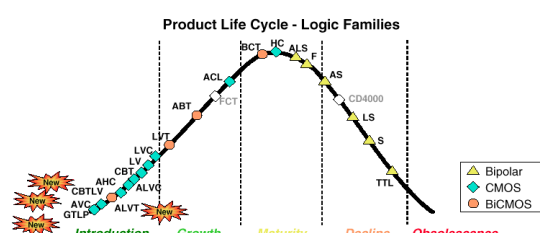
- ✓MOS (Metal Oxide Semiconductor) NMOS - PMOS
- ✓CMOS (Complementary Metal Oxide Semiconductor)



<http://cnpmk51-bkhn.org> 58


Welcome to the World of TI Logic

Product Life Cycle - Logic Families



Investment levels for **new products** are at an all-time high, while end-equipment requirements are accelerating new product introduction.

TI remains committed to be the last supplier in the older families.

<http://cnpmk51-bkhn.org> 

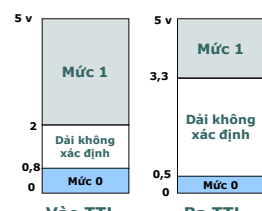
2.3. Các mạch tích hợp số

Một số đặc tính của các mạch tích hợp số

Đặc tính điện

- Các mức logic.

Ví dụ: Họ TTL



<http://cnpmk51-bkhn.org> 60

2.3. Các mạch tích hợp số

□ Một số đặc tính của các mạch tích hợp số

❖ **Đặc tính điện**

- Thời gian truyền: gồm
- ✓ Thời gian trễ của thông tin ở đầu ra so với đầu vào

Thời gian trễ trung bình được đánh giá:

$$T_{tb} = (T_{LH} + T_{HL})/2$$

<http://cnpmk51-bkhn.org> 61

2.3. Các mạch tích hợp số

□ Một số đặc tính của các mạch tích hợp số

❖ **Đặc tính điện**

- Thời gian truyền:
- ✓ Thời gian cần thiết để tín hiệu chuyển biến từ mức 0 lên mức 1 (sườn dương), hay từ mức 1 về mức 0 (sườn âm)

t_R : thời gian thiết lập sườn dương (sườn lên)
 t_F : thời gian thiết lập sườn âm (sườn xuống)

<http://cnpmk51-bkhn.org> 62

2.3. Các mạch tích hợp số

□ Một số đặc tính của các mạch tích hợp số

❖ **Đặc tính điện**

- Công suất tiêu thụ ở chế độ động:

<http://cnpmk51-bkhn.org> 63

2.3. Các mạch tích hợp số

□ Một số đặc tính của các mạch tích hợp số

❖ **Đặc tính cơ**

* DIL (Dual In Line): số chân từ 8 đến 64.

<http://cnpmk51-bkhn.org> 64

2.3. Các mạch tích hợp số

Một số đặc tính của các mạch tích hợp số

❖ **Đặc tính cơ**

- * SIL (Single In Line)
- * Vỏ hình vuông

<http://cnpmk51-bkhn.org> 65

2.3. Các mạch tích hợp số

Một số đặc tính của các mạch tích hợp số

❖ **Đặc tính cơ**

- * Vỏ hình vuông

<http://cnpmk51-bkhn.org> 66

2.4. Ký hiệu các phần tử logic cơ bản

Đảo

Và

Và-Đảo (NAND)

Hoặc

<http://cnpmk51-bkhn.org> 67

2.4. Ký hiệu các phần tử logic cơ bản

Hoặc-Đảo (NOR)

Hoặc mở rộng (XOR)

$A \oplus B = A\bar{B} + \bar{A}B$

AB	F
00	0
01	1
10	1
11	0

<http://cnpmk51-bkhn.org> 68

Chương 3. Hệ tổ hợp

<http://cnpmk51-bkhn.org> 69

3.1 Khái niệm

- Hệ logic được chia thành 2 lớp hệ:
 - Hệ tổ hợp
 - Hệ dãy

Hệ tổ hợp: Tín hiệu ra chỉ phụ thuộc tín hiệu vào ở hiện tại → Hệ không nhớ

Hệ dãy: Tín hiệu ra không chỉ phụ thuộc tín hiệu vào ở hiện tại mà còn phụ thuộc quá khứ của tín hiệu vào → Hệ có nhớ

<http://cnpmk51-bkhn.org> 70

3.2 Một số ứng dụng hệ tổ hợp

3.2.1 Bộ mã hóa

Dùng để chuyển các giá trị nhị phân của biến vào sang một mã nào đó.

Ví dụ - Bộ mã hóa dùng cho bàn phím của máy tính.

Phím \Leftrightarrow Ký tự \Leftrightarrow Từ mã

- Cụ thể trường hợp bàn phím chỉ có 9 phím.
- N: số gán cho phím ($N = 1 \dots 9$)
- Bộ mã hóa có :
 - + 9 đầu vào nối với 9 phím
 - + 4 đầu ra nhị phân ABCD

<http://cnpmk51-bkhn.org> 71

3.2.1 Bộ mã hóa

$N = 4 \rightarrow ABCD = 0100, N = 6 \rightarrow ABCD = 0110.$

Nếu 2 hoặc nhiều phím đồng thời được ấn → Mã hóa ưu tiên (nếu có 2 hoặc nhiều phím đồng thời được ấn thì bộ mã hóa chỉ coi như có 1 phím được ấn, phím được ấn ứng với mã cao nhất)

<http://cnpmk51-bkhn.org> 72

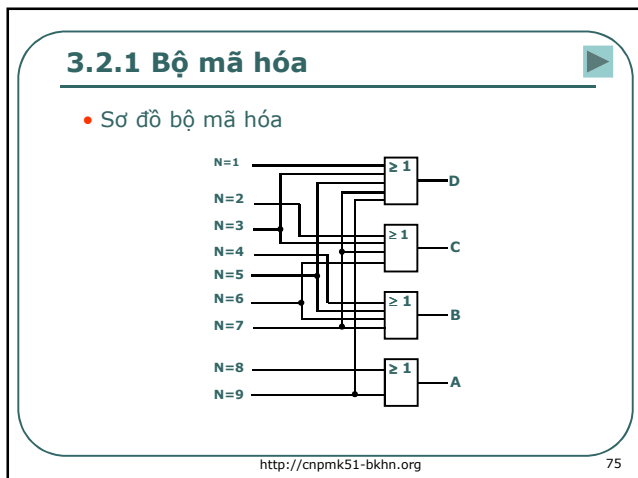
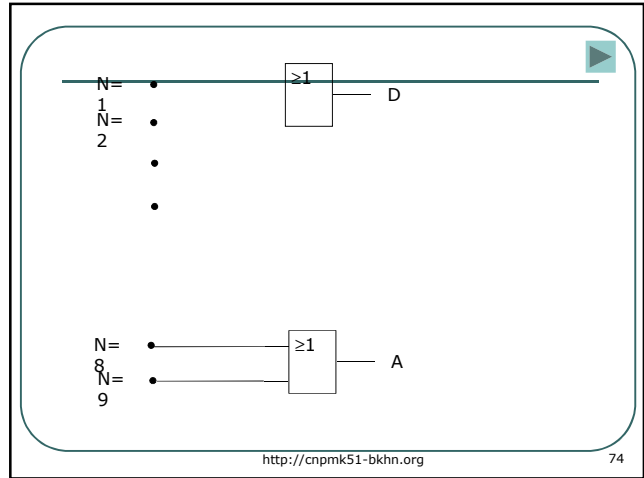
3.2.1 Bộ mã hóa

- Xét trường hợp đơn giản, giả thiết tại mỗi thời điểm chỉ có 1 phím được ấn.

N	ABCD
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

A = 1 nếu (N=8) hoặc (N=9)
 B = 1 nếu (N=4) hoặc (N=5) hoặc (N=6) hoặc (N=7)
 C = 1 nếu (N=2) hoặc (N=3) hoặc (N=6) hoặc (N=7)
 D = 1 nếu (N=1) hoặc (N=9) hoặc (N=5)

<http://cnpmk51-bkhn.org> 73



Mã hóa ưu tiên

- A = 1 nếu N = 8 hoặc N = 9
 B = 1 nếu (N = 4 hoặc N = 5 hoặc N = 6 hoặc N = 7) và (Not N = 8) và (Not N = 9)
 C = 1 nếu N = 2 và (Not N = 4) và (Not N = 5) và (Not N = 8) và (Not N = 9) hoặc N = 3 và (Not N = 4) và (Not N = 5) và (Not N = 8) và (Not N = 9) hoặc N = 6 và (Not N = 8) và (Not N = 9) hoặc N = 7 và (Not N = 8) và (Not N = 9)
 D = 1 nếu N = 1 và (Not N = 2) và (Not N = 4) và (Not N = 6) và (Not N = 8) hoặc N = 3 và (Not N = 4) và (Not N = 6) và (Not N = 8) hoặc N = 5 và (Not N = 6) và (Not N = 8) hoặc N = 7 và (Not N = 8) hoặc N = 9

<http://cnpmk51-bkhn.org> 76

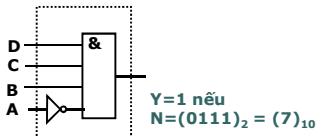
3.2.2 Bộ giải mã

Cung cấp 1 hay nhiều thông tin ở đầu ra khi đầu vào xuất hiện tổ hợp các biến nhị phân ứng với 1 hay nhiều từ mã đã được lựa chọn từ trước.

- Giải mã cho 1 cấu hình (hay 1 từ mã) đã được xác định

Ví dụ

Đầu ra của bộ giải mã bằng 1(0) nếu ở đầu vào 4 bit nhị phân ABCD = 0111, các trường hợp khác đầu ra = 0(1).



<http://cnpmk51-bkhn.org>

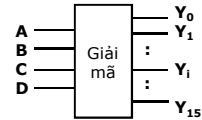
77

3.2.2 Bộ giải mã

- Giải mã cho tất cả các tổ hợp của bộ mã:

Ví dụ

Bộ giải mã có 4 bit nhị phân ABCD ở đầu vào, 16 bit đầu ra



Ứng với một tổ hợp 4 bit đầu vào, 1 trong 16 đầu ra bằng 1 (0), 15 đầu ra còn lại bằng 0 (1).

<http://cnpmk51-bkhn.org>

78

3.2.2 Bộ giải mã - Ứng dụng

- **Bộ giải mã BCD:** Mã BCD (Binary Coded Decimal) dùng 4 bit nhị phân để mã hoá các số thập phân từ 0 đến 9. Bộ giải mã sẽ gồm có 4 đầu vào và 10 đầu ra.

<http://cnpmk51-bkhn.org>

79

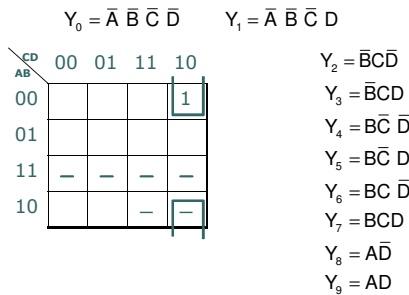
Bộ giải mã BCD

N	A	B	C	D	Y_0	Y_1	...	Y_9
0	0	0	0	0	1	0	⋮	0
1	0	0	0	1	0	1	⋮	0
2	0	0	1	0	0	0	⋮	0
3	0	0	1	1	0	0	⋮	0
4	0	1	0	0	0	0	⋮	0
5	0	1	0	1	0	0	⋮	0
6	0	1	1	0	0	0	⋮	0
7	0	1	1	1	0	0	⋮	0
8	1	0	0	0	0	0	⋮	0
9	1	0	0	1	0	0	⋮	1

<http://cnpmk51-bkhn.org>

80

Bộ giải mã BCD



Bài tập: Vẽ sơ đồ của bộ giải mã BCD

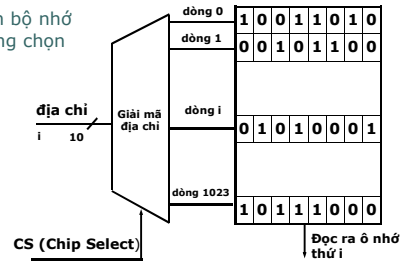
<http://cnpmk51-bkhn.org>

81

Giải mã địa chỉ

Địa chỉ 10 bit. CS: Đầu vào cho phép chọn bộ nhớ.

CS = 1: chọn bộ nhớ
CS = 0: không chọn



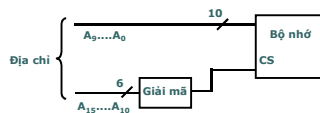
<http://cnpmk51-bkhn.org>

82

Giải mã địa chỉ

Địa chỉ 16 bit.

Số ô nhớ có thể địa chỉ hoá được : $2^{16} = 65\,536$.
Chia số ô nhớ này thành 64 trang, mỗi trang có 1024 ô.
16 bit địa chỉ từ $A_{15} \dots A_0$, 6 bit địa chỉ về phía MSB $A_{15} \dots A_{10}$ được dùng để đánh địa chỉ trang, còn lại 10 bit từ $A_9 \dots A_0$ để đánh địa chỉ ô nhớ cho mỗi trang.



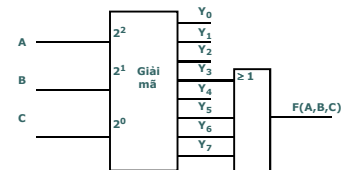
Ô nhớ thuộc trang 3 sẽ có địa chỉ thuộc khoảng:
 $(0C00)_H \leq (0\,0\,0\,0\,1\,1\,A_9 \dots A_0)_2 \leq (0FFF)_H$

<http://cnpmk51-bkhn.org>

83

Tạo hàm lôgic

Giả sử có hàm 3 biến : $F(A,B,C) = R(3,5,6,7)$



<http://cnpmk51-bkhn.org>

84

Bộ chuyển đổi mã

Chuyển một số N viết theo mã C_1 sang vẫn số N nhưng viết theo mã C_2 .
 Ví dụ: Bộ chuyển đổi mã từ mã BCD sang mã chỉ thị 7 thanh.

Mỗi thanh là 1 điốt phát quang (LED)

N	A	B	C	D	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1

<http://cnpmk51-bkhn.org> 85

0

A ———

0

B ———

1

C ———

1

D ———

1

1

1

0

0

1

<http://cnpmk51-bkhn.org> 86

Tổng hợp bộ chuyển đổi mã

CD	AB	00	01	11	10
00		1	0	1	1
01		0	1	1	1
11		-	-	-	-
10		1	1	-	-

$a = A + C + BD + \bar{B}\bar{D}$

Bài tập: Làm tương tự cho các thanh còn lại

<http://cnpmk51-bkhn.org> 87

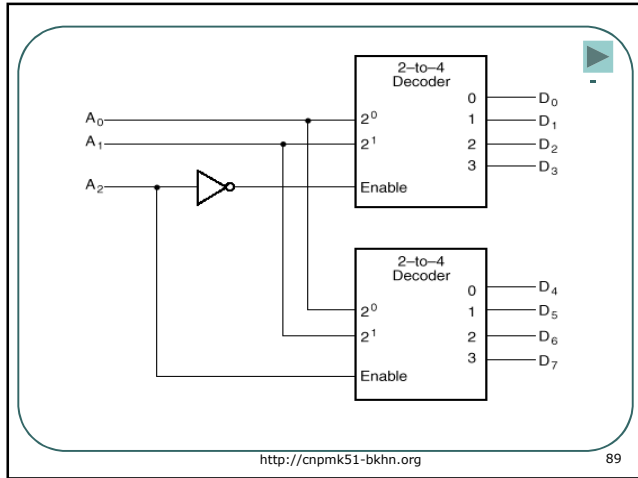
Tổng hợp bộ chuyển đổi mã

CD	AB	00	01	11	10
00		1	1	1	1
01		1	0	1	0
11		-	-	-	-
10		1	1	-	-

CD	AB	00	01	11	10
00		1	1	1	0
01		1	1	1	1
11		-	-	-	-
10		1	1	-	-

b
c

<http://cnpmk51-bkhn.org> 88



3.2.3 Bộ chọn kênh (Multiplexer)

Có nhiều đầu vào tín hiệu và một đầu ra.
 Chức năng: chọn lấy một trong các tín hiệu đầu vào đưa tới đầu ra

MUX 2-1

C_0	Y
0	X_0
1	X_1

MUX 4-1

C_1	C_0	Y
0	0	X_0
0	1	X_1
1	0	X_2
1	1	X_3

Đầu vào điều khiển

<http://cnpmk51-bkhn.org> 90

3.2.3 Bộ chọn kênh (Multiplexer)

Ví dụ Tổng hợp bộ chọn kênh 2-1

MUX 2-1

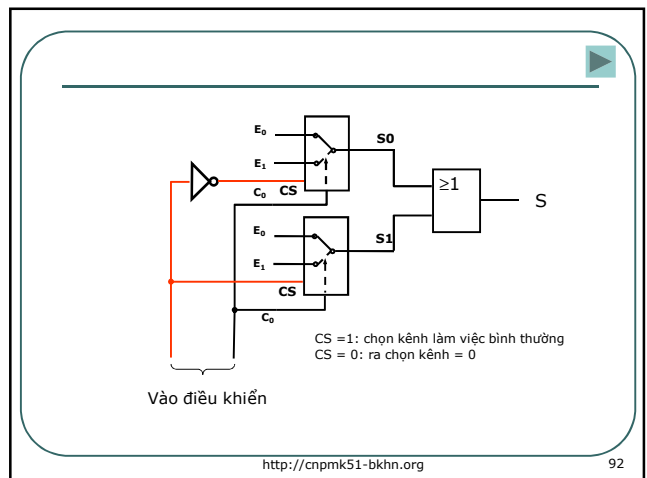
C_0	Y
0	X_0
1	X_1

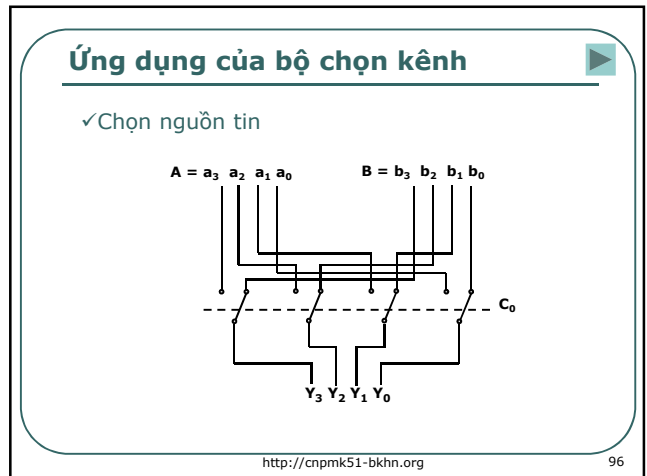
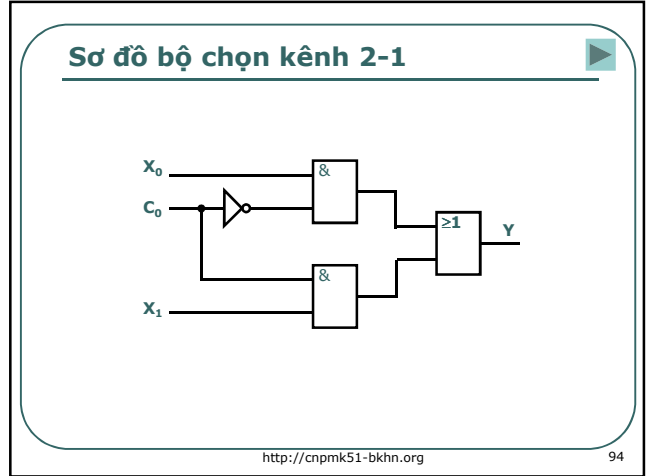
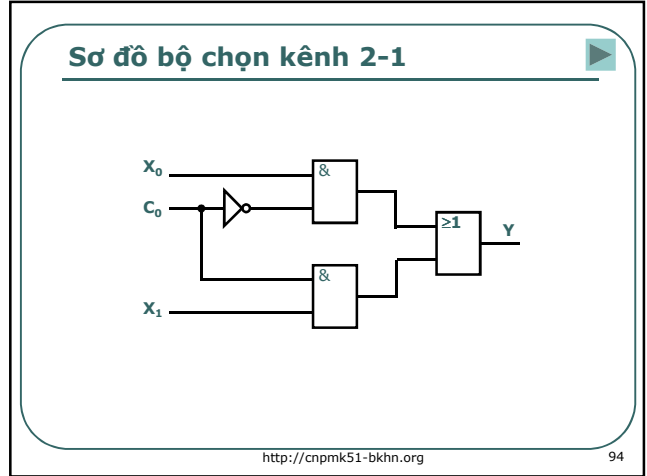
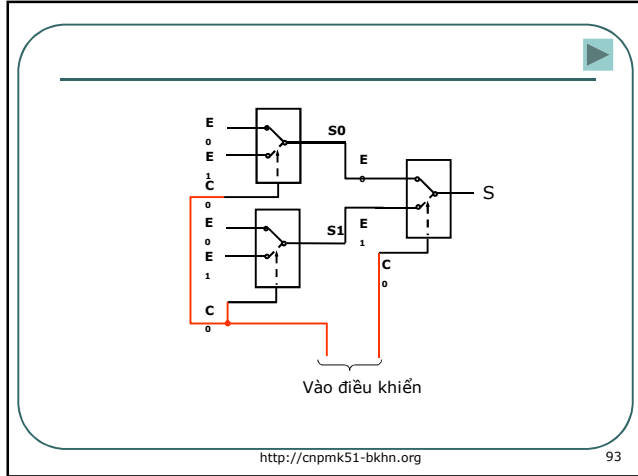
C_0	X_1	X_0	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

$C_0 \backslash X_1 X_0$	00	01	11	10
0		1	1	
1			1	1

$Y = X_0 \bar{C}_0 + X_1 C_0$

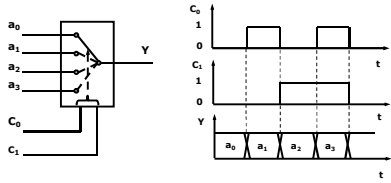
<http://cnpmk51-bkhn.org> 91





Ứng dụng của bộ chọn kênh

- Chuyển đổi song song – nối tiếp



<http://cnpmk51-bkhn.org>

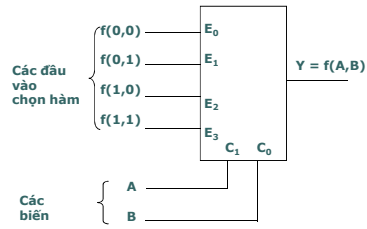
97

Ứng dụng của bộ chọn kênh

- Tạo hàm lôgic

$$f(A,B) = \bar{A} \bar{B}f(0,0) + \bar{A} Bf(0,1) + A \bar{B}f(1,0) + A Bf(1,1)$$

$$Y = \bar{C}_1 \bar{C}_0 E_0 + \bar{C}_1 C_0 E_1 + C_1 \bar{C}_0 E_2 + C_1 C_0 E_3$$



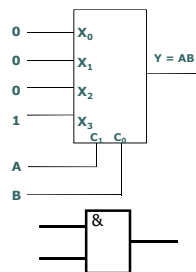
<http://cnpmk51-bkhn.org>

98

Ứng dụng của bộ chọn kênh

- Tạo hàm lôgic

A	B	f=AB	Y	C ₁	C ₀
0	0	0 = f(0,0)	X ₀	0	0
0	1	0 = f(0,1)	X ₁	0	1
1	0	0 = f(1,0)	X ₂	1	0
1	1	1 = f(1,1)	X ₃	1	1



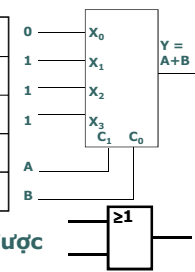
<http://cnpmk51-bkhn.org>

99

Ứng dụng của bộ chọn kênh

- Tạo hàm lôgic

A	B	f=A+B	Y	C ₁	C ₀
0	0	0	X ₀	0	0
0	1	1	X ₁	0	1
1	0	1	X ₂	1	0
1	1	1	X ₃	1	1



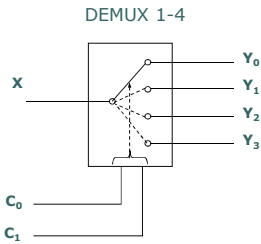
Bộ tạo hàm có thể lập trình được

<http://cnpmk51-bkhn.org>

100

3.2.4 Bộ phân kênh (Demultiplexer) ▶

- Có một đầu vào tín hiệu và nhiều đầu ra.
- Chức năng : dẫn tín hiệu từ đầu vào đưa tới một trong các đầu ra.

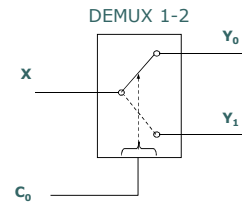


<http://cnpmk51-bkhn.org>

101

3.2.4 Bộ phân kênh (Demultiplexer) ▶

C_0	X	Y_0	Y_1
0	0	0	0
0	1	1	0
1	0	0	0
1	1	0	1

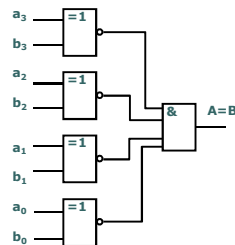


<http://cnpmk51-bkhn.org>

102

3.2.5 Bộ so sánh

- So sánh đơn giản: So sánh 2 số 4 bit
 $A = a_3a_2a_1a_0$ và $B = b_3b_2b_1b_0$.
 $A = B$ nếu: $(a_3 = b_3)$ và $(a_2 = b_2)$ và $(a_1 = b_1)$ và $(a_0 = b_0)$.

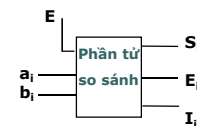


<http://cnpmk51-bkhn.org>

103

3.2.5 Bộ so sánh

- So sánh đầy đủ: Thực hiện so sánh từng bit một, bắt đầu từ MSB.
- Phần tử so sánh



E: cho phép so sánh
 E = 1: so sánh
 E = 0: không so sánh

E	a_i	b_i	$a_i = b_i$ E_i	$a_i > b_i$ S_i	$a_i < b_i$ I_i
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	0	0	0
0	1	1	0	0	0
1	0	0	1	0	0
1	0	1	0	0	1
1	1	0	0	1	0
1	1	1	1	0	0

<http://cnpmk51-bkhn.org>

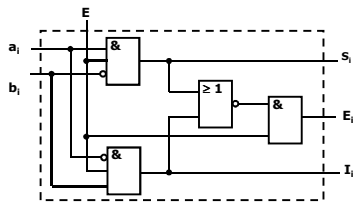
104

3.2.5 Bộ so sánh

$$S_i = E(a_i b_i)$$

$$I_i = E(\bar{a}_i b_i)$$

$$E_i = E(a_i \oplus b_i) = E a_i b_i + E \bar{a}_i \bar{b}_i = E S_i \bar{I}_i = E(S_i + \bar{I}_i)$$

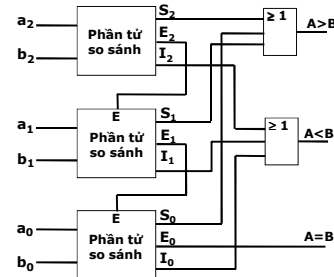


<http://cnpmk51-bkhn.org>

105

3.2.5 Bộ so sánh

- So sánh đầy đủ: Bộ so sánh song song
- Ví dụ So sánh 2 số 3 bit $A = a_2 a_1 a_0$, $B = b_2 b_1 b_0$



<http://cnpmk51-bkhn.org>

106

3.2.6. Các bộ số học

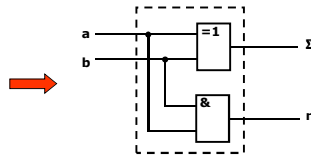
- Bộ cộng



a	b	Σ	r
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$\Sigma = a \oplus b$
 $r = ab$

Bộ bán tổng (Half Adder)

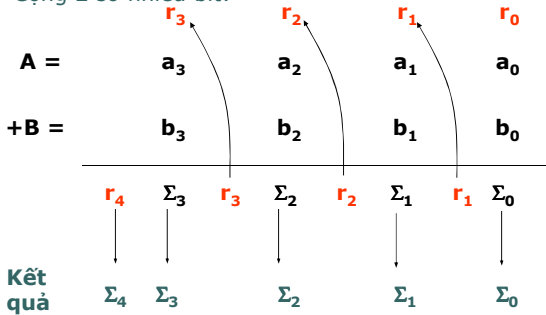


<http://cnpmk51-bkhn.org>

107

Bộ cộng

Cộng 2 số nhiều bit:



<http://cnpmk51-bkhn.org>

108

Bộ cộng

Thao tác lặp lại là cộng 2 bit với nhau và cộng với số nhớ

Full Addder

a_i	b_i	r_i	Σ_i	r_{i+1}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

<http://cnpmk51-bkhn.org> 109

Bộ cộng

$\Sigma_i = a_i \oplus b_i \oplus r_i$
 $r_{i+1} = a_i b_i + r_i (a_i \oplus b_i)$

<http://cnpmk51-bkhn.org> 110

Bộ cộng

- Bộ cộng đầy đủ (Full Addder)

<http://cnpmk51-bkhn.org> 111

Bộ cộng 2 số n bit

$A = a_{n-1}a_{n-2}\dots a_1a_0$, $B = b_{n-1}b_{n-2}\dots b_1b_0$

Bộ cộng song song

<http://cnpmk51-bkhn.org> 112

Bộ cộng song song tính trước số nhớ

$r_{i+1} = a_i b_i + r_i (a_i \oplus b_i)$
 $P_i = a_i \oplus b_i$ và $G_i = a_i b_i \rightarrow r_{i+1} = G_i + r_i P_i$
 $r_1 = G_0 + r_0 P_0$

$r_2 = G_1 + r_1 P_1 = G_1 + (G_0 + r_0 P_0) P_1$
 $r_2 = G_1 + G_0 P_1 + r_0 P_0 P_1$

<http://cnpmk51-bkhn.org> 113

Bộ cộng song song tính trước số nhớ

Ví dụ: Cộng 2 số 4 bit

<http://cnpmk51-bkhn.org> 114

Kiểm tra 15' (T4,5,6,P) (12/9/05)

- Giả thiết có 2 nguồn tin là tín hiệu âm thanh ứng với đầu ra của 2 micro M1 và M2. Có thể sử dụng bộ chọn kênh 2-1 để chọn tín hiệu của từng micro được không? Giải thích lý do.
- (Không sử dụng tài liệu)

<http://cnpmk51-bkhn.org> 115

Bộ trừ

a_i	b_i	D_i	B_{i+1}
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

$D_i = a_i \oplus b_i$
 $B_{i+1} = a_i \overline{b_i}$

<http://cnpmk51-bkhn.org> 116

Bộ trừ

- Phép trừ 2 số nhiều bit cho nhau. Thao tác lặp lại là trừ 2 bit cho nhau và trừ số vay

a_i
 b_i
 B_i

Bộ trừ đầy đủ

(Full Subtractor)

a_i	b_i	B_i	D_i	B_{i+1}
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

<http://cnpmk51-bkhn.org> 117

Bộ trừ

- Bộ trừ song song:
 - Thực hiện như bộ cộng song song.
 - Trừ 2 số n bit cần n bộ trừ đầy đủ. (Trong bộ cộng song song thay bộ cộng đầy đủ bằng bộ trừ đầy đủ, đầu ra số nhớ trở thành đầu ra số vay)

<http://cnpmk51-bkhn.org> 118

Kiểm tra 15' T1,2,3. Không dùng tài liệu

- Hãy lấy 1 ví dụ thực tế có thể thực hiện bằng 1 hàm logic 3 biến.
 - Lập bảng thật
 - Tối thiểu hóa hàm bằng bìa Cac-nô
 - Viết biểu thức hàm đã tối thiểu hóa và vẽ sơ đồ thực hiện

<http://cnpmk51-bkhn.org> 119

- Lịch học môn Điện tử số cho 3 lớp T1,2,3 K48 trong 3 tuần 6, 7, 8 thay đổi như sau:
 - **Tuần 6,7:**
 - Thứ 4: Cô Liên dạy tiếp tiết 5, nghỉ tiết 6
 - Thứ 7: Cô Dung dạy TTHCM tiết 1,2,3
 - **Tuần 8:**
 - Thứ 4: Cô Trang dạy ĐTS tiết 5,6
 - Thứ 7: Cô Dung dạy TTHCM tiết 1,2,3

<http://cnpmk51-bkhn.org> 120

- Lịch học môn Điện tử số cho 3 lớp T4,5,6,P K48 trong 3 tuần 6, 7, 8 thay đổi như sau (tuần này là tuần 5)
- Tuần 6,7:**
 - Thứ 2: Tiết 1,2 nghỉ (đã học vào tuần 4)
 - Thứ 7: Thầy Minh dạy LTM từ tiết 1 đến tiết 6
- Tuần 8:**
 - Thứ 2: Thầy Trung dạy TTHCM từ tiết 1 đến tiết 6
 - Thứ 7: Thầy Minh dạy LTM từ tiết 1 đến tiết 6

<http://cnpmk51-bkhn.org> 121

Bộ nhân

Giả thiết nhân 2 số 4 bit A và B:
 $A = a_3a_2a_1a_0$, $B = b_3b_2b_1b_0$

			a_3	a_2	a_1	a_0			
			b_3	b_2	b_1	b_0			
			a_3b_0	a_2b_0	a_1b_0	a_0b_0			
				a_3b_1	a_2b_1	a_1b_1	a_0b_1		
					a_3b_2	a_2b_2	a_1b_2	a_0b_2	
						a_3b_3	a_2b_3	a_1b_3	a_0b_3
	p_7	p_6	p_5	p_4	p_3	p_2	p_1	p_0	

<http://cnpmk51-bkhn.org> 122

Bộ nhân

Dãy thao tác cần phải thực hiện khi nhân 2 số 4 bit

$A \times b_0$

↓

$A \times b_1$

↓

$(A \times b_0) + (A \times b_1 \text{ dịch trái 1 bit}) = \Sigma_1$

↓

$A \times b_2$

↓

$\Sigma_1 + (A \times b_2 \text{ dịch trái 2 bit}) = \Sigma_2$

↓

$A \times b_3$

↓

$\Sigma_2 + (A \times b_3 \text{ dịch trái 3 bit}) = \Sigma_3$

<http://cnpmk51-bkhn.org> 123

Bộ nhân

CI: Carry Input (vào số nhớ)
CO: Carry Output (ra số nhớ)

<http://cnpmk51-bkhn.org> 124

Bài tập lớn

- Tin 1: bộ cộng song song từ 1 đến 8 bit
- Tin 2: bộ trừ song song từ 1 đến 8 bit
- Tin 3: bộ so sánh song song từ 1 đến 8 bit
- Báo cáo: nộp theo lớp, chiều thứ 7, tuần 12, trước 16h30 (báo cáo in trên giấy (không viết bằng tay): - Đề, làm thế nào, kết quả, CT nguồn)

<http://cnpmk51-bkhn.org>

125

a_1	a_0	b_1	b_0	p_3	p_2	p_1	p_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0
...
1	1	1	1	1	0	0	1

<http://cnpmk51-bkhn.org>

126

a_3	a_2	a_1	a_0	Σ	c_0	c_1
0	0	0	0	0	0	0
0	0	0	1	1	0	0
0	0	1	0	1	0	0
...
1	1	1	1	0	0	1

<http://cnpmk51-bkhn.org>

127

Chương 4 Hệ dãy

<http://cnpmk51-bkhn.org>

128



Chương 4

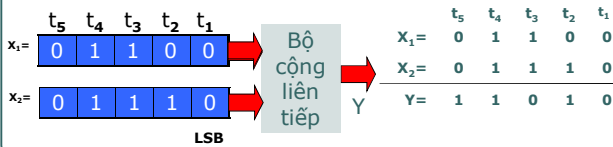
Hệ dĩa

<http://cnpmk51-bkhn.org>

128

4.1 Khái niệm

- Hệ dãy: tín tức ở đâu ra không chỉ phụ thuộc tín tức đầu vào ở thời điểm hiện tại mà còn phụ thuộc vào quá khứ của các tín tức đó nữa → hệ có nhớ.
- Ví dụ:** Xét bộ cộng nhị phân liên tiếp. Bộ cộng có 2 đầu vào X1, X2 là 2 số nhị phân cần cộng, đầu ra Y là tổng của X1, X2.



<http://cnpmk51-bkhn.org>

129

4.1 Khái niệm

Nhận xét: Tín hiệu ra Y là khác nhau ngay cả trong các trường hợp tín hiệu vào như nhau

- Phân biệt 2 loại quá khứ của tín hiệu vào: một là loại tín hiệu vào tạo ra số nhớ bằng 0 và hai là loại tín hiệu vào tạo ra số nhớ bằng 1.
- Hai loại này tạo nên 2 trạng thái của bộ cộng là có nhớ (số nhớ = 1) và không nhớ (số nhớ = 0).

Ra t_i : vào t_i
 số nhớ t_{i-1} : vào t_{i-1}
 số nhớ t_{i-2}

<http://cnpmk51-bkhn.org>

130

4.2 Các mô hình hệ dãy



Mô hình Mealy và mô hình Moore

<http://cnpmk51-bkhn.org>

131

4.2 Các mô hình hệ dãy

✓Mealy: mô tả hệ dãy bằng bộ 5

- X : tập hữu hạn các tín hiệu vào. Nếu hệ có m đầu vào → các tín hiệu vào tương ứng là x_1, x_2, \dots, x_m
- S : tập hữu hạn các trạng thái. Nếu hệ có n trạng thái → các trạng thái tương ứng là s_1, s_2, \dots, s_n
- Y : tập hữu hạn các tín hiệu ra. Nếu hệ có l đầu ra ta có các tín hiệu ra tương ứng là y_1, y_2, \dots, y_l
- Fs: hàm trạng thái. $F_s = F_s(X, S)$
- Fy : hàm ra. $F_y = F_y(X, S)$

✓Moore: cũng dùng bộ 5 như mô hình Mealy
 Điều khác biệt duy nhất: $F_y = F_y(S)$

<http://cnpmk51-bkhn.org>

132

4.2 Các mô hình hệ dãy

Ví dụ Bộ cộng nhị phân liên tiếp

Xét theo mô hình Mealy:

- Tập tín hiệu vào:** $X = \{00, 01, 10, 11\}$.
- Tập tín hiệu ra:** $Y = \{0, 1\}$.
- Tập trạng thái:** $S = \{s_0, s_1\}$
 Trạng thái s_0 là trạng thái không nhớ hay số nhớ tạo ra bằng 0.
 Trạng thái s_1 là trạng thái có nhớ hay số nhớ tạo ra bằng 1.

<http://cnpmk51-bkhn.org> 133

4.2 Các mô hình hệ dãy

- Hàm trạng thái:** (trạng thái hiện tại, trạng thái tiếp theo)
 $Fs(s_0, 11) = s_1$
 $Fs(s_0, x_1x_2) = s_0$ nếu $x_1x_2 = 00, 01$ hoặc 10
 $Fs(s_1, 00) = s_0$
 $Fs(s_1, x_1x_2) = s_1$ nếu $x_1x_2 = 10, 01$ hoặc 11 .
- Hàm ra:**
 $Fy(s_0, 00$ hoặc $11) = 0$
 $Fy(s_0, 01$ hoặc $10) = 1$
 $Fy(s_1, 00$ hoặc $11) = 1$
 $Fy(s_1, 01$ hoặc $10) = 0$

<http://cnpmk51-bkhn.org> 134

4.2 Các mô hình hệ dãy

Xét theo mô hình Moore:

- Tập tín hiệu vào:** $X = \{00, 01, 10, 11\}$.
- Tập tín hiệu ra:** $Y = \{0, 1\}$.
- Tập trạng thái:** $\{s_{00}, s_{01}, s_{10}, s_{11}\}$
 s_{00} : trạng thái không nhớ, tín hiệu ra bằng 0
 s_{01} : trạng thái không nhớ, tín hiệu ra bằng 1
 s_{10} : trạng thái có nhớ, tín hiệu ra bằng 0
 s_{11} : trạng thái có nhớ, tín hiệu ra bằng 1.
- Hàm trạng thái:**
 $Fs(s_{00}$ hoặc $s_{01}, 00) = s_{00}$...
- Hàm ra:**
 $Fy(s_{00}) = Fy(s_{10}) = 0$
 $Fy(s_{01}) = Fy(s_{11}) = 1$

<http://cnpmk51-bkhn.org> 135

4.2 Các mô hình hệ dãy

- Bảng trạng thái Mealy**

S	X			
	X_1	X_2	...	X_N
s_1	$Fs(s_1, X_1), Fy(s_1, X_1)$	$Fs(s_1, X_2), Fy(s_1, X_2)$:	$Fs(s_1, X_N), Fy(s_1, X_N)$
s_2	$Fs(s_2, X_1), Fy(s_2, X_1)$	$Fs(s_2, X_2), Fy(s_2, X_2)$:	$Fs(s_2, X_N), Fy(s_2, X_N)$
:	:	:	:	:
s_m	$Fs(s_m, X_1), Fy(s_m, X_1)$	$Fs(s_m, X_2), Fy(s_m, X_2)$:	$Fs(s_m, X_N), Fy(s_m, X_N)$

Tín hiệu ra
 Trạng thái tiếp theo
 Trạng thái hiện tại

Nếu hệ có m đầu vào thì $N \leq 2^m$

<http://cnpmk51-bkhn.org> 136

4.2 Các mô hình hệ dãy

- Bảng trạng thái Moore**

S	x				Y
	x_1	x_2	...	x_n	
s_1	$Fs(s_1, x_1)$	$Fs(s_1, x_2)$:	$Fs(s_1, x_n)$	$Fy(s_1)$
s_2	$Fs(s_2, x_1)$	$Fs(s_2, x_2)$:	$Fs(s_2, x_n)$	$Fy(s_2)$
:	:	:	:	:	:
s_n	$Fs(s_n, x_1)$	$Fs(s_n, x_2)$:	$Fs(s_n, x_n)$	$Fy(s_n)$

Trạng thái hiện tại → Trạng thái tiếp theo

<http://cnpmk51-bkhn.org> 137

4.2 Các mô hình hệ dãy

- Ví dụ Bộ cộng nhị phân liên tiếp**

S	$x_1 x_2$				Y
	00	01	11	10	
s_0	$s_0, 0$	$s_0, 1$	$s_1, 0$	$s_0, 1$	0
s_1	$s_0, 1$	$s_1, 0$	$s_1, 1$	$s_1, 0$	1
s_{10}					0
s_{11}					1

<http://cnpmk51-bkhn.org> 138

4.2 Các mô hình hệ dãy

Đồ hình trạng thái

$s_1 \quad x / y \quad s_2$

Ví dụ Bộ cộng nhị phân liên tiếp

<http://cnpmk51-bkhn.org> 139

4.3 Các trigơ (Flip-Flop)

- Trigơ là phần tử nhớ và là phần tử cơ bản của hệ dãy
- Trạng thái của trigơ chính là tín hiệu ra của nó.

4.3.1 Trigơ RS

SR	00	01	11	10
0	0	0	-	1
1	1	0	-	1

Nhớ Xóa Kxd Tiệp

S: Set, R: Reset

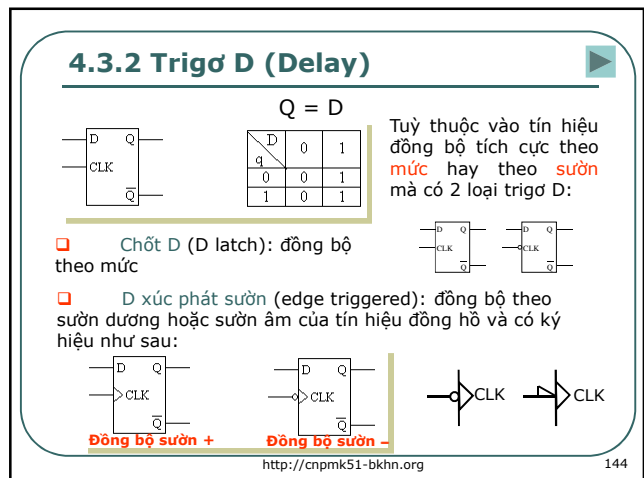
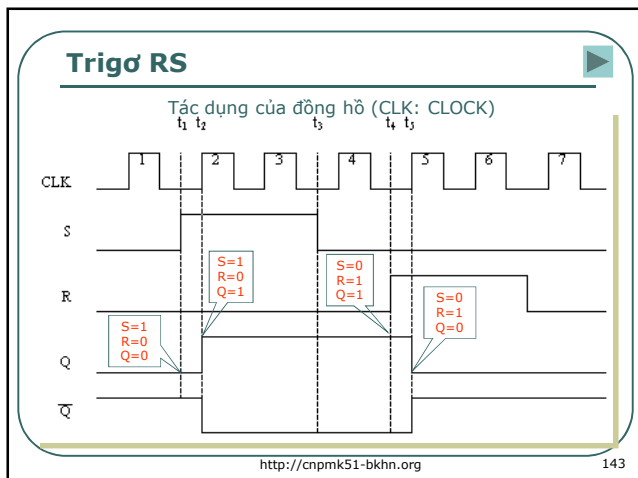
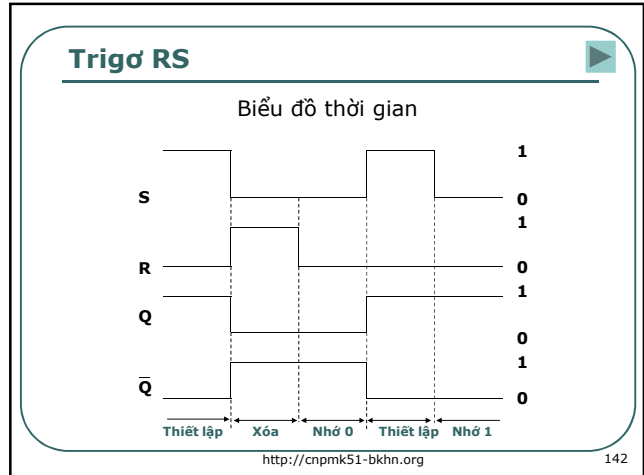
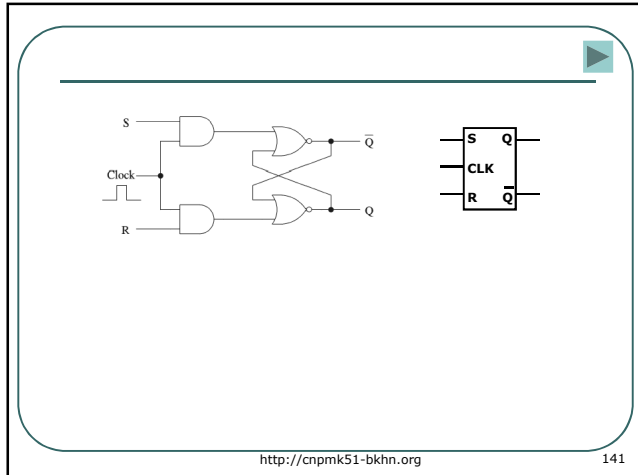
Phương trình trạng thái:

$$Q = S + \bar{R}q$$

Trạng thái tiếp theo Trạng thái hiện tại

CLK: CLOCK (đồng hồ, đồng bộ)

<http://cnpmk51-bkhn.org> 140



Positive edge-triggered D flip-flop

(a) Circuit diagram (b) Logic symbol

(c) Timing diagram

<http://cnpmk51-bkhn.org> 145

Trigơ D- Biểu đồ thời gian

Chốt D →

← D xúc phát sườn dương

<http://cnpmk51-bkhn.org> 146

4.3.3 Trigơ JK

JK	00	01	11	10
q	0	0	1	1
Q	1	1	0	0

$Q = J\bar{q} + \bar{K}q$

Nhớ Tiếp 0 Lật Tiếp 1

<http://cnpmk51-bkhn.org> 147

4.3.4 Trigơ T

T	0	1
q	0	1
Q	1	0

$Q = T\bar{q} + \bar{T}q$

Nhớ Lật

<http://cnpmk51-bkhn.org> 148

4.4 Một số ứng dụng hệ dây

4.4.1 Bộ đếm và chia tần số

- Bộ đếm dùng để đếm xung. Bộ đếm môđun N: đếm N-1 xung, xung thứ N làm cho bộ đếm quay về trạng thái nghỉ hay trạng thái 0.
- Phân loại:
 - Bộ đếm đồng bộ: xung đếm đồng thời là xung đồng hồ đưa tới các đầu vào CLK
 - Bộ đếm không đồng bộ: không cần đưa đồng thời xung đếm vào các đầu vào CLK

<http://cnpmk51-bkhn.org>

149

4.4 Một số ứng dụng hệ dây

Bộ đếm không đồng bộ

Ví dụ Bộ đếm không đồng bộ môđun 16 dùng trigơ JK đồng bộ sườn âm đồng hồ.
 Bộ đếm môđun 16 → có 16 trạng thái → cần 4 trigơ

<http://cnpmk51-bkhn.org>

150

a) Bộ đếm không đồng bộ

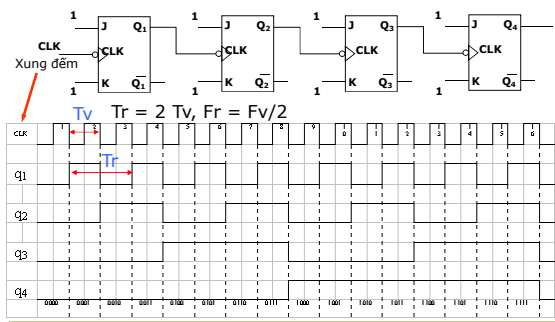
n	q ₄	q ₃	q ₂	q ₁
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

n: số xung đếm
 q₄, q₃, q₂, q₁: Trạng thái của 4 trigơ

<http://cnpmk51-bkhn.org>

151

a) Bộ đếm không đồng bộ



<http://cnpmk51-bkhn.org>

152

a) Bộ đếm không đồng bộ

- Bộ đếm môđun 10

CLR: CLEAR (XÓA). CLR=0 → Q = 0

<http://cnpmk51-bkhn.org> 153

b) Bộ đếm đồng bộ

Ví dụ Môđun 8

CLK	A	B	C	Số đếm
0	0	0	0	0
1	0	0	1	1
2	0	1	0	2
3	0	1	1	3
4	1	0	0	4
5	1	0	1	5
6	1	1	0	6
7	1	1	1	7
8	0	0	0	0

FF1: J=K=1, lật trạng thái khi có CLK
 FF2, FF3: J=K, J=K=1: Chế độ lật khi có CLK, J=K=0: Chế độ nhớ khi có CLK

<http://cnpmk51-bkhn.org> 154

4.4.1 Bộ đếm và chia tần số

Bộ đếm đồng thời là bộ chia tần số.
 Hệ số chia tần số đúng bằng môđun của bộ đếm

□ Bộ đếm tiến (tăng):
 số đếm tăng lên 1 mỗi khi có 1 xung đếm

Ví dụ Bộ đếm tiến môđun 8: 0-1-2-3-4-5-6-7-0-...

□ Bộ đếm lùi (giảm):
 số đếm giảm đi 1 mỗi khi có 1 xung đếm

Ví dụ Bộ đếm lùi môđun 8: 7-6-5-4-3-2-1-0-7-...

Các IC được chế tạo làm bộ đếm thường cho phép đếm theo cả 2 chiều

<http://cnpmk51-bkhn.org> 155

4.4.2 Thanh ghi

Chức năng: Lưu trữ và dịch chuyển thông tin

Phân loại:

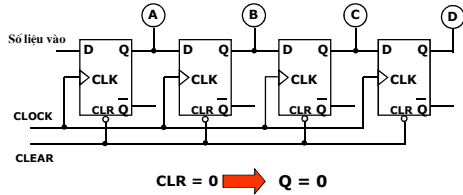
Vào nối tiếp - Ra nối tiếp Vào nối tiếp - Ra song song

Vào song song - Ra nối tiếp Vào song song - Ra song song

<http://cnpmk51-bkhn.org> 156

4.4.2 Thanh ghi

Ví dụ: Thanh ghi 4 bit dùng trigơ D



<http://cnpmk51-bkhn.org>

157

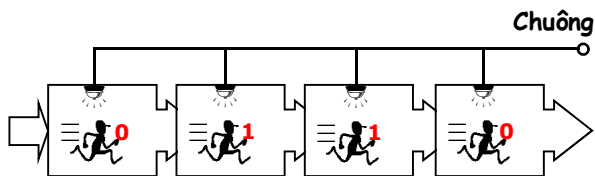
4.4.2 Thanh ghi

Dòng	VÀO			RA			
	CLR	Số liệu	CLK	A	B	C	D
1	0	0	0	0	0	0	0
2	1	1	0	0	0	0	0
3	1	1	1	1	0	0	0
4	1	1	2	1	1	0	0
5	1	1	3	1	1	1	0
6	1	0	4	0	1	1	1
7	1	0	5	0	0	1	1
8	1	0	6	0	0	0	1
9	1	0	7	0	0	0	0
10	1	0	8	0	0	0	0
11	1	1	9	1	0	0	0
12	1	0	10	0	1	0	0
13	1	0	11	0	0	1	0
14	1	0	12	0	0	0	1
15	1	0	13	0	0	0	0

<http://cnpmk51-bkhn.org>

158

4.4.2 Thanh ghi



<http://cnpmk51-bkhn.org>

159

Chương 5 Tổng hợp và phân tích hệ dây

<http://cnpmk51-bkhn.org>

160



Chương 5

Tổng hợp và phân tích hệ dây

<http://cnpmk51-bkhn.org>

160

5.1 Khái niệm

- Hệ dãy có 2 loại bài toán: phân tích và tổng hợp

Bảng ứng dụng của trigơ

q	Q	D	q	Q	S	R	q	Q	J	K	q	Q	T
0	0	0	0	0	0	-	0	0	0	-	0	0	0
0	1	1	0	1	1	0	0	1	1	-	0	1	1
1	0	0	1	0	0	1	1	0	-	1	1	0	1
1	1	1	1	1	-	0	1	1	-	0	1	1	0

<http://cnpmk51-bkhn.org>

161

5.2 Tổng hợp hệ dãy

- Bài toán tổng hợp hệ dãy gồm các bước như sau:

- Tìm bảng trạng thái dưới dạng mã hoá trạng thái của hệ
- Thành lập bảng kích trigơ trên cơ sở bảng trạng thái đã mã hoá ở trên và bảng ứng dụng của trigơ tương ứng
- Xác định hàm kích trigơ và tối thiểu hoá các hàm kích đó
- Xác định hàm ra và tối thiểu hoá các hàm ra.
- Vẽ sơ đồ thực hiện hệ dựa trên các hàm kích và hàm ra đã xác định được

Ví dụ 1 Tổng hợp thanh ghi 3 bit dịch phải dùng trigơ D

Thanh ghi 3 bit có 8 trạng thái
→ có 3 biến trạng thái → cần 3 trigơ

<http://cnpmk51-bkhn.org>

162

5.2 Tổng hợp hệ dãy (Ví dụ 1)

Số liệu vào: x
3 biến trạng thái: $q_1q_2q_3$

Bảng trạng thái mã hóa

x	0	1
$q_1q_2q_3$	000	100
001	000	100
010	001	101
011	001	101
100	010	110
101	010	110
110	011	111
111	011	111

Biến trạng thái tiếp theo:

$Q_1Q_2Q_3$

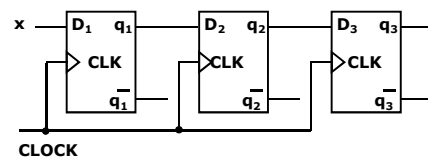
<http://cnpmk51-bkhn.org>

163

5.2 Tổng hợp hệ dãy (Ví dụ 1)

$Q_1 = x, Q_2 = q_1, Q_3 = q_2$ → Hàm kích trigơ
 $D_1 = x, D_2 = q_1, D_3 = q_2$

Sơ đồ thực hiện



<http://cnpmk51-bkhn.org>

164

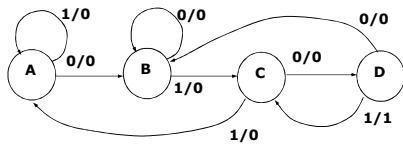
5.2 Tổng hợp hệ dãy (Ví dụ 2)

Ví dụ 2 Tổng hợp hệ dãy đồng bộ dùng trigơ JK. Hệ có 1 đầu vào x và 1 đầu ra y. Các đầu vào và ra này đều là nhị phân. Đầu ra y = 1 nếu ở đầu vào x xuất hiện theo qui luật x = 0101. Các trường hợp khác thì y = 0.

Tổng hợp theo mô hình Mealy

$x=0101011..$ → **Hệ dãy** → $y=0001010..$

- A: chờ 0 đầu tiên
- B: đã có 0 chờ 1
- C: đã có 01
- D: đã có 010



<http://cnpmk51-bkhn.org>

165

5.2 Tổng hợp hệ dãy (Ví dụ 2)

Bảng trạng thái

S \ x	0	1
A	B,0	A,0
B	B,0	C,0
C	D,0	A,0
D	B,0	C,1

Cần 2 biến trạng thái q_1, q_2 để mã hóa

q_1 \ q_2	0	1
0	A	C
1	B	D

q_1, q_2 \ x	0	1
00	01,0	00,0
01	01,0	10,0
11	01,0	10,1
10	11,0	00,0

Bảng trạng thái mã hóa

<http://cnpmk51-bkhn.org>

Q_1, Q_2 Q_1, Q_2

166

q_1, q_2 \ x	0	1
00	01,0	00,0
01	01,0	10,0
11	01,0	10,1
10	11,0	00,0

Q_1, Q_2

q	Q	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

q_1, q_2 \ x	0	1		
J ₁ K ₁	J ₂ K ₂	J ₁ K ₁	J ₂ K ₂	
00	0 ⁻	1 ⁻	0 ⁻	0 ⁻
01	0 ⁻	0 ⁻	1 ⁻	1 ⁻
11	1 ⁻	0 ⁻	0 ⁻	1 ⁻
10	0 ⁻	1 ⁻	1 ⁻	0 ⁻

<http://cnpmk51-bkhn.org>

167

5.2 Tổng hợp hệ dãy (Ví dụ 2)

Bảng trạng thái Moore

S \ x	0	1	y
A0	B0	A0	0
B0	B0	C0	0
C0	D0	A0	0
D0	B0	C1	0
C1	D0	A0	1

Bảng trạng thái Mealy

S \ x	0	1
A0	B0,0	A0,0
B0	B0,0	C0,0
C0	D0,0	A0,0
D0	B0,0	C1,1
C1	D0,0	A0,0

<http://cnpmk51-bkhn.org>

168

5.2 Tổng hợp hệ dây (Ví dụ 2)

Bảng ứng dụng

q	Q	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

Bảng kích trigơ

q_1q_2	x			
	0	1	0	1
00	0 ⁻	1 ⁻	0 ⁻	0 ⁻
01	0-	-0	1-	-1
11	-1	-0	-0	-1
10	-0	1-	-1	0-

Hàm kích trigơ $J_1 = xq_2$
 $J_2 = \bar{x}$ $K_2 = x$ $K_1 = \bar{x}q_2 + \bar{q}_2x$

Hàm ra: $y = xq_1q_2$

<http://cnpmk51-bkhn.org> 169

T4: x = 1100
 T5: x = 1011
 T6: x = 0110
 TP: x = 0001
 T1: x = 0011
 T2: x = 0111
 T3: x = 1101

<http://cnpmk51-bkhn.org> 170

5.2 Tổng hợp hệ dây (Ví dụ 2)

Sơ đồ thực hiện

<http://cnpmk51-bkhn.org> 171

5.3 Phân tích hệ dây

Các bước thực hiện theo trình tự ngược lại so với tổng hợp hệ dây

Ví dụ: Cho sơ đồ hệ dây đồng bộ dùng trigơ JK như sau. Hãy phân tích xác định chức năng của hệ.

<http://cnpmk51-bkhn.org> 172

5.3 Phân tích hệ dãy (Ví dụ)

Từ sơ đồ viết biểu thức hàm kích và hàm ra:

$$J_1 = q_2, K_2 = \bar{x} J_2 = x, K_1 = \bar{q}_2, \bar{q}_1 q_2 + x q_1 \bar{q}_2$$

Bảng kích trigơ

x	0				1			
	J_1	K_1	J_2	K_2	J_1	K_1	J_2	K_2
00	0	1	0	1	0	1	1	0
01	1	0	0	1	1	0	1	0
11	1	0	0	1	1	0	1	0
10	0	1	0	1	0	1	1	0

<http://cnpmk51-bkhn.org>

173

5.3 Phân tích hệ dãy (Ví dụ)

$$J_1 = q_2, K_2 = \bar{x} J_2 = x, K_1 = \bar{q}_2, \bar{q}_1 q_2 + x q_1 \bar{q}_2$$

Bảng kích trigơ

q	Q	J	K	0				1							
				J_1	K_1	J_2	K_2	J_1	K_1	J_2	K_2				
0	0	0	-	0	0	0	0	0	0	0	0	0	0	0	0
0	1	1	-	0	0	0	0	0	0	0	0	0	0	0	0
1	0	-	1	0	0	0	0	0	0	0	0	0	0	0	0
1	1	-	0	0	0	0	0	0	0	0	0	0	0	0	0

<http://cnpmk51-bkhn.org>

174

5.3 Phân tích hệ dãy (Ví dụ)

Bảng trạng thái mã hóa Bảng trạng thái

x	0	1
$q_1 q_2$	$Q_1 Q_2$	$Q_1 Q_2$
00	00, 0	01, 0
01	10, 0	11, 0
11	10, 1	11, 0
10	00, 0	01, 1

x	0	1
S _A	A, 0	B, 0
B	D, 0	C, 0
C	D, 1	C, 0
D	A, 0	B, 1

<http://cnpmk51-bkhn.org>

175

Bảng kích trigơ

Bảng trạng thái mã

x	0				1				x	0	1
	J_1	K_1	J_2	K_2	J_1	K_1	J_2	K_2			
00	0	1	0	1	0	1	1	0	00	00	01
01	1	0	0	1	1	0	1	0	01	10	11
11	1	0	0	1	1	0	1	0	11	10	11
10	0	1	0	1	0	1	1	0	10	00	01

<http://cnpmk51-bkhn.org>

176

5.3 Phân tích hệ dây (Ví dụ)

Đồ hình trạng thái

<http://cnpmk51-bkhn.org> 177

1. Cho sơ đồ như sau. Mô tả hoạt động của sơ đồ khi phím P4 được ấn.

<http://cnpmk51-bkhn.org> 178

2.

PR: PRESET
PR = 0 → Q = 1

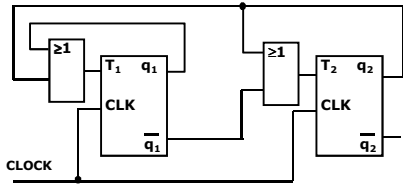
Cho dạng tín hiệu CLOCK và START như hình vẽ. Hãy vẽ đúng trên cùng trục thời gian tín hiệu ở các đầu ra Q_0 , Q_1 , Q_2 , Q_3 và giải thích.

<http://cnpmk51-bkhn.org> 179

3. Tổng hợp bộ so sánh liên tiếp hai số A, B có độ dài bit tùy ý bằng hệ dây đồng bộ dùng trigger JK theo mô hình Moore. Hai số A, B được so sánh bắt đầu từ bit LSB.

<http://cnpmk51-bkhn.org> 180

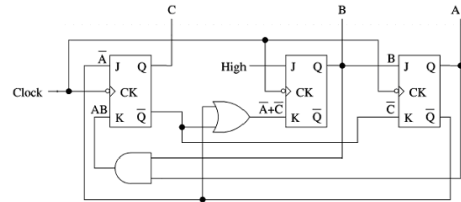
4. Cho sơ đồ đồng bộ dùng trigger T như sau. Hãy phân tích và cho biết chức năng của sơ đồ.



<http://cnpmk51-bkhn.org>

181

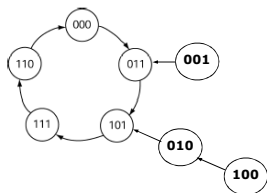
5. Cho sơ đồ như sau. Hãy phân tích và cho biết chức năng của hệ. Vẽ tín hiệu tại các đầu A, B, C đồng trên cùng trục thời gian cho 8 xung đồng hồ.



<http://cnpmk51-bkhn.org>

182

a	b	c	J1	K1	J2	K2	J3	K3	A	B	C
0	0	0	0	1	1	1	0	0	1	1	1
0	0	1	0	0	1	1	0	0	1	1	1
0	1	0	1	1	1	0	1	0	1	0	1
0	1	1	0	1	1	0	1	0	1	0	1
1	0	0	1	1	1	0	0	0	1	0	0
1	0	1	0	0	1	0	0	1	1	1	1
1	1	0	1	1	1	0	1	0	0	0	0
1	1	1	0	1	0	0	1	1	1	1	0



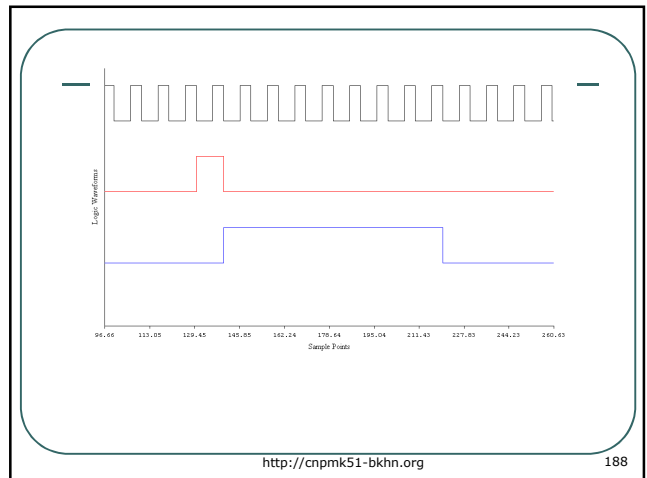
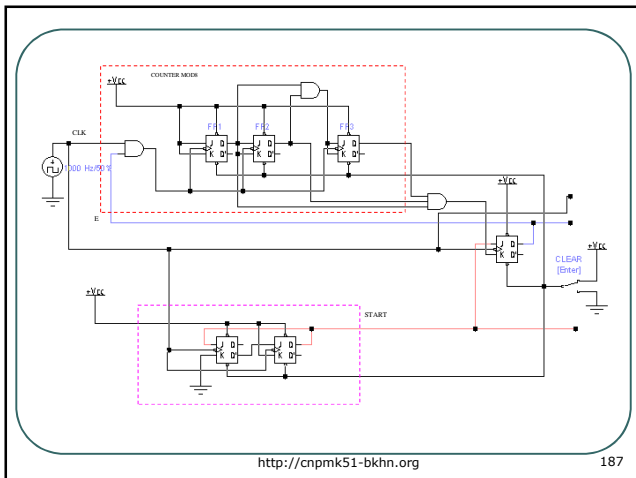
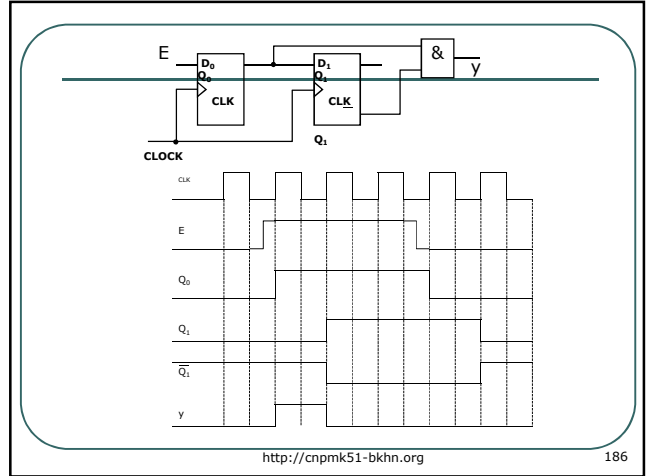
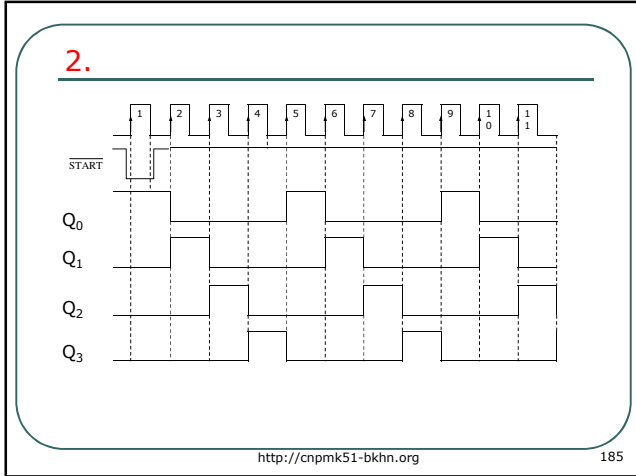
<http://cnpmk51-bkhn.org>

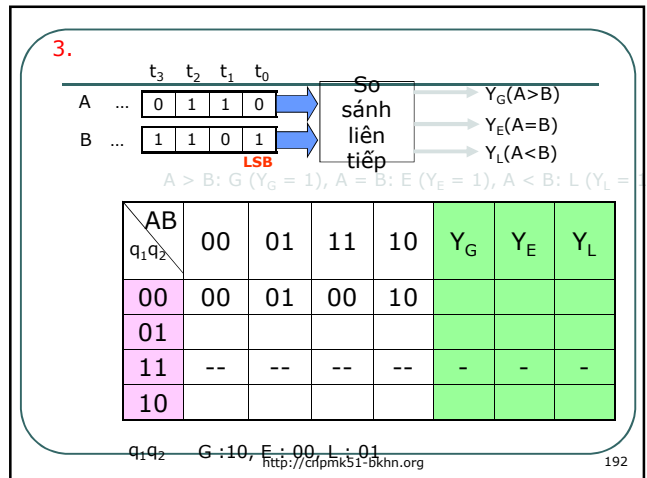
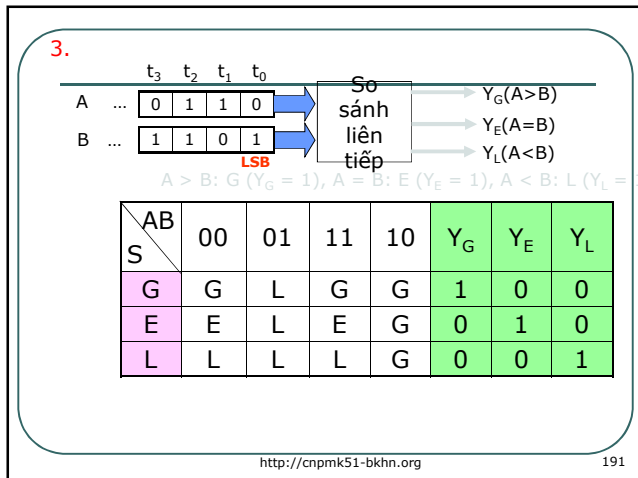
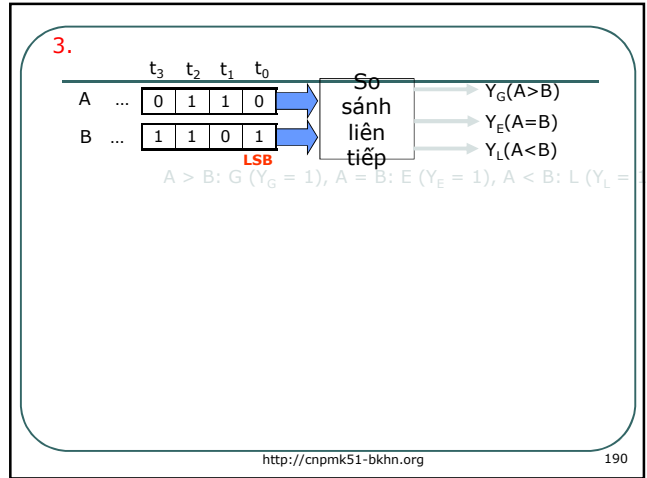
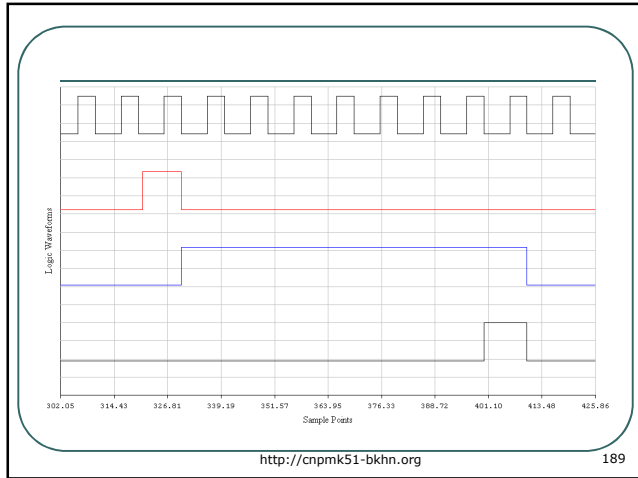
183

6. Tổng hợp thanh ghi 4 bit vào nối tiếp ra song song dùng tri gơ D. Thanh ghi còn có đầu vào E để định chiều dịch. Nếu E = 1 thì thanh ghi dịch phải, còn E = 0 thì thanh ghi dịch trái.

<http://cnpmk51-bkhn.org>

184





4.

Bảng trạng thái mã hóa:

q ₁ q ₂	Q ₁ Q ₂
00	01
01	10
10	00
11	00

→ Tập trạng thái tương đương: là tập trạng thái mà ứng với cùng một tín hiệu vào hệ chuyển đến cùng một trạng thái tiếp theo và cho cùng

193

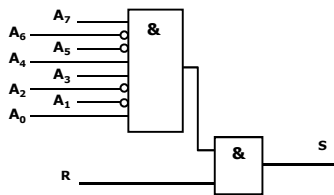
BÀI TẬP

1. Tổng hợp hệ tổ hợp cho phép dùng 3 công-tắc làm sáng, tắt cùng 1 đèn. Bất kỳ công tắc nào cũng có thể làm sáng, tắt đèn.
2. Không dùng bộ cộng, hãy tổng hợp hệ tổ hợp thực hiện phép toán $A = B + 3$. B là một số 3 bit, còn A có số bit tùy chọn cho thích hợp.

<http://cnpmk51-bkhn.org>

194

3. Với giá trị nào của tổ hợp $(A_7 A_6 \dots A_1 A_0)_2$ thì $S = R$



<http://cnpmk51-bkhn.org>

195

4. Sử dụng bộ chọn kênh thích hợp để tạo hàm sau:

$$F(A,B,C) = ABC + \bar{B} \bar{C} + A\bar{B}\bar{C}$$

Chứng minh câu trả lời.

<http://cnpmk51-bkhn.org>

196

5. Tổng hợp bộ chọn kênh 2-1
dùng chỉ các phần tử NAND có 2 đầu vào.

6. Tổng hợp bộ phân kênh 1-2.

7. Tổng hợp bộ nhân 2 số 2 bit
mà không dùng bộ cộng.

8. Dùng một bộ chọn kênh 8-1 để tạo ra hàm sau:
 $F(A,B,C,D) = R(0,3,4,6,8,11,13,15)$
Chứng minh câu trả lời.

<http://cnpmk51-bkhn.org> 197

HỆ TỔ HỢP

Tổng hợp:
 Biết chức năng hệ -> Thiết kế sơ đồ thực hiện hệ

1. Chức năng -> Bảng thật (biến vào ? hàm ra ? quan hệ vào-ra ?)
2. Từ bảng thật viết hàm ra theo biến vào (tối thiểu hóa)
3. Vẽ sơ đồ thực hiện hàm đã có ở bước 2.

Phân tích:
 Biết sơ đồ thực hiện hệ -> Tìm chức năng

1. Từ sơ đồ viết biểu thức hàm ra theo biến vào
2. Thành lập bảng thật dựa vào 1.
3. Suy ra chức năng từ bảng thật

<http://cnpmk51-bkhn.org> 198

Giải bài tập chương 5

1.
 3 công tắc: 3 biến A, B, C. F=0: đèn tắt, F=1: đèn sáng

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$F = A \oplus B \oplus C$

<http://cnpmk51-bkhn.org> 199

2. B: 3 bit → A: 4 bit

b_2	b_1	b_0	a_3	a_2	a_1	a_0
0	0	0	0	0	1	1
0	0	1	0	1	0	0
...
1	1	0	1	0	0	1
1	1	1	1	0	1	0

Viết biểu thức các hàm ra theo 3 biến vào (tối thiểu hóa)

Vẽ sơ đồ

<http://cnpmk51-bkhn.org> 200

4. $F(A,B,C) = ABC + \bar{B}\bar{C} + \bar{A}BC$

Viết biểu thức hàm dưới dạng tuyến chính Qui:

$$F(A,B,C) = ABC + \bar{B}\bar{C}(A + \bar{A}) + \bar{A}BC$$

$$= ABC + A\bar{B}\bar{C} + \bar{A}BC + \bar{A}BC$$

$$F(A,B,C) = R(0,2,4,7)$$

The diagram shows an 8-input OR gate with inputs labeled E₀ through E₇. The values for these inputs are: E₀=1, E₁=0, E₂=1, E₃=0, E₄=1, E₅=0, E₆=0, E₇=1. The inputs are also labeled as C₂, C₁, C₀ and are connected to variables A, B, and C respectively. The output of the OR gate is labeled F(A,B,C).

<http://cnpmk51-bkhn.org> 201

8. $F(A,B,C,D) = R(0,3,4,6,8,11,13,15)$

A	B	C	D	F
0	0	0	0	1
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	0
1	1	1	1	1

The diagram shows an 8-input OR gate with inputs labeled E₀ through E₇. The values for these inputs are: E₀=1, E₁=0, E₂=0, E₃=1, E₄=0, E₅=1, E₆=0, E₇=1. The inputs are also labeled as C₂, C₁, C₀ and are connected to variables A, B, and C respectively. The output of the OR gate is labeled F(A,B,C,D).

<http://cnpmk51-bkhn.org> 202

BÀI TẬP LỚN (1)

1. Lập trình Pascal mô phỏng bộ cộng song song.

- Bộ cộng cho phép cộng 2 số nhị phân từ 1 bit đến 8 bit
- Hai số nhị phân cần cộng được nhập từ bàn phím
- Kết quả hiển thị là số nhị phân

<http://cnpmk51-bkhn.org> 203

1 công tắc: 3 biến A, B, C.
F=0: đèn tắt, F=1: đèn sáng

A	B	C	F
0	0	0	0
0	0	1	1
0	1	0	1
1	0	0	1
0	1	1	0
1	0	1	0
1	1	0	0
1	1	1	1

<http://cnpmk51-bkhn.org> 204

BÀI TẬP LỚN (2)

2. Lập trình Pascal mô phỏng bộ so sánh song song.
 - Bộ so sánh cho phép so sánh 2 số nhị phân từ 1 bit đến 8 bit
 - Hai số nhị phân cần so sánh được nhập từ bàn phím
 - Hiển thị kết quả so sánh

<http://cnpmk51-bkhn.org>

205

BÀI TẬP LỚN (1/3)

1. Lập trình mô phỏng bộ cộng song song.
 - Bộ cộng cho phép cộng 2 số nhị phân từ 1 bit đến 8 bit
 - Hai số nhị phân cần cộng được nhập từ bàn phím
 - Hiển thị kết quả

<http://cnpmk51-bkhn.org>

206

BÀI TẬP LỚN (2/3)

2. Lập trình mô phỏng bộ so sánh song song.
 - Bộ so sánh cho phép so sánh 2 số nhị phân từ 1 bit đến 8 bit
 - Hai số nhị phân cần so sánh được nhập từ bàn phím
 - Hiển thị kết quả

<http://cnpmk51-bkhn.org>

207

BÀI TẬP LỚN (3/3) (ST7/t15)

3. Hệ dãy đồng bộ có 1 đầu vào x và 1 đầu ra y . Đầu ra $y = 1$ nếu ở đầu vào x xuất hiện theo qui luật $x = 0110$. Các trường hợp khác thì $y = 0$. Tổng hợp hệ dãy dùng trigơ JK theo mô hình Mealy và mô phỏng hệ đã tổng hợp được theo ngôn ngữ lập trình tùy chọn.

<http://cnpmk51-bkhn.org>

208

BÀI TẬP LỚN (2)

2. Hệ dãy đồng bộ có 1 đầu vào x và 1 đầu ra y. Đầu ra y = 1 nếu ở đầu vào x xuất hiện theo qui luật x = 1001. Các trường hợp khác thì y = 0. Tổng hợp hệ dãy dùng trigơ JK theo mô hình Mealy và mô phỏng hệ đã tổng hợp được theo ngôn ngữ lập trình tùy chọn.

x = 1 0010 01... y =
0001001...

<http://cnpmk51-bkhn.org>

209

BÀI TẬP LỚN (3)

- Mỗi sinh viên nộp báo cáo bài tập lớn (in, không viết tay). Trong báo cáo cần có:
 - Chương trình nguồn
 - Phân tích chương trình nguồn
 - Kết quả chạy chương trình
- Chỉ sinh viên nào nộp bài tập lớn thì mới được dự thi lần 1. Nộp theo lớp vào thứ 7 của tuần 12.

<http://cnpmk51-bkhn.org>

210

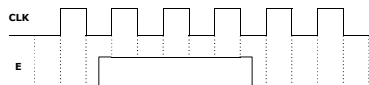
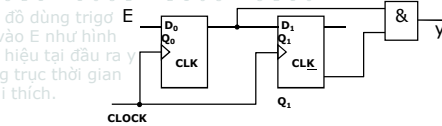
Kiểm tra 90'. Không sử dụng tài liệu
Các TL liên quan không để ở mặt bàn (!)

Câu 1. Sử dụng số lượng ít nhất bộ chọn kênh 2-1 để thực hiện một bộ chọn kênh 4-1.

Câu 2. Giả thiết có số 4 bit $A = a_3a_2a_1a_0$. Hãy sử dụng số lượng bộ chọn kênh 4-1 cần thiết để thực hiện phép dịch vòng số A như sau:

$a_3a_2a_1a_0 \rightarrow a_0a_3a_2a_1 \rightarrow a_1a_0a_3a_2 \rightarrow a_2a_1a_0a_3 \rightarrow a_3a_2a_1a_0 \dots$

Câu 3. Cho sơ đồ dùng trigơ D và tín hiệu vào E như hình vẽ. Hãy vẽ tín hiệu tại đầu ra y đúng trên cùng trục thời gian với CLK và giải thích.



<http://cnpmk51-bkhn.org>

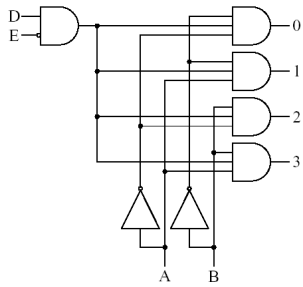
211

Câu 4. Dùng bộ giải mã 3 đầu vào và số lượng ít nhất các phần tử logic cơ bản để thực hiện bộ cộng đầy đủ. Giải thích kết quả.

<http://cnpmk51-bkhn.org>

212

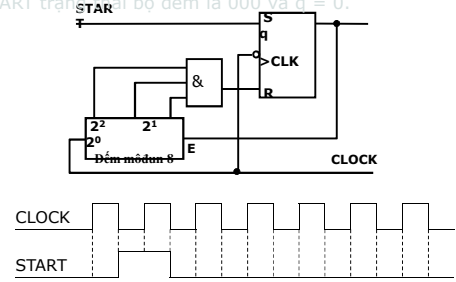
Câu 5. Hãy phân tích và cho biết chức năng của sơ đồ sau



<http://cnpmk51-bkhn.org>

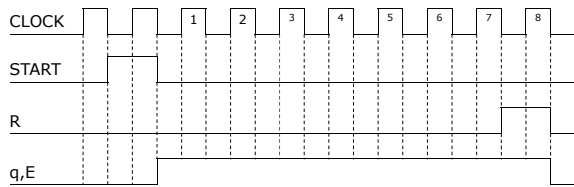
213

Câu 6. Cho sơ đồ như hình vẽ. Hãy vẽ tín hiệu ra tại q, tại đầu vào R đồng theo cùng trục thời gian với CLOCK và giải thích. Biết rằng bộ đếm môđun 8 tích cực với sườn âm của đồng hồ. Bộ đếm chỉ đếm khi đầu vào E ở mức cao, nếu E ở mức thấp thì bộ đếm không đếm. Giả thiết trước khi có xung START trạng thái bộ đếm là 000 và q = 0.



<http://cnpmk51-bkhn.org>

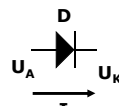
214



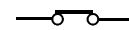
<http://cnpmk51-bkhn.org>

215

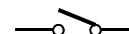
ĐIÔT



$U_A > U_K$: Điốt **thông** $I_D > 0$



$U_A \leq U_K$: Điốt **tắt** $I_D = 0$



<http://cnpmk51-bkhn.org>

216

a_1	a_0	b_1	b_0	p_3	p_2	p_1	p_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0
1	1	1	1	1	0	0	1

a_1	a_0	b_1	b_0	p_3	p_2	p_1	p_0
0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0
1	1	1	1	1	0	0	1

http://cnpmk51-bkhn.org 217

Chương 6. Bộ nhớ

http://cnpmk51-bkhn.org 218

5.1. Vai trò của bộ nhớ đối với hệ thống máy tính

- Bộ nhớ chương trình: cho phép lưu trữ, lấy ra, thay đổi chương trình
- Bộ nhớ dữ liệu: lưu trữ dữ liệu trong quá trình chương trình tính hoặc kết quả chạy chương trình.

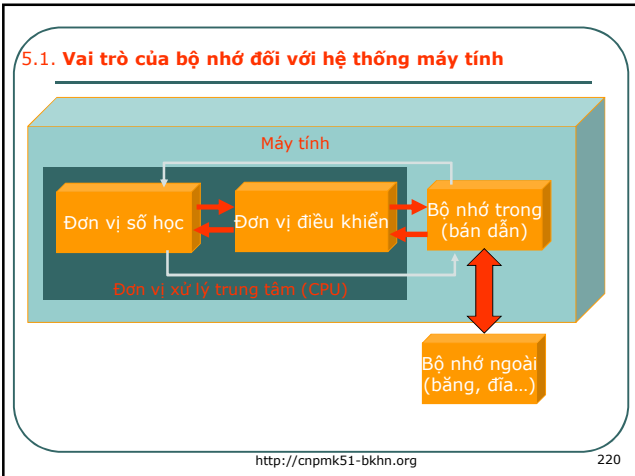
Bộ nhớ trong (chính) và bộ nhớ ngoài (ngoại vi)

- Bộ nhớ trong: thông tin được lưu trữ và lấy ra với tốc độ rất nhanh
- Bộ nhớ ngoài: thường có dung lượng rất lớn hơn so với bộ nhớ trong nhưng chậm hơn so với bộ nhớ trong.

Bộ nhớ chứa các bit thông tin. Từ: nhóm các bit biểu diễn cho một thực thể thông tin. Độ dài từ: có thể từ 4 đến 32 bit hoặc nhiều hơn. Ô nhớ: tập các phần tử có thể lưu trữ một từ. Chẳng hạn: ô nhớ chứa từ 8 bit có thể gồm 8 trigơ.

Dung lượng bộ nhớ: thường được biểu diễn theo bội của $2^{10} = 1024$
 $2^{11} = 2048 = 2K$, $2^{16} = 65536 = 64K$

http://cnpmk51-bkhn.org 219



Các thao tác đối với bộ nhớ

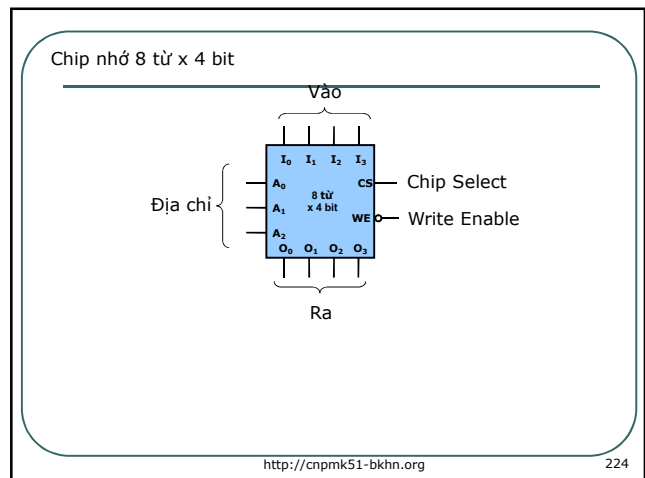
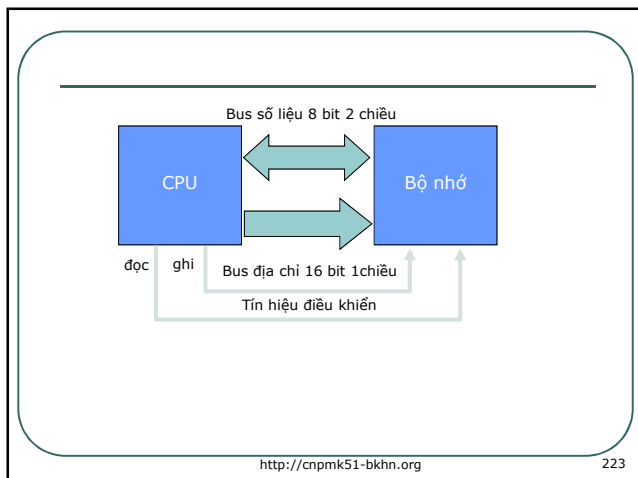
1. Chọn địa chỉ trong bộ nhớ đang được truy nhập để đọc hoặc ghi
2. Lựa chọn thao tác đọc hoặc ghi cần phải thực hiện
3. Cung cấp dữ liệu vào cần phải lưu trữ trong quá trình ghi
4. Duy trì dữ liệu ra lấy từ bộ nhớ trong quá trình đọc
5. Kích hoạt (hoặc không kích hoạt) bộ nhớ để bộ nhớ sẽ (hoặc không) có đáp ứng đối với địa chỉ đưa vào và lệnh đọc/ghi

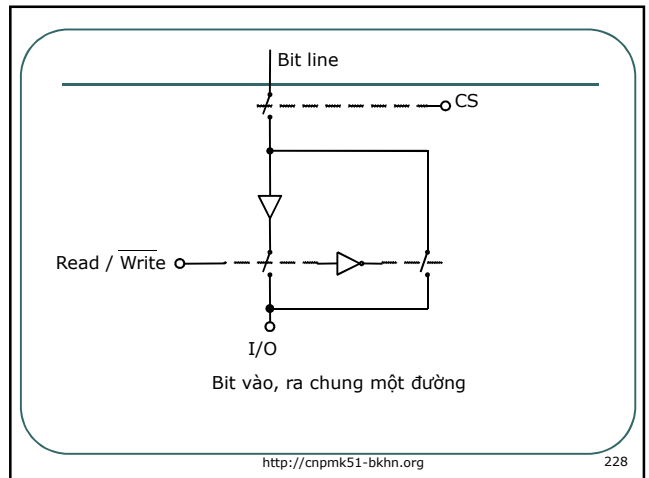
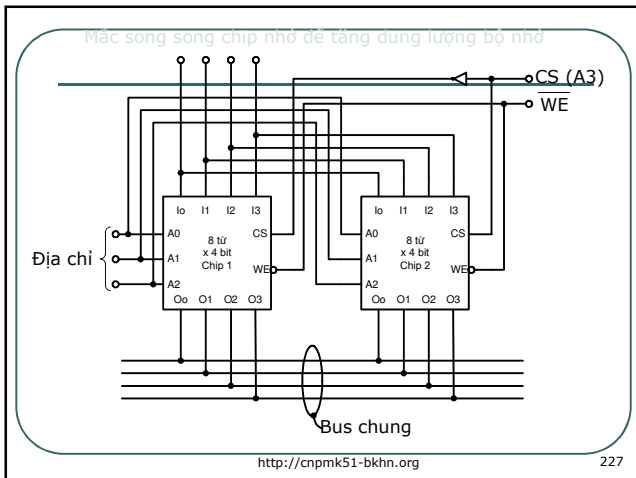
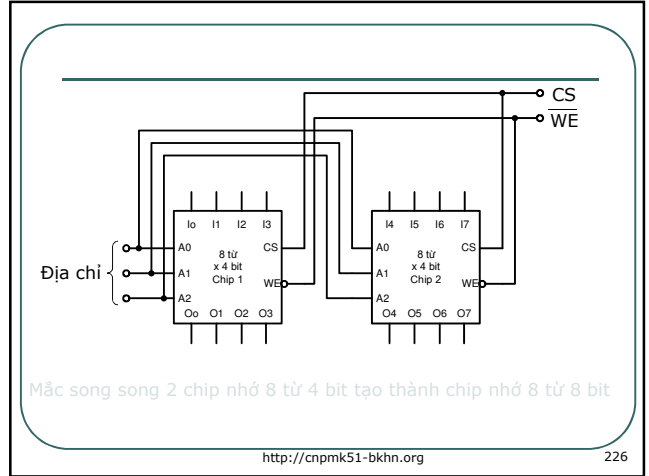
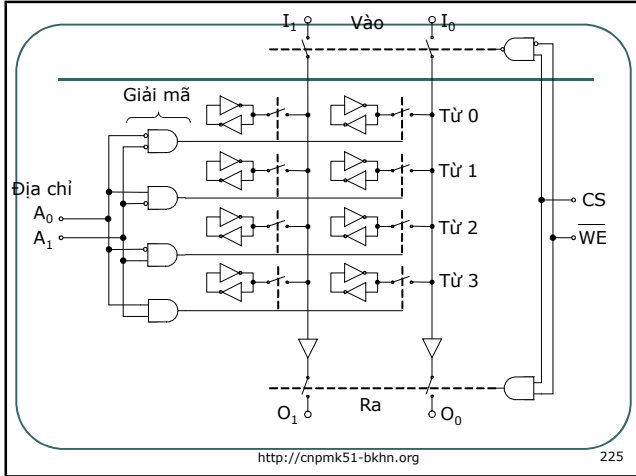
<http://cnpmk51-bkhn.org> 221

5.2. Tổ chức bộ nhớ

Địa chỉ	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
00	0	1	1	1	1	0	0	0
01	1	0	0	0	1	0	0	1
02	0	1	0	0	0	1	1	1
03	0	0	1	1	1	1	0	0
04	1	1	1	1	0	0	0	0
05	1	0	1	1	1	1	0	1
06	0	1	1	1	0	0	1	1
07	1	1	1	0	1	1	1	0
08	0	0	0	1	0	0	1	1
09	1	0	0	1	1	1	0	1

<http://cnpmk51-bkhn.org> 222





x q_1, q_2, q_3	0	1
000	000	100
001	000	100
010	001	101
011	001	101
100	010	110
101	010	110
110	011	111
111	011	111

x q_1, q_2, q_3	0	1
000	000	100
001	000	100
010	001	100
100	010	100

<http://cnpmk51-bkhn.org> 229