



TRƯỜNG ĐẠI HỌC KỸ THUẬT CÔNG NGHỆ

UNIVERSITY OF TECHNOLOGY

KHOA ĐIỆN - ĐIỆN TỬ



GIÁO TRÌNH THÍ NGHIỆM

# ĐIỆN TỬ TƯƠNG TỰ

Họ và tên : .....  
MSSV : .....  
Lớp : .....  
Nhóm : .....

Lưu hành nội bộ  
Năm 2007

# BÀI 1 : DIODE BÁN DẪN

## ★ MỤC ĐÍCH THÍ NGHIỆM

Giúp sinh viên bằng thực nghiệm khảo sát :

1. Đặc tuyến Volt - Ampère (V-A) của các loại diode (Si, Ge, Zener).
2. Khảo sát LED.
3. Một số ứng dụng của diode chỉnh lưu :
  - ◆ Mạch chỉnh lưu bán kỳ.
  - ◆ Mạch chỉnh lưu toàn kỳ dùng 2 diode.
  - ◆ Mạch chỉnh lưu toàn kỳ dùng 4 diode (chỉnh lưu cầu).
  - ◆ Mạch lọc
  - ◆ Mạch nhân áp
4. Mạch ổn áp sử dụng IC ổn thế có điện áp ra cố định dùng LM7805
5. Mạch ổn áp sử dụng IC ổn thế có điện áp ra thay đổi dùng LM317

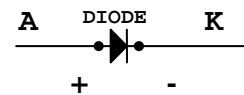
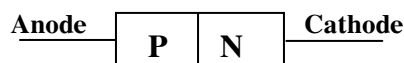
## ★ THIẾT BỊ SỬ DỤNG

1. Bộ thí nghiệm ATS-11.
2. Module thí nghiệm AM-01.
3. Dao động ký, đồng hồ VOM và dây nối.

## PHẦN I : CƠ SỞ LÝ THUYẾT

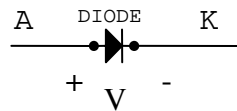
Phần này nhằm tóm lược những vấn đề lý thuyết thật cần thiết phục vụ cho bài thí nghiệm và các câu hỏi chuẩn bị để sinh viên **phải đọc kỹ và trả lời trước ở nhà**.

### I.1. DIODE BÁN DẪN :



Hình 1-1

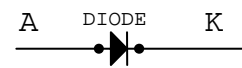
#### I.1.1 Trạng thái dẫn : Phân cực thuận



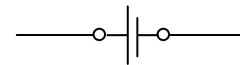
Diode lý tưởng →



Ngắn mạch



→



$V_D \geq 0,5 - 0,6V$  (Si)

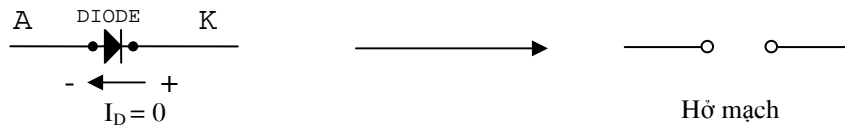
0,6V (Si)

$V_D \geq 0,2 - 0,3V$  (Ge)

Hình 1-2

0,3V (Ge)

I.1.2 **Trạng thái tắt : Phân cực nghịch**



Khi  $V_D < 0,5V$  (Si),  $V_D < 0,2V$  (Ge) : Diode tắt

Hình 1-3

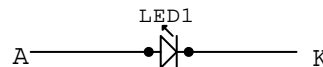
I.2. **DIODE ZENER**



Hình 1-4

- ◆ Ký hiệu của diode Zener như hình 1-4.
- ◆ Là diode Si được chế tạo đặc biệt có đặc tính :
  - **Khi được phân cực thuận** diode Zener hoạt động giống diode bình thường.
  - **Khi được phân cực nghịch**, lúc đầu chỉ có dòng điện thật nhỏ qua diode. Nhưng nếu điện áp nghịch tăng đến một giá trị thích ứng:  $V_{ngược} = V_z$  ( $V_z$  : điện áp Zener) thì dòng qua diode tăng mạnh, nhưng hiệu điện thế giữa hai đầu diode hầu như không thay đổi, gọi là hiệu thế Zener. Đặc tính này khiến diode Zener rất thông dụng trong các mạch ổn định điện áp.

I.3. **DIODE PHÁT QUANG (LED)**



Hình 1-5

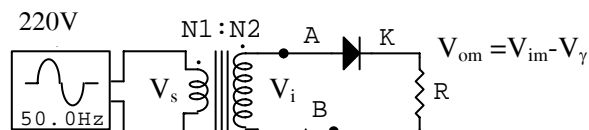
- ◆ Ký hiệu LED được vẽ ở hình 1-5
- ◆ Là diode Si được chế tạo đặc biệt có đặc tính: Diode hoạt động ở chế độ dẫn khi phân cực thuận ( $V_D \geq 0,7V$ ), khi có dòng  $I_D$  đủ lớn thì LED phát sáng, lúc đó điện áp giữa hai đầu LED ( $V_{LED}$ ) = 1,4 - 2V. LED có 3 màu thông dụng: đỏ, xanh, vàng.

I.4. **MỘT SỐ ỨNG DỤNG CƠ BẢN CỦA DIODE BÁN DẪN**

I.4.1 **Chỉnh lưu :**

Vì nối P-N chỉ dẫn điện khi phân cực thuận nên được dùng để chỉnh lưu, nghĩa là đổi dòng điện xoay chiều AC thành dòng một chiều DC.

a. **Chỉnh lưu bán kỳ** (Half wave rectifier) :



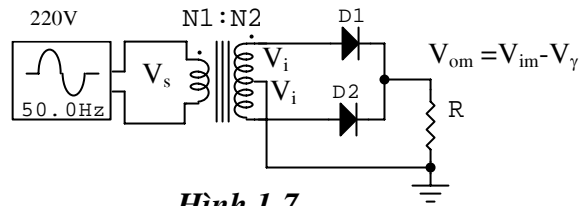
Hình 1-6

Điện thế một chiều (hay điện thế trung bình) trên tải :

$$V_{0DC} = \frac{1}{2\pi} \int_0^{\pi} V_{om} \sin \omega t d\omega t = \frac{V_{om}}{2\pi} \left[ -\cos \omega t \right]_0^{\pi} = \frac{V_{om}}{\pi} = 0.318V_{om}$$

b. **Chỉnh lưu toàn kỳ** (Full wave rectifier) :

b1. **Chỉnh lưu toàn kỳ dùng 2 diode** : (sử dụng biến thế có điểm giữa)



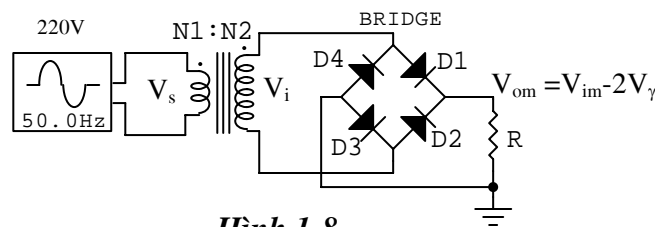
Hình 1-7

Điện thế một chiều (hay điện thế trung bình) trên tải:

$$V_{0DC} = \frac{2}{2\pi} \int_0^{\pi} V_{om} \sin \omega t d\omega t = \frac{2V_{om}}{\pi} = 0.636V_{om}$$

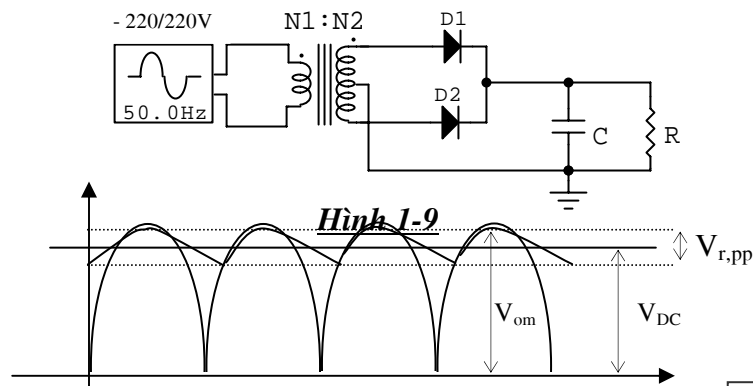
2. **Chỉnh lưu toàn kỳ dùng 4 diode**: (Chỉnh lưu cầu)

Công thức tính  $V_{0DC}$  tương tự mạch chỉnh lưu toàn kỳ dùng 2 diode.



Hình 1-8

**I.4.2 Mạch chỉnh lưu khi có tụ lọc** : Sau khi chỉnh lưu, tín hiệu DC ra khá nhấp nhô nên người ta thường gắn các tụ lọc để lọc những thành phần nhấp nhô này. Người ta thường chọn tụ C lớn để tạo tín hiệu ra DC bằng phẳng.



Hình 1-9

Điện thế một chiều (hay điện thế trung bình)

Độ gợn sóng :  $k_r = \frac{V_{AC}}{V_{DC}} \cdot \% = \frac{1}{4fR_L C} \cdot \%$

$$V_{DC} = V_{om} - \frac{V_{r,pp}}{2} \quad \text{hay}$$

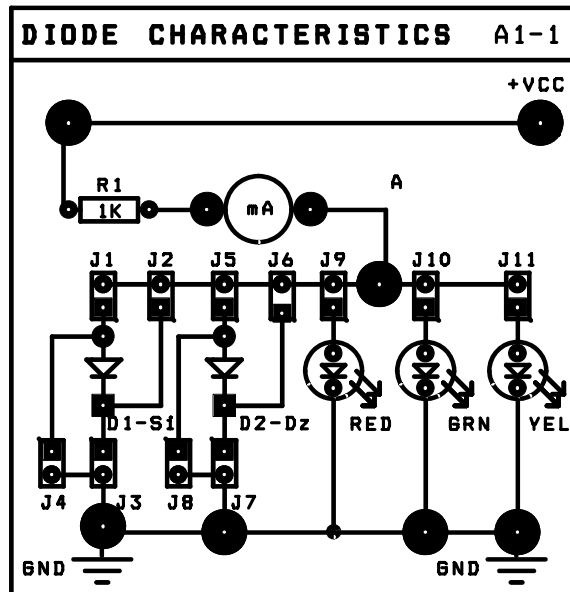
$$V_{DC} = \frac{4fR_L C}{1 + 4fR_L C} \cdot V_{om}$$

**PHẦN II : TIẾN TRÌNH THÍ NGHIỆM**

Sau khi đã hiểu kỹ những vấn đề lý thuyết được nhắc lại và nhấn mạnh ở **PHẦN I**, phần này bao gồm **trình tự các bước phải tiến hành tại phòng thí nghiệm**.  
 Như vậy, SV cần nhanh chóng thực hiện, mắc mạch, đo đạc, hiểu kỹ và ghi nhận kết quả. Sau mỗi bài thí nghiệm, GV hướng dẫn sẽ kiểm tra và đánh giá kết quả thí nghiệm của SV.

**II.1. KHẢO SÁT ĐẶC TUYÊN V-A CỦA DIODE Si**

1. Mạch thí nghiệm : Mạch A1-1
2. Cấp nguồn 0->15V cho mạch A1-1 :  
 Nguồn (0 ->15V) nối với chốt +Vcc,  
 GND của nguồn với chốt GND của mạch .



Hình 1-1

**II.1.1 Phân cực nghịch D1 :**

**II.1.1.A. Sơ đồ nối dây:** Ngắn mạch mA-kế : mA

- ◆ Xác định rõ chân Anode (A1) và chân Cathode (C1) của diode D1. Mắc mạch phân cực nghịch D1 như hình 1-1: **Ngắn mạch J2 và J4**.
- ◆ Bật công tắc nguồn khởi thí nghiệm ATS - 11.
- ◆ SV sẽ dùng đồng hồ để đo điện áp (*Lưu ý*: Để giai đo thích hợp)

**II.1.1.B. Các bước thí nghiệm :**

- ◆ Lần lượt hiệu chỉnh biến trở nguồn để có các giá trị điện áp nguồn cung cấp Vcc theo **Bảng A1-1**, ghi nhận các giá trị điện áp  $V_{D1}$  và tính dòng  $I_{D1}$  tương ứng.

**Bảng A1-1**

Thông số cần đo	Giá trị điện áp nguồn VS (Volt)				
	$V_{cc} = 12V$	$V_{cc} = 10V$	$V_{cc} = 8V$	$V_{cc} = 6V$	$V_{cc} = 4V$
Điện áp giữa 2 đầu diode D1 : $V_{D1}$ (V)					
Dòng qua diode D1 : $I_{D1}$ (mA)					

(Chú ý, với Si-Diode hiện đại, dòng ngược cỡ nA, nên có thể không đo được bằng cách đơn giản.)

**II.1.2 Phân cực thuận D1 :**

**II.1.2.A. Sơ đồ nối dây:**

- ◆ Mắc mạch phân nghịch cho D1 như hình 1-1: Ngắn mạch J6 và J8.
- ◆ Bật điện công tắc khởi thí nghiệm ATS - 11.

**II.1.2.B. Các bước thí nghiệm:**

1. Chỉnh biến trở nguồn để có các giá trị điện áp nguồn Vcc theo **Bảng A1-2**, ghi nhận các giá trị điện áp  $V_{D1}$  và tính dòng  $I_{D1}$  tương ứng.

**Bảng A1-2**

Thông số cần đo	Giá trị điện áp nguồn Vcc (Volt)								
	0,2 V	0,4 V	0,6 V	0,8 V	1V	2V	3V	4V	5V
Điện áp giữa hai đầu D1 : $V_{D1}$ (V)									
Dòng qua diode $I_{D1}$ (mA)									

2. Với kết quả đo được trên bảng A1-1 và A1-2, hãy vẽ đồ thị biểu diễn đặc trưng Volt-Ampere của Si-Diode  $I_{D1} = f(V_{D1})$ , trong đó dòng  $I_{D1}$  biểu diễn trên trục y và  $V_{D1}$  trên trục x. **Từ đó xác định điện áp ngưỡng dẫn  $V_{\gamma} = \dots\dots\dots$  của D1? (Là điện áp trên diode mà lúc đó có dòng qua diode  $I_{D1} \geq 0.1mA$ )**

**II.2. KHẢO SÁT ĐẶC TUYẾN V-A CỦA DIODE ZENER (Vấn Mạch A1-1)**

**II.2.1 Phân cực nghịch diode Zener D3:**

**II.2.1.A. Sơ đồ nối dây:**

- ◆ Mắc mạch phân nghịch cho D3 như hình 1-1: Ngắn mạch J6 và J8.

**II.2.1.B. Các bước thí nghiệm:**

- ◆ Chỉnh biến trở nguồn để có các giá trị điện áp nguồn Vcc theo **Bảng A1-3**, ghi nhận các giá trị áp  $V_{D3}$  và tính dòng  $I_{D3}$  tương ứng.

**Bảng A1-3**

Thông số cần đo	Giá trị điện áp nguồn Vcc (Volt)									
	2V	3V	4V	5V	6V	7V	8V	9V	10V	12V
Điện áp giữa hai đầu D3 : $V_{D3}$ (V)										
Dòng qua diode D3 : $I_{D3}$ (mA)										

**Từ đó xác định điện áp ổn áp của D3 khi phân cực nghịch  $V_z = \dots\dots\dots$**

**II.2.2 Phân cực thuận diode Zener D3 :**

**II.2.1.A. Sơ đồ nối dây:**

- ◆ Mắc mạch phân cực thuận D3 như hình 1-1: Ngắn mạch J5 và J7.

**II.1.2.B. Các bước thí nghiệm:**

1. Chỉnh biến trở nguồn để có các giá trị điện áp nguồn Vs theo **Bảng A1-4**, ghi nhận các giá trị áp  $V_{D3}$  và tính dòng  $I_{D3}$  tương ứng.

**Bảng A1-4**

Thông số cần đo	Giá trị điện áp nguồn Vcc (Volt)				
	0,2 V	0,4 V	0,6 V	0,8 V	1V
Điện áp giữa hai đầu D3 : $V_{D3}$ (V)					
Dòng qua diode $I_{D3}$ (mA)					

2. Với kết quả đo được trên bảng A1-3 và A1-4, hãy vẽ đồ thị biểu diễn đặc trưng Volt-Ampere của Si-Zener  $I_{D3} = f(V_{D3})$ , trong đó dòng  $I_{D3}$  biểu diễn trên trục y và sụt thế  $V_{D3}$  - trên trục x. **Từ đó xác định điện áp ngưỡng dẫn  $V_{\gamma} = \dots\dots\dots$  khi D3 phân cực thuận?**

**II.3. KHẢO SÁT LED (Vấn Mạch A1-1)**

**II.3.1 Sơ đồ nối dây:**

- ◆ Phân cực thuận cho LED như hình 1-1 : **Nối chốt J9**, còn cực catode của LED đã được nối đất sẵn.
- ◆ **Bật điện công tắc** khởi thí nghiệm ATS - 11.

**II.3.2 Các bước thí nghiệm :**

1. **Chỉnh biến trở nguồn** để có các trạng thái LED theo **Bảng A1-5**, ghi nhận các giá trị áp  $V_{led}$  và dòng  $I_{led}$  tương ứng.

**Bảng A1-5**

Thông số cần đo	Trạng thái LED		
	Điểm bắt đầu sáng	Điểm sáng trung bình	Điểm sáng rõ
Giá trị điện áp nguồn $V_S$ (V)			
Điện áp giữa hai đầu Led : $V_{led}$ (V)			
Dòng qua LED : $I_{led}$ (mA)			

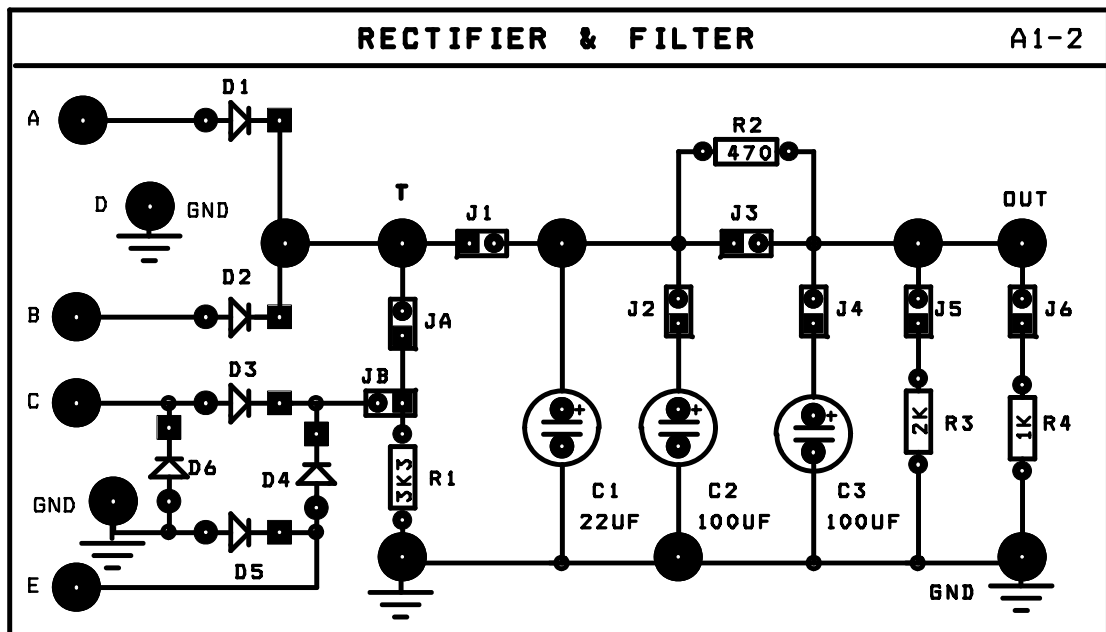
2. Căn cứ kết quả ghi trong bảng A1-5, **cho biết khoảng dòng  $I_{led}$  = ..... và thế  $V_{led}$  = ..... sử dụng để LED phát sáng?**

**II.4. KHẢO SÁT MỘT SỐ ỨNG DỤNG CỦA DIODE CHỈNH LƯU : Mạch A1-2**

**II.4.1 Mạch chỉnh lưu bán kỳ :**

**II.4.1.A. Sơ đồ nối dây:**

- ◆ **Mắc mạch chỉnh lưu bán kỳ** sử dụng 1 diode :
  - **Nối chốt A**  $\leftrightarrow$  **chốt 9V - AC SOURCE** - của thiết bị chỉnh ATS-11.
  - **Nối chốt D**  $\leftrightarrow$  **chốt 0V - AC SOURCE** - của thiết bị chỉnh ATS-11.
- ◆ **Nối chốt  $J_A$**  của mảng A1-2 để lấy tải ngõ ra trên R1.
- ◆ **Bật công tắc nguồn** của thiết bị chỉnh.



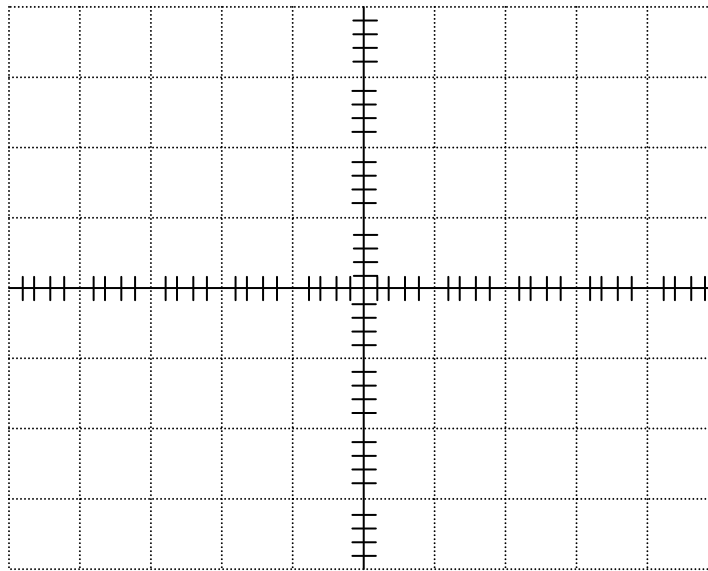
**Hình 1-2 : Mạch chỉnh lưu dùng diode**

- Bật điện dao động ký.
- Đặt TIME/DIV và VOLT/DIV của kênh 1, kênh 2 ở vị trí thích hợp.
- Kẹp GND của dao động ký tại D (GND)
- Tia 1 đo tại ngõ vào A.
- Tia 2 đo tại ngõ ra T (trên R1).

**II.4.1.C. Các bước thí nghiệm:**

1. **Vẽ dạng sóng vào tại A và dạng sóng ra tại T trên cùng đồ thị (Ghi chú đầy đủ)**

Chú ý : đọc biên độ của tín hiệu vào kênh CH1 ở chế độ AC  
tín hiệu ngõ ra kênh CH2 ở chế độ DC



2. **Đo biên độ đỉnh  $V_A$ ,  $V_T$  và tần số  $f_A$ ,  $f_T$  của tín hiệu ngõ vào A và ngõ ra T, ghi kết quả vào bảng A1-6 (Phần chỉnh lưu bán kỳ)**
3. **Dùng đồng hồ đo điện áp (Đo DC) trên tải R1, ghi nhận vào bảng A1-6.**

**Bảng A1-6**

Chỉnh lưu bán kỳ					Chỉnh lưu toàn kỳ 2 diode					Chỉnh lưu cầu				
Ngõ vào A		Ngõ ra T			Ngõ vào A		Ngõ ra T			Ngõ vào A		Ngõ ra T		
$V_A$	$f_A$	$V_T$	$f_T$	$V_{DC}$	$V_A$	$f_A$	$V_T$	$f_T$	$V_{DC}$	$V_C$	$f_C$	$V_T$	$f_T$	$V_{DC}$

**II.4.2 Mạch chỉnh lưu toàn kỳ dùng 2 diode : Vẫn mạch A1-2**

**II.4.2.A. Sơ đồ nối dây:**

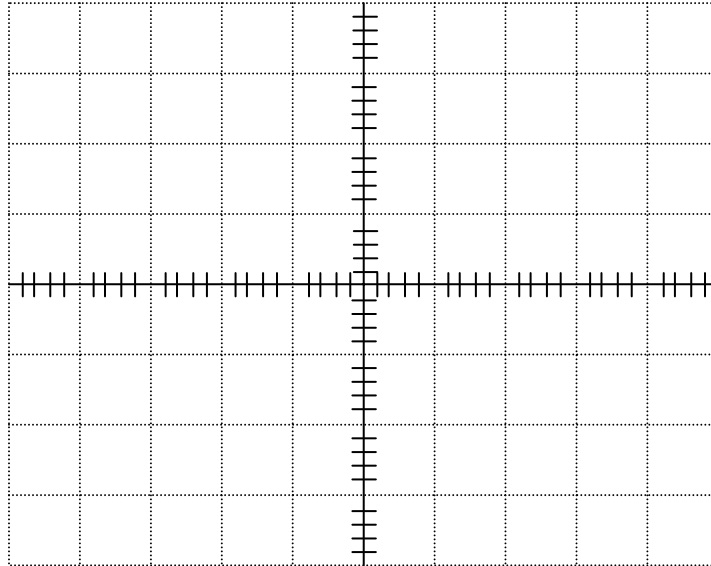
- ◆ Mắc mạch chỉnh lưu toàn kỳ sử dụng 2 diode :
  - Nối chốt A  $\leftrightarrow$  chốt 9V của nguồn AC SOURCE
  - Nối chốt B  $\leftrightarrow$  chốt 9V còn lại của nguồn AC SOURCE
  - Nối chốt D  $\leftrightarrow$  chốt 0V của nguồn AC SOURCE
- ◆ Nối chốt  $J_A$  của mảng A1-3 để lấy tải ngõ ra trên R1.
- ◆ Bật công tắc nguồn của thiết bị chính.

**II.4.2.B. Các bước thí nghiệm:**

1. **Vẽ dạng sóng tại 2 ngõ vào A, B và ngõ ra T trên cùng đồ thị**

Chú ý : đọc biên độ của tín hiệu vào ở AC, tín hiệu ngõ ra ở DC.





2. Đo biên độ đỉnh  $V_A$ ,  $V_T$  và tần số  $f_A$ ,  $f_T$  của tín hiệu ngõ vào và ngõ ra, ghi kết quả vào bảng A1-6 (Phần chỉnh lưu toàn kỳ 2 diode)
3. Dùng đồng hồ đo điện áp (Đo DC) trên tải  $R_L$ , ghi nhận vào bảng A1-6.

**II.4.3 Mạch chỉnh lưu toàn kỳ dùng 4 diode (Chỉnh lưu cầu) : Vãn mạch A1-2**

**II.4.3.A. Sơ đồ nối dây:**

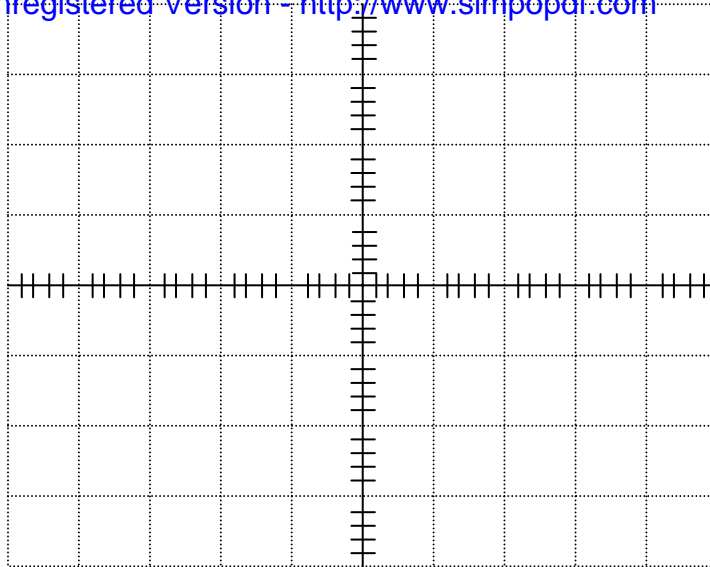
- ◆ Mạch mạch chỉnh lưu toàn kỳ sử dụng 4 diode :
  - Nối chốt C  $\leftrightarrow$  chốt 9V của nguồn AC SOURCE
  - Nối chốt E  $\leftrightarrow$  chốt 0V của nguồn AC SOURCE
- ◆ Nối  $J_A$ ,  $J_B$  để lấy tải ngõ ra trên T.

**II.4.3.B. Chuẩn bị dao động ký:**

**Lưu ý:** chỉ sử dụng 1 kênh để quan sát tín hiệu vào và ra vì điểm mass ngõ vào và ngõ ra khác nhau. Khi quan sát tín hiệu vào thì kẹp que đo mass với đất tại  $\sim 0V$ , còn quan sát tín hiệu ra thì kẹp que đo mass theo đất lỗi ra (GND).

**II.4.3.C. Các bước thí nghiệm:**

1. Vẽ dạng sóng vào C và ra T trên cùng đồ thị (Ghi chú đầy đủ)  
**Chú ý :** đọc biên độ của tín hiệu vào (AC), tín hiệu ngõ ra (DC)



2. Đo biên độ đỉnh  $V_C$ ,  $V_T$  và tần số  $f_C$ ,  $f_T$  của tín hiệu ngõ vào và ngõ ra, ghi kết quả vào bảng A1-6 (Phần chỉnh lưu toàn kỳ 4 diode)
3. Dùng đồng hồ đo điện áp (Đo DC) trên tải R1, ghi nhận vào bảng A1-6.
4. Dựa vào bảng kết quả ở bảng A1-6 cho biết ưu điểm của mạch chỉnh lưu toàn kỳ so với bán kỳ về độ gợn sóng, điện áp  $V_{DC}$  ở ngõ ra?

.....

.....

.....

## II.5. MẠCH LỌC NGUỒN (Vấn Mạch A1-2)

### II.5.1 Sơ đồ nối dây :

- ◆ Mắc mạch chỉnh lưu toàn kỳ sử dụng 2 diode :
  - Nối chốt A ↔ chốt 9V của nguồn AC SOURCE
  - Nối chốt B ↔ chốt 9V còn lại (đối xứng) của nguồn AC SOURCE
  - Nối chốt D của mảng A1-2 với chốt 0V của nguồn AC SOURCE
- ◆ Bật công tắc nguồn của thiết bị chính.
- ◆ Sử dụng dao động ký để quan sát tín hiệu tại ngõ ra OUT trong từng kiểu trong bảng A1-7.

**Lưu ý:** Với J = 1, nghĩa là ngắn mạch J

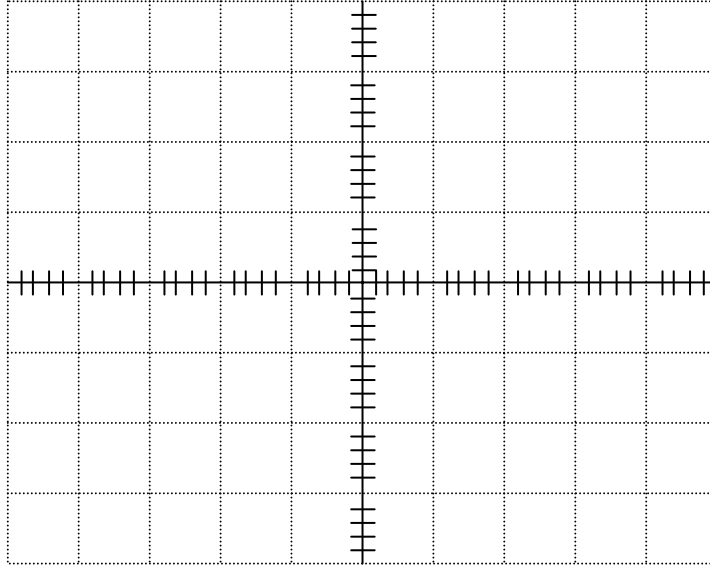
Còn J = 0, nghĩa là hở mạch.

**Bảng A1-7**

Kiểu	Nội dung	J1	J2	J3	J4	J5	J6	V <sub>m</sub>	V <sub>r,pp</sub>	V <sub>DC</sub>
1	Không tải ra	1	0	1	0	0	0			
2	Có tải 2K	1	0	1	0	1	0			
3	Có tải 1K	1	0	1	0	0	1			
4	Tăng tụ lọc	1	1	1	0	0	1			
5	Bộ lọc hình π	1	1	1	1	0	1			

**II.5.2 Các bước thí nghiệm:**

1. Đo biên độ thế một chiều  $V_{DC}$  và biên độ sóng răng cưa  $V_{r,pp}$  ghi kết quả vào bảng A1-7.
2. Vẽ dạng sóng ra tại OUT ( $V_{OUT}$ ) trên cùng đồ thị cho từng kiểu theo bảng A1-7 (bằng các màu khác nhau).



3. Có nhận xét gì về độ gọn sóng,  $V_{DC}$  khi tăng tụ lọc và tải?

.....

.....

.....

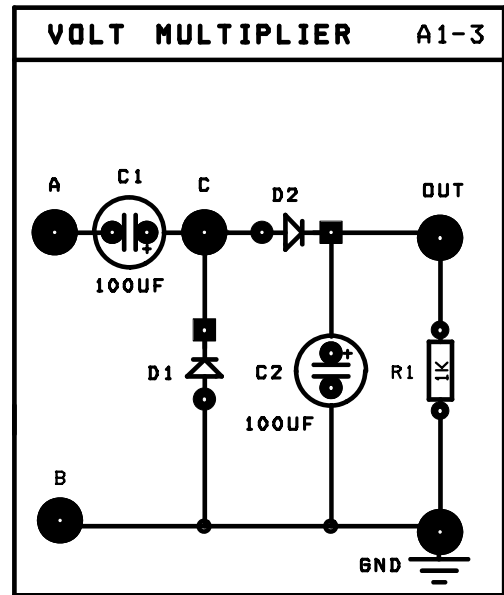
**II.6. MẠCH NHÂN ĐIỆN ÁP : Mạch A1-3**

**II.6.1 Sơ đồ nối dây :**

- ◆ Nối chốt A của mảng A1-4 với chốt ~9V của nguồn AC SOURCE.
- ◆ Nối chốt B của mảng A1-4 với chốt ~ 0V của nguồn AC SOURCE.
- ◆ Bật công tắc nguồn của thiết bị chính.

**II.6.2 Chuẩn bị dao động ký :**

- ◆ Bật điện dao động ký.
- ◆ Chọn giai đo thích hợp để đo tín hiệu tại A và C.



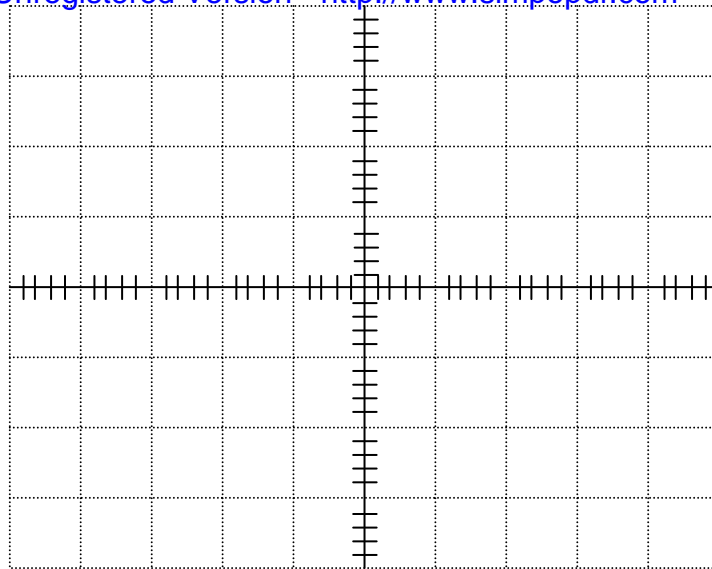
Hình 1-3: Mạch nhân áp

**II.6.3 Các bước thí nghiệm :**

1. Vẽ dạng sóng đo tại A ( $V_A$ ), C ( $V_C$ ) trên cùng đồ thị (Ghi chú đầy đủ)
2. Dùng đồng hồ đo điện áp tại ngõ vào A và tại ngõ ra C:

$V_A = \dots\dots\dots$

$V_C = \dots\dots\dots$



3. Giải thích về các giá trị đo được từ sơ đồ hoạt động của mạch

.....

.....

.....

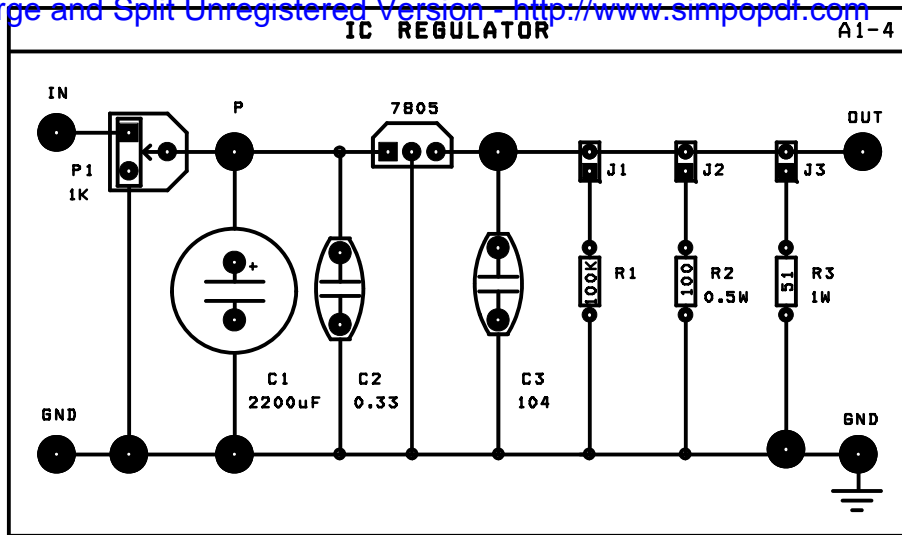
---

## II.7. MẠCH ỔN ÁP DÙNG LM7805 (Mạch A1-4)

---

### II.7.1 Sơ đồ nối dây :

- ◆ **Mạch A1-2** : Mặc mạch chỉnh lưu toàn kỳ sử dụng 2 diode :
  - Nối chốt **A** ↔ **chốt 9V** của nguồn AC SOURCE
  - Nối chốt **B** ↔ **chốt 9V còn lại** (đối xứng) của nguồn AC SOURCE
  - Nối chốt **D** của mảng **A1-2** với **chốt 0V** của nguồn AC SOURCE
  - Ngắt mạch **J1** và **J3** để sử dụng tụ C1 lọc cho bớt nhấp nhô
  - Sau đó lấy ngõ ra trên **OUT** của mạch **A1-2** nối đến ngõ vào **IN** của mảng mạch **A1-4**.
- ◆ **Mạch A1-4**: Ngắt mạch J1 để dùng tải R1=100K
- ◆ Bật công tắc nguồn của thiết bị chính.
- ◆ Dùng đồng hồ đo để điện áp (chú ý để giai đo thích hợp).



Hình 1-4: Mạch ổn áp dùng LM 7805

II.7.2 Các bước thí nghiệm:

1. *Chỉnh biến trở P1 để thay đổi điện áp vào của 7805 (chân P) khoảng  $V_i = 8,5V$ . Xác định  $V_o = \dots\dots\dots$ , quan sát dạng sóng ra.*
2. *Thay đổi biến trở để có các giá trị điện áp như bảng A 1-8. Đo  $V_o$  của 7805.*

Bảng A1-8

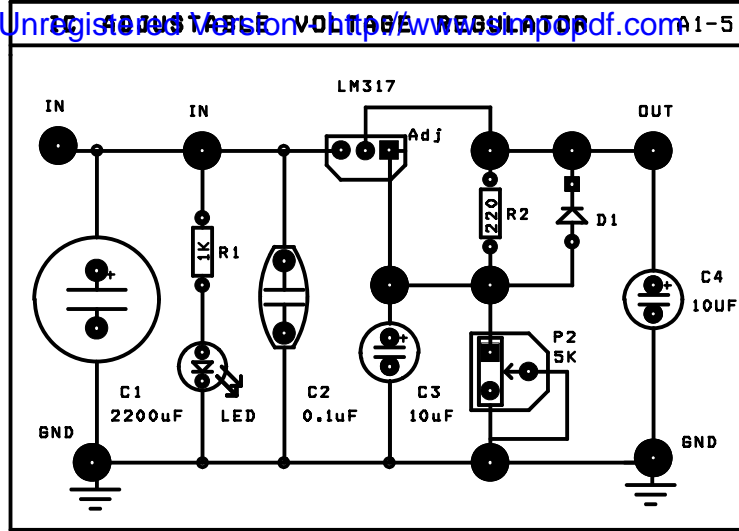
Thông số cần đo	Giá trị điện áp $V_{in}$ (Volt) của 7805				
	10V	8V	7V	6V	5V
Điện áp ra $V_{out}$ (V)					

3. *Dựa vào bảng kết quả A1-8, cho biết ở điện áp vào  $V_i = \dots\dots\dots$  thì điện áp ra  $V_o$  không còn ổn định nữa?*
4. *Chỉnh biến trở P1 để thay đổi điện áp vào của 7805 (chân P) khoảng  $V_i = 8,5V$*
5. *Ngắt mạch J3 để đổi tải  $R3 = 51\Omega/1W$ . Xác định  $V_o = \dots\dots\dots$ , quan sát dạng sóng ra. Nhận xét?*

II.8. MẠCH ỔN ÁP DÙNG LM317 (Mạch A1-5)

II.8.1 Sơ đồ nối dây : Vẫn nối mạch A1-2 như cũ

- ♦ **Mạch A1-2** : Mặc mạch chỉnh lưu toàn kỳ sử dụng 2 diode :
  - Nối chốt **A**  $\leftrightarrow$  chốt **9V** của nguồn AC SOURCE
  - Nối chốt **B**  $\leftrightarrow$  chốt **9V** còn lại (đối xứng) của nguồn AC SOURCE
  - Nối chốt **D** của mảng A1-2 với chốt **0V** của nguồn AC SOURCE
  - Ngắt mạch **J1** và **J3** để sử dụng tụ C1 lọc cho bớt nhấp nhô
  - Sau đó lấy ngõ ra trên **OUT** của mạch A1-2 nối đến ngõ vào **IN** của mảng mạch A 1-5.
- ♦ **Bật công tắc nguồn** của thiết bị chính.
- ♦ Dùng đồng hồ đo để điện áp (chú ý để giai đo thích hợp).



Hình 1-5: Mạch ổn áp dùng LM 317

**II.7.2 Các bước thí nghiệm:**

1. Đo điện áp vào của LM 317  $V_{in} = \dots\dots\dots$
2. Chỉnh biến trở ADJ P2 (Adjust) để thay đổi điện áp ra của LM317, ghi kết quả đo  $V_o$  của LM 317.

**Bảng A1-9**

Thông số cần đo	Giá trị điện áp $V_{ADJ}$ (Volt) của LM317			
	Điện áp ra $V_{out}$ (V) của LM317			

3. Dựa vào bảng kết quả A1- 8, viết công thức tính  $v_o$  theo  $v_i$ ?

.....  
 .....

## BÀI 2 : MẠCH KHUẾCH ĐẠI DÙNG TRANSISTOR LƯỢNG CỰC (BJT)

### ★ MỤC ĐÍCH THÍ NGHIỆM

Giúp sinh viên bằng thực nghiệm khảo sát các vấn đề chính sau đây :

1. Vấn đề phân cực DC CE/BJT-(NPN-PNP) : Xác định điểm làm việc tĩnh  $Q(V_{CEQ}, I_{CQ})$  trên họ đặc tuyến ngõ ra  $i_C = f(V_{CE})|_{I_B = \text{const}}$  , hệ số khuếch đại dòng  $\beta$  .
2. Khảo sát mạch khuếch đại AC ghép RC dạng CE, CC, CB/BJT-NPN :
  - a. Khảo sát mạch khuếch đại AC CE/BJT-NPN dải tần giữa (Midrange) : Xác định  $A_v$ , độ lệch pha  $\Delta\Phi$ .
  - b. Khảo sát đáp ứng tần số thấp của mạch khuếch đại AC CE/BJT-NPN : vẽ biểu đồ Bode quan hệ Biên độ – tần số  $A_v(f)$ , Pha – tần số  $\phi(f)$ , xác định tần số cắt dưới  $f_{CL} = \min(f_{CL1}, f_{CL2})$  của mạch khuếch đại với giả thiết tụ  $C_E$  bypass hoàn toàn.
3. Khảo sát mạch khuếch đại ghép kiểu Darlington.

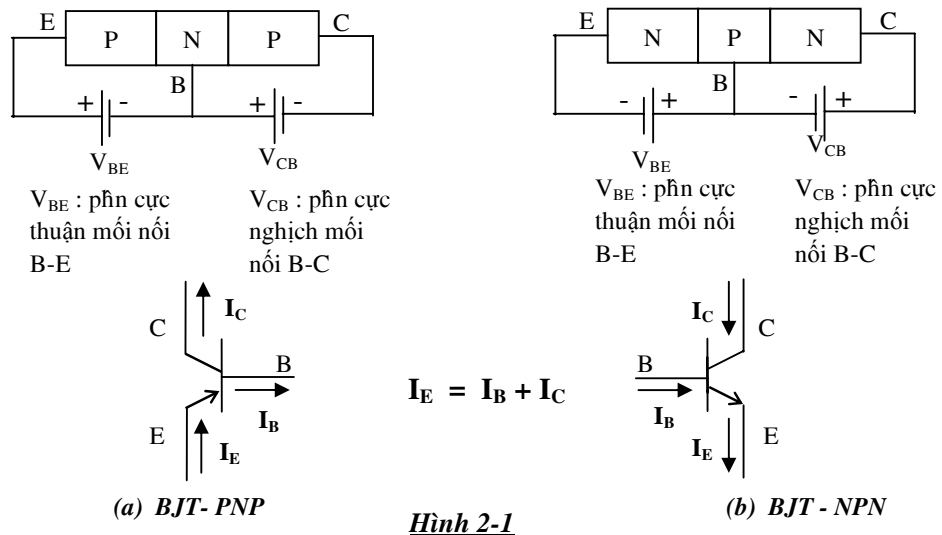
### ★ THIẾT BỊ SỬ DỤNG

Bộ thí nghiệm ATS-11 và Module thí nghiệm AM-102B.  
 Dao động ký, đồng hồ VOM và dây nối.

## PHẦN I : CƠ SỞ LÝ THUYẾT

Phần này nhằm tóm lược những vấn đề lý thuyết thật cần thiết phục vụ cho bài thí nghiệm và các câu hỏi chuẩn bị để sinh viên **phải đọc kỹ và trả lời trước ở nhà**.

### I.1. CẤU TẠO TRANSISTOR



### I.2. TRẠNG THÁI HOẠT ĐỘNG CỦA TRANSISTOR

Tùy mức phân cực mà transistor có thể làm việc một trong ba trạng thái :

#### a. Trạng thái ngưng dẫn :

Nếu BJT được phân cực với mối nối BE phân cực nghịch  $V_{BE} < V_\gamma$  ( $V_{BE} = 0 \div 0,4V$ ) thì BJT ngưng dẫn: dòng  $I_B = 0$ ,  $I_C = 0$ , và  $V_{CE} \approx V_{CC}$ .

### b. Trạng thái khuếch đại :

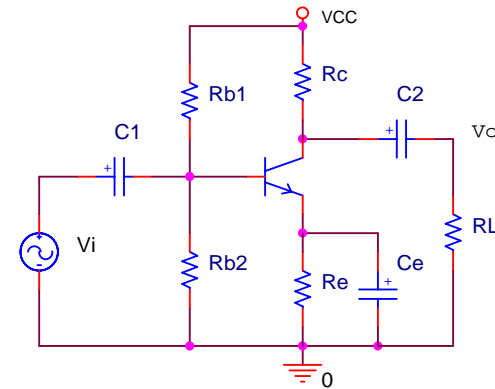
Nếu BJT được phân cực với mỗi nối BE phân cực thuận  $V_{BE} = 0,5 \div 0,7V$  và BC được phân cực nghịch thì BJT dẫn điện: dòng  $I_C$  tăng theo  $I_B$  ( $I_C = \beta I_B$ )

### c. Trạng thái bão hòa :

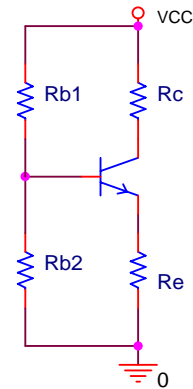
Nếu BJT được phân cực với mỗi nối BE và BC phân cực thuận , thì transistor dẫn bão hòa: lúc đó  $I_C$  không tăng ( $I_C < \beta I_B$ ) và điện thế  $V_{CE}$  giảm còn rất nhỏ gọi là  $V_{CE}$  bão hòa ( $V_{CEsat} \approx 0,2V$ ).

## 1.3. KHUẾCH ĐẠI AC BJT DẪY TẦN GIỮA

### 1.3.1. MẠCH KHUẾCH ĐẠI BJT GHÉP KIỂU CE:



Hình 2.2a. Dạng mạch CE



Hình 2.2b. Mạch tương đương DC

$R_L$  : biểu diễn tải được nhìn bởi bộ khuếch đại.

$R_{B1}$ ,  $R_{B2}$ ,  $R_C$  và  $R_E$  : cung cấp phân cực DC để BJT hoạt động trong miền tuyến tính.

#### 1.3.1.A. Khảo sát DC:

$$V_{BB} = \frac{R_{b2}}{R_{b1} + R_{b2}} V_{CC}$$

$$I_B = \frac{V_{BB} - V_{BE}}{R_{BB} + (1 + \beta)R_e}$$

$$\Rightarrow h_{ie} = 25mV \frac{h_{fe}}{I_C (mA)}$$

$$R_{BB} = \frac{R_{b1} \cdot R_{b2}}{R_{b1} + R_{b2}}$$

$$I_E \approx I_C = \beta I_B$$

#### 1.3.1.B.

#### Khảo sát AC:

Để có mạch tương đương (Hình 1c.) cần biết như sau :

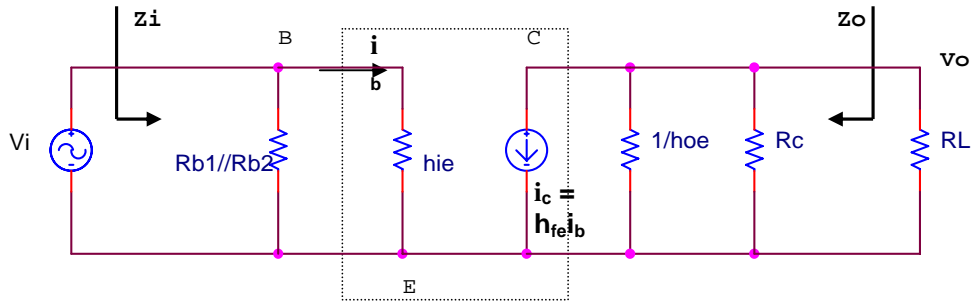
Bất kỳ node nào mà điện áp tại đó đúng bằng hằng số (constant) thì được coi như nối đất về mặt AC. Nội trở của tất cả các nguồn cung cấp được giả thiết bỏ qua, không đáng kể so với các thông số của mạch  $\Rightarrow$  Do đó, các node nguồn cung cấp được nối đất về mặt AC.

Các tụ  $C_1$ ,  $C_2$ ,  $C_E$  hoạt động ngắn mạch (short circuits) tại các tần số thuộc dải giữa (midrange). Giả định này xác định miền dải giữa.

Các điện dung dây nối và của linh kiện có tác dụng hở mạch (open circuits) tại các tần số thuộc dải giữa.

Ngõ vào của BJT được xem như một diode có điện trở AC là  $h_{ie}$ . Dòng base  $i_b$  chảy vào trong linh kiện. Ngõ ra của BIT được xem như một nguồn dòng  $i_c = h_{fe} \cdot i_b$  với điện trở ra là  $1/h_{oe}$





**Hình 2.2c.** Mạch tương đương AC dây tần giữa

**Các thông số của mạch khuếch đại:**

$$Z_i = R_{b1} // R_{b2} // h_{ie} \approx h_{ie}$$

$$Z_o = (1/h_{oe}) // R_C \approx R_C$$

$$A_i = \frac{i_o}{i_i} = \frac{i_o}{i_b} \cdot \frac{i_b}{i_i} = \left( -h_{fe} \frac{(1/h_{oe}) // R_C}{(1/h_{oe}) // R_C + R_L} \right) \cdot \left( \frac{R_{b1} // R_{b2}}{R_{b1} // R_{b2} + h_{ie}} \right)$$

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{i_b} \cdot \frac{i_b}{v_b} \cdot \frac{v_b}{v_i} = \left[ -h_{fe} \cdot ((1/h_{oe}) // R_C // R_L) \right] \cdot \left[ \frac{1}{h_{ie}} \right] \cdot \left[ \frac{(R_{b1} // R_{b2} // h_{ie})}{(R_{b1} // R_{b2} // h_{ie}) + R_i} \right]$$

$$= - \frac{h_{fe}}{h_{ie}} \cdot \frac{(R_{b1} // R_{b2} // h_{ie}) \cdot [(1/h_{oe}) // R_C // R_L]}{(R_{b1} // R_{b2} // h_{ie}) + R_i}$$

Trong

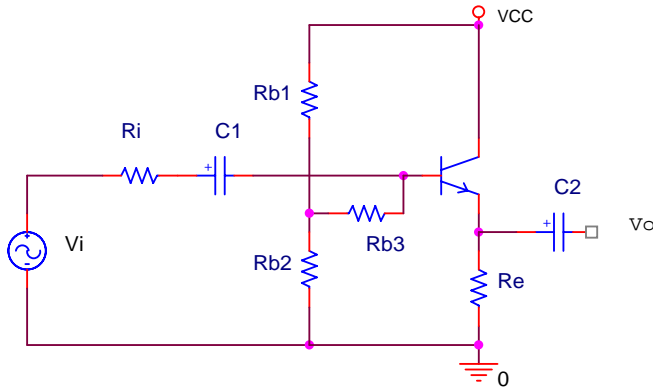
trường hợp :  $R_{b1}$  và  $R_{b2} \gg h_{ie}$ ,  $(1/h_{oe})$  và  $R_L \gg R_C$  :

$$A_v \cong -h_{fe} \cdot \frac{R_C}{R_i + h_{ie}}$$

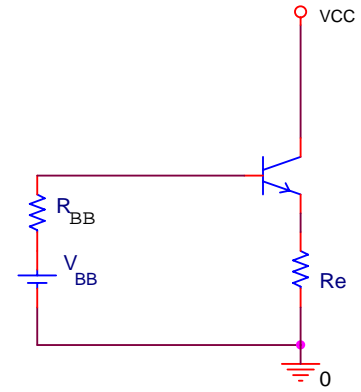
**Vậy: Mạch CE có chức năng khuếch đại dòng và khuếch đại áp.**

Chiến lược thiết kế mạch khuếch đại AC với độ lợi  $A_v$  theo yêu cầu có thể được thực hiện dựa vào biểu thức của  $A_v$ . Trước tiên, thông qua việc ấn định điểm làm việc tĩnh Q ( $I_{CQ}$ ,  $V_{CEQ}$ ) trên họ đặc tuyến ngõ ra  $i_c = f(v_{ce})$ , ta xác định được các giá trị  $R_{B1}$ ,  $R_{B2}$ ,  $R_C$ . Đối với một linh kiện BJT đã cho (xác định được  $h_{fe}$  và  $(1/h_{oe})$ ) thì độ lợi của bộ khuếch đại sẽ phụ thuộc vào  $R_C$  và  $R_i$ . Nếu  $R_C$  được cho thì độ lợi có thể được hiệu chỉnh bằng cách thay đổi  $R_i$ .

**I.3.2. MẠCH KHUẾCH ĐẠI BJT GHEP KIỂU CC:**



**Hình 2-3a :** Mạch khuếch đại ghép CC



**Hình 2-3b :** Mạch tương đương AC

$R_i$  : được thêm vào để kiểm soát dòng điện ngõ vào từ nguồn  $v_1$ .

**I.3.2.A. Khảo sát DC:**

$$V_{BB} = \frac{R_{b2}}{R_{b1} + R_{b2}} V_{CC}$$

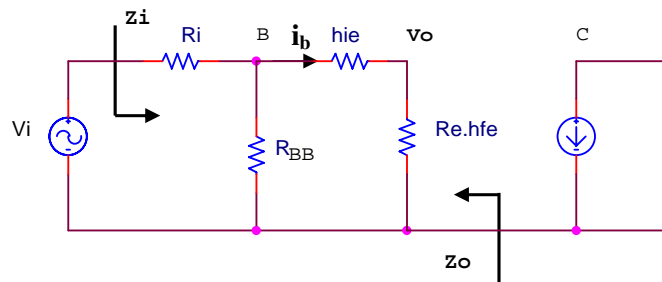
$$R_{BB} = R_{b1} // R_{b2} + R_{b3}$$

$$I_B = \frac{V_{BB} - V_{BE}}{R_{BB} + (1 + \beta)R_e}$$

$$I_E \approx I_C = \beta I_B$$

$$\Rightarrow h_{ie} = 25mV \frac{h_{fe}}{I_C(mA)}$$

**I.3.2.B.**



**Hình 2-3c :** Mạch tương đương tín hiệu nhỏ

**Khảo sát AC:**

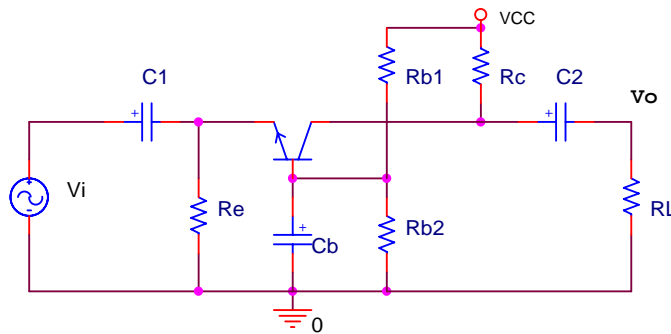
$$Z_i = R_i + [R_{BB} // (h_{ie} + R_e \cdot h_{fe})] \quad : \text{rất lớn}$$

$$Z_o = R_e // \frac{h_{ie} + (R_i // R_{BB})}{h_{fe}} \quad : \text{rất nhỏ}$$

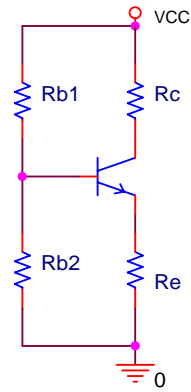
$$A_v = \frac{v_o}{v_i} = \frac{v_o}{i_b} \cdot \frac{i_b}{v_b} \cdot \frac{v_b}{v_i} = [R_e \cdot h_{fe}] \cdot \left[ \frac{1}{h_{ie} + R_e \cdot h_{fe}} \right] \cdot \left[ \frac{R_{BB} // (h_{ie} + R_e \cdot h_{fe})}{R_{BB} // (h_{ie} + R_e \cdot h_{fe}) + R_i} \right] \leq 1$$

**Vậy:** Mạch CC không có chức năng khuếch đại áp. Mạch CC có tổng trở vào lớn, tổng trở ra nhỏ, thường được dùng để phối hợp trở kháng giữa các tầng khuếch đại.

**I.3.3. MẠCH KHUẾCH ĐẠI BJT GHEP KIỂU CB:**



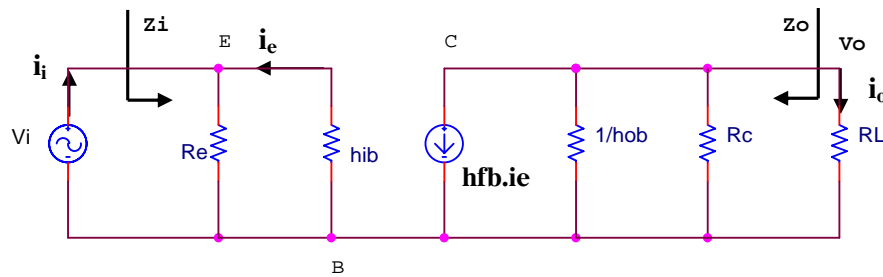
**Hình 2-4a : Mạch khuếch đại ghép CB**



**Hình 2-4b : Mạch tương đương DC**

**I.3.3.A. Khảo sát DC:** Tương tự như mạch CE

**I.3.3.B. Khảo sát AC:**



**Hình 2-4c : Mạch tương đương tín hiệu nhỏ**

$$Z_i = R_e // h_{ib} \approx h_{ib}$$

$$Z_o = 1/h_{ob} // R_C$$

$$A_i = \frac{i_o}{i_i} = \frac{i_o}{i_e} \cdot \frac{i_e}{i_i} = \left[ -h_{fb} \frac{1/h_{ob} // R_C}{1/h_{ob} // R_C + R_L} \right] \left[ -\frac{R_e}{R_e + h_{ib}} \right] \approx h_{fb} \leq 1$$

$$A_v = \frac{v_o}{v_i} = \frac{v_o}{i_e} \cdot \frac{i_e}{v_i} = \left[ -h_{fb} (1/h_{ob} // R_C // R_L) \right] \left[ -\frac{1}{h_{ib}} \right]$$

**Vậy:** Mạch CB không có chức năng khuếch đại dòng.

## PHẦN II : TIỀN TRÌNH THÍ NGHIỆM

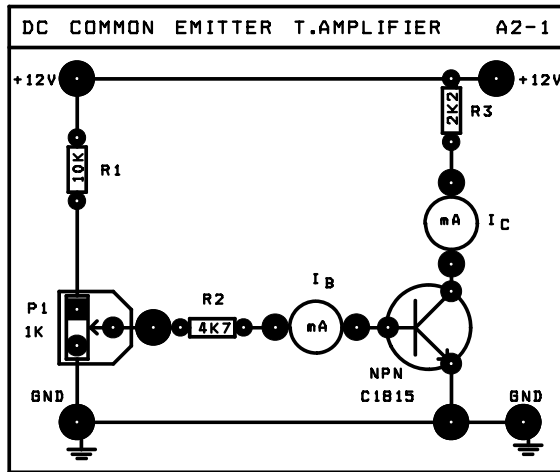
Sau khi đã hiểu kỹ những vấn đề lý thuyết được nhắc lại và nhấn mạnh ở **PHẦN I**, phần này bao gồm **trình tự các bước phải tiến hành tại phòng thí nghiệm**.

Như vậy, SV cần thực hiện, mắc mạch, đo đạc, hiểu kỹ và ghi nhận kết quả. Sau mỗi bài thí nghiệm, GV hướng dẫn sẽ kiểm tra và đánh giá kết quả thí nghiệm của SV.

### II.1. PHÂN CỰC BJT NPN (Mạch A2-1)

#### II.1.1 Sơ đồ nối dây: (hình 2-1)

- ◆ Cấp nguồn +12V của nguồn DC POWER SUPPLY cho mạch A2-1
  - Chốt +12V của mạch ⇔ chốt +12V
  - Chốt GND của mạch ⇔ chốt GND của nguồn DC POWER SUPPLY.
- ◆ Ngắn mạch các mA kế.
- ◆ Khảo sát BJT NPN C1815.



Hình 2-1: Phân cực mạch khuếch đại CE dùng BJT-NPN (Mạch A2-1)

#### II.1.2 Các bước thí nghiệm :

1. Chính biến trở P1 để  $V_{CE}$  có các giá trị theo bảng A2-1. Đo điện áp rơi trên R2 ( $V_{R2}$ ), ghi vào **Bảng A2-1**. Tính  $I_B$ ,  $I_C$ , và hệ số khuếch đại dòng  $\beta$ .

**Bảng A2- 1**

Điện áp $V_{CE}$ [V]	Thông số cần đo	Thông số tính toán			Nhận xét
	$V_{R2}$ [V]	$I_B = \frac{V_{R2}}{R_2}$ [A]	$I_C = \frac{V_{CC} - V_{CE}}{R_3 + P_2}$ [A]	$\beta = h_{fe} = I_C / I_B$	Trạng thái hoạt động của BJT (Ngưng dẫn, Khuếch đại, Bảo hòa)
$\approx V_{CC}$					
= 5.5 V ÷ 6.5V					
= 0.1 ÷ 0.2V					

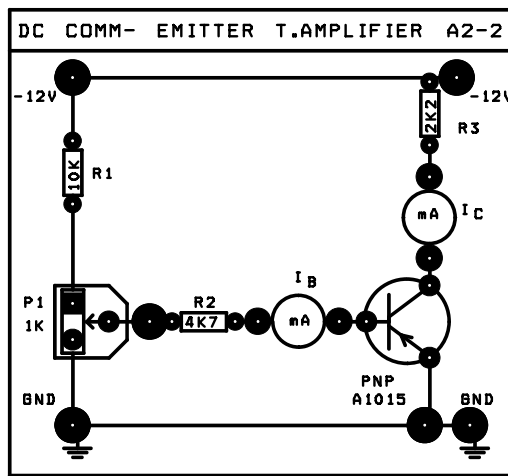
2. Cho biết điểm làm việc tĩnh  $Q$  trong cả 3 trường hợp phân cực nêu trên của BJT:

	$Q(I_{CQ}, V_{CEQ})$	Trạng thái làm việc
$Q_1$		
$Q_2$		
$Q_3$		

**II.2. PHÂN CỰC BJT PNP (Mạch A2-2)**

**II.2.1 Sơ đồ nối dây:** (hình 2-2)

- ♦ Cấp nguồn -12V của nguồn DC POWER SUPPLY cho mạch A2-2
  - Chốt -12V của mạch  $\Leftrightarrow$  chốt -12V
  - Chốt GND của mạch  $\Leftrightarrow$  chốt GND của nguồn DC POWER SUPPLY.
- ♦ Ngắn mạch các mA kế.
- ♦ Khảo sát BJT PNP A1015.



**Hình 2-2:** Phân cực mạch khuếch đại CE dùng BJT-PNP (Mạch A2-2)

**II.2.2 Các bước thí nghiệm :**

1. Chỉnh biến trở P1 để  $V_{CE}$  có các giá trị theo bảng A2-2. Đo điện áp rơi trên R2 ( $V_{R2}$ ) ghi vào **Bảng A2-2**. Tính  $I_B$ ,  $I_C$ , và hệ số khuếch đại dòng  $\beta$ .

**Bảng A2-2**

Điện áp $V_{CE}$ [V]	Thông số cần đo	Thông số tính toán			Nhận xét  Trạng thái hoạt động của BJT (Ngưng dẫn, Khuếch đại, Bão hòa)
	$V_{R2}$ [V]	$I_B = \frac{V_{R2}}{R_2}$ [A]	$I_C = \frac{V_{CC} - V_{CE}}{R_3 + P_2}$ [A]	$\beta = h_{fe} = I_C / I_B$	
$\approx -12V$					
$\approx -5.5 \div -6.5V$					
$\approx -0.1 \div -0.2V$					

2. Cho biết điểm làm việc tĩnh  $Q$  trong cả 3 trường hợp phân cực nêu trên của BJT :

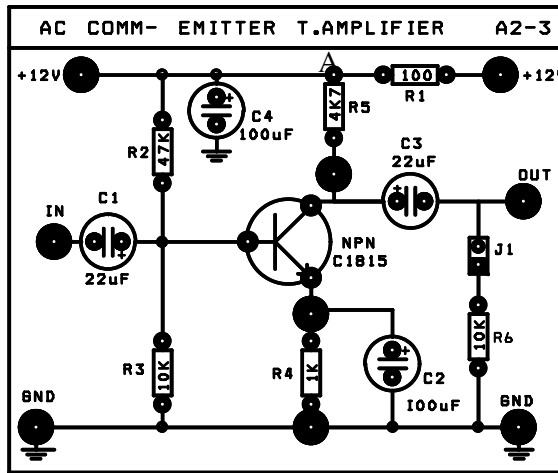
	$Q_1(I_{CQ}, V_{CEQ})$	Trạng thái làm việc
$Q_1(I_{CQ1}, V_{CEQ1})$		
$Q_2(I_{CQ2}, V_{CEQ2})$		
$Q_3(I_{CQ3}, V_{CEQ3})$		

### II.3. MẠCH KHUẾCH ĐẠI GHP CE (Mạch A2-3)

#### II.3.1 Khảo sát DC :

##### II.3.1.A Sơ đồ nối dây: (hình 2-3)

- ♦ Cấp nguồn +12V của nguồn DC POWER SUPPLY cho mạch A2-3



Hình 2-3: Khuếch đại xoay chiều (AC) ghép CE dùng BJT-NPN (Mạch A2-3)

##### II.3.1.B Các bước thí nghiệm:

1. Xác định điểm làm việc tĩnh  $Q(I_{CQ}, V_{CEQ})$  của mạch :

- Đo điện áp tại điểm A :  $V_A = \dots\dots\dots$
- Đo điện áp  $V_{CEQ} = \dots\dots\dots$
- Tính dòng :

$$I_{CQ} = \frac{V_A - V_{CEQ}}{R_4 + R_5} = \dots\dots\dots$$

⇒ Điểm làm việc tĩnh  $Q(I_{CQ}, V_{CEQ}) = \dots\dots\dots$

2. Cho biết trạng thái hoạt động của BJT :

.....

**II.3.2.A Sơ đồ nối dây:**

- ◆ Vẫn cấp nguồn +12V nguồn DC POWER SUPPLY cho mạch A2-3
- ◆ Dùng thêm tín hiệu từ máy phát tín hiệu Function Generator trên thiết bị ATS để đưa tín hiệu AC đến ngõ vào IN của mạch khuếch đại. Và chỉnh máy phát tín hiệu :
  - Đặt chế độ (**Function**) tại vị trí : **Sine**
  - Chỉnh biến trở **Amplitude** để có giá trị điện áp đỉnh đỉnh  $V_{IN(p-p)} = 30mV$
  - Tần số **1Khz**: **Range** : Đặt tại vị trí : **x1K**
  - Frequency** : Vị trí phù hợp.
- ◆ Nối ngõ ra OUT của máy phát đến ngõ vào IN của mạch.
- ◆ Dùng dao động ký để quan sát tín hiệu điện áp ngõ IN vào và ngõ ra OUT.

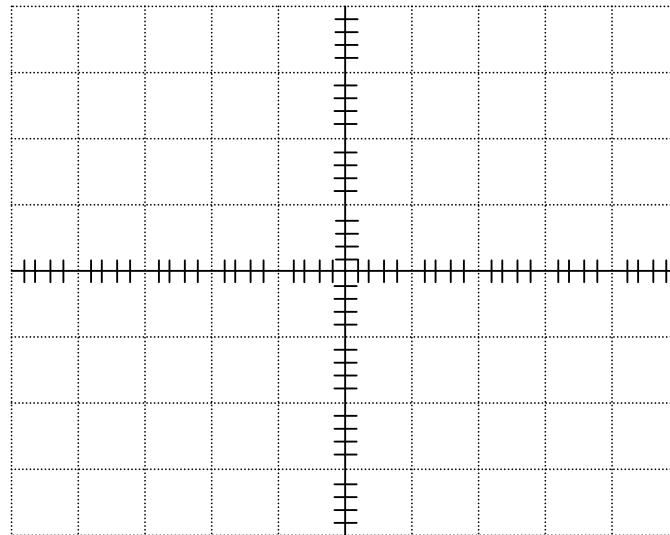
**II.3.2.B Các bước thí nghiệm:**

1. Đo các giá trị  $V_{IN}$ ,  $V_{OUT}$ , **tính**  $A_v$ . Ghi kết quả vào bảng A2-3
2. Đo độ lệch pha  $\Delta\Phi$  giữa tín hiệu ngõ vào  $V_{IN}$  và tín hiệu ngõ ra  $V_{OUT}$

**Bảng A2-3**

Thông số cần đo	Trị số điện áp vào $V_{IN}$ (p-p) = 30 mV
Biên độ $V_{OUT(p-p)}$	
Độ lợi điện áp $A_v = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}}$	
Độ lệch pha $\Delta\Phi$	

3. **Quan sát trên dao động ký và vẽ trên cùng một hệ trục tọa độ dạng tín hiệu điện áp ngõ vào ( $V_{IN}$ ) và tín hiệu điện áp ngõ ra ( $V_{OUT}$ )**



4. **Dựa vào trạng thái hoạt động khuếch đại của BJT ở bảng A2-1 và A2-3, nêu nhận xét về các đặc trưng của mạch khuếch đại CE (về hệ số khuếch đại dòng  $\beta$ , hệ số khuếch đại áp  $A_v$ , độ lệch pha  $\Delta\Phi$ )**

.....  
 .....

**II.3.3 Khảo sát đáp ứng tần số của mạch khuếch đại : Vẫn mạch A2-3**

**II.3.3.A Sơ đồ nối dây:**

- ◆ Cấp nguồn +12V từ nguồn DC POWER SUPPLY cho mạch A2-3

◆ Dùng tín hiệu AC từ máy phát tín hiệu để đưa đến ngõ vào IN của mạch và chỉnh máy phát để có : Sóng Sin,  $f = 1\text{Khz}$ ,  $V_{IN(pp)} = 30\text{mV}$

◆ Dùng dao động ký để quan sát tín hiệu điện áp ngõ vào và ngõ ra.

**II.3.3.B** Các bước thí nghiệm:

1. Đọc biên độ đỉnh - đỉnh  $V_{OUT(pp)}$  tại ngõ ra. Ghi nhận **độ lợi  $A_v$**  tại  $f = 1\text{KHz}$  :

$$\text{Độ lợi điện áp } A_v = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}} =$$

2. Giữ nguyên biên độ điện áp tín hiệu vào  $V_{IN(pp)} = 30\text{mV}$  (Không chỉnh Amplitude). **Thay đổi tần số** máy phát sóng (bằng Frequency và Range) theo **Bảng A2- 4. Đo biên độ đỉnh - đỉnh tại ngõ ra  $V_{OUT(pp)}$ , ghi nhận độ lợi  $A_v$  tại các tần số khảo sát.**

**Bảng A2- 4**

Tần số	100Hz	200Hz	1Khz	10Khz	20Khz	50Khz	100Khz
Biên độ $V_{OUT(p-p)}$ (V)							
$A_v$							

3. **Vẽ biểu đồ Bode thể hiện quan hệ Biên độ – Tần số theo Bảng A2-4 ( $A_v$  theo tần số  $f$ )**



Xác định tần số cắt dưới theo thực nghiệm :

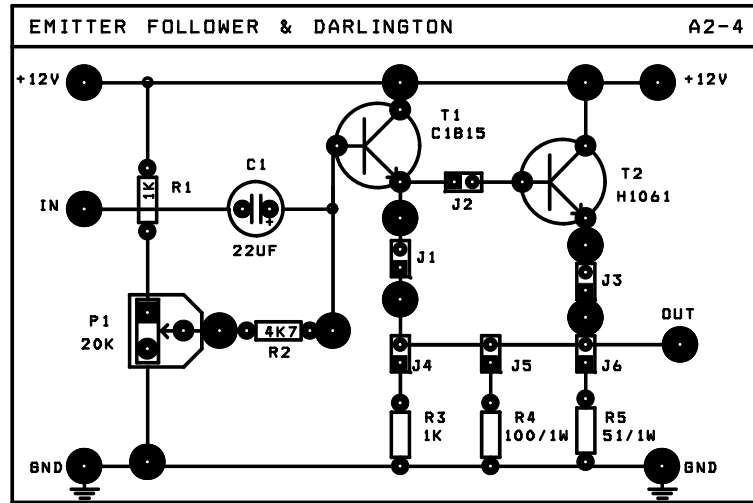
$$f_{CL} =$$



**II.4. MẠCH KHUẾCH ĐẠI GHEP CC (Mạch A2-4)**

**II.4.1 Sơ đồ nối dây: (Hình 2-4)**

- ◆ Cấp nguồn +12V cho mạch A2-4



Hình 2-4: Khuếch đại ghép CC (Mạch A2-4)

**II.4.2 Khảo sát chế độ DC :**

**II.4.2A Chỉ dùng 1 BJT (T1- NPN C1815) - Tải R5 =100Ω**

1/ Sơ đồ nối dây: Ngắn mạch J1 và J5, để khảo sát riêng Transistor T1 với tải ngõ ra R5 = 100Ω.

2/ Các bước thí nghiệm:

- Chỉnh biến trở P1 để có các giá trị điện áp rơi trên R<sub>2</sub> (V<sub>R2</sub>) như **Bảng A2-5**. **Đo điện áp trên tải ngõ ra V<sub>R5</sub>, tính hệ số khuếch đại dòng β**

**Bảng A2-5.**

Thông số cần đo		Thông số tính toán		
V <sub>R2</sub> [V]	V <sub>OUT</sub> [V]	$I_B = \frac{V_{R2}}{R_2} [A]$	$I_C = \frac{V_{R5}}{R_5} [A]$	$\beta = h_{fe} = I_c / I_b$
0,05V				
0,1V				

- Dựa vào kết quả bảng A2- 4, nhận xét gì về hệ số khuếch đại dòng điện β của mạch ghép CC với mạch ghép CE (Cùng dùng chung một loại BJT C1815-NPN) ở phần thí nghiệm II.1 ở bảng A2-1 (khi BJT hoạt động chế độ khuếch đại):

.....  
 .....

**II.4.2B Ghép Darlington 2 BJT (T1- NPN C1815 và T2-NPN H1061) - Tải R5= 100Ω**

1/ Sơ đồ nối dây: Vẫn mạch A2-4

- ◆ Tháo J1, vẫn giữ ngắn mạch J5, ngắn mạch thêm J2 , J3 để sử dụng cách ghép Darlington hai BJT T1 và T2.
- ◆

- a. Chính biến trở P1 để có các giá trị điện áp trên R2 ( $V_{R2}$ ) theo **Bảng A2-6**. Đo điện áp trên tải ngõ ra  $V_{R5}$ , tính hệ số khuếch đại dòng  $\beta$

**Bảng A2-6**

Thông số cần đo		Thông số tính toán		
$V_{R2}$ [V]	$V_{R5}$ [V]	$I_B = \frac{V_{R2}}{R_2}$ [A]	$I_C = \frac{V_{R5}}{R_5}$ [A]	$\beta = h_{fe} = I_C / I_B$
0,05V				
0,1V				

- b. Trên cơ sở đo hệ số khuếch đại dòng  $\beta$ , so sánh kết quả đo giữa tầng lặp lại đơn ở bảng A2-5 và tầng lặp lại Darlington của bảng A2-6. Giải thích sự khác nhau về 2 cách ghép này :

.....  
 .....  
 .....

**II.4.3 Khảo sát chế độ AC :**

- ◆ Chuẩn bị máy phát tín hiệu ( FUNCTION GENERATOR)
  - Chế độ máy phát ( FUNCTION) : Sóng= sine,  $f= 1\text{Khz}$ ,  $V_{IN(p-p)} = 100\text{mV}$
  - Nối ngõ ra OUT của máy phát đến ngõ vào IN của mạch

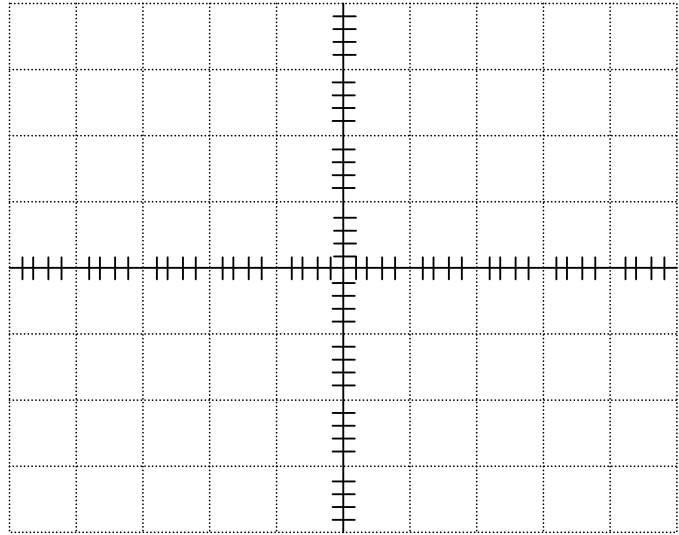
**II.4.3A Chỉ dùng 1 BJT (T1- NPN C1815) - Tải  $R5 = 100\Omega$  :**

1. **Sơ đồ nối dây:** Mắc mạch ghép CC dùng 1 BJT như mục II.4.2A
2. **Các bước thí nghiệm:**
  - a. Đo các giá trị  $V_{OUT}$ , độ lệch pha  $\Delta\Phi$  ghi vào bảng A2-7, tính  $A_v$ .

**Bảng A2-7**

Thông số cần đo	Trị số điện áp vào $V_{IN}$ (p-p) = 100 mV
$V_{OUT}$	
Độ lợi điện áp $A_v = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}}$	
Độ lệch pha $\Delta\Phi$	

Quan sát trên Oscilloscope ký và vẽ trên cùng một hệ trục tọa độ dạng tín hiệu điện áp ngõ vào ( $V_{IN}$ ) và tín hiệu điện áp ngõ ra ( $V_{OUT}$ ) (chú ý biên độ và pha) :



c. Giữ nguyên biên độ và tần số ngõ vào. Thay tải  $R5$  bằng các tải  $R4$  và  $R6$ , xác định  $V_{OUT}$ . Tính hệ số khuếch đại  $A_v$  khi dùng các tải khác nhau, ghi kết quả vào bảng **A2-8** . Kết luận về vai trò tầng đệm  $CC$  ?  
 .....

**Bảng A2-8**

Tải	$V_{IN}$ (p-p)	$V_{OUT}$ (p-p)	Độ lợi điện áp $A_v$
<b>R4 = 1K</b>			
<b>R5 = 100</b>			
<b>R6 = 5,1K</b>			

d. Nhận xét về các đặc trưng của mạch khuếch đại  $CC$  (về hệ số khuếch đại dòng  $\beta$ , hệ số khuếch đại áp  $A_v$ , độ lệch pha  $\Delta\Phi$ )  
 .....  
 .....  
 .....

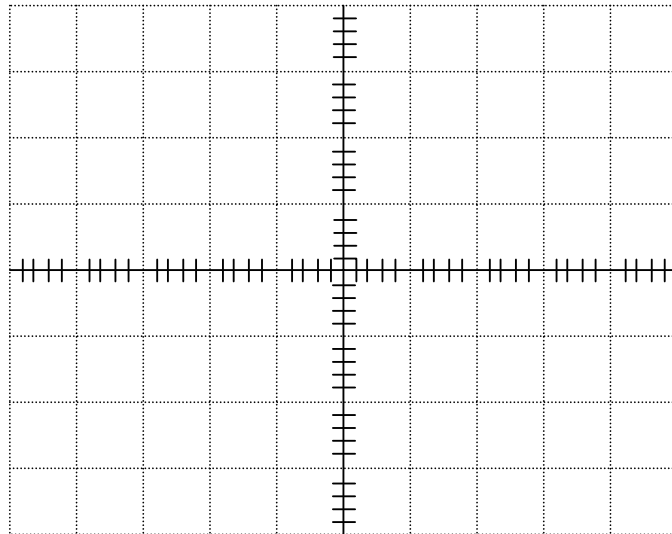
**II.4.3B Ghép Darlington 2 BJT (T1- NPN C1815 và T2 – NPN C1061) - Tải 100Ω**

1. **Sơ đồ nối dây:** Mắc mạch ghép Darlington 2 BJT T1 và T2 như mục II.4.2B
2. **Các bước thí nghiệm:**
  - a. Nối ngõ ra OUT của máy phát với ngõ vào (A) của mạch A2-4B. Biên độ máy phát  $V_{IN(p-p)} = 100mV, f= 1Khz.$
  - b. **Đo các giá trị  $V_{OUT}$ , độ lệch pha  $\Delta\Phi$  ghi vào bảng A2-9, tính  $A_v$ .**

**Bảng A2-9**

Thông số cần đo	Trị số điện áp vào $V_{IN} (p-p) = 100 mV$
$V_{OUT}$	
Độ lợi điện áp $A_v = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}}$	
Độ lệch pha $\Delta\Phi$	

- c. **Quan sát trên dao động ký và vẽ trên cùng một hệ trục tọa độ dạng tín hiệu điện áp ngõ vào ( $V_{IN}$ ) và tín hiệu điện áp ngõ ra ( $V_{OUT}$ ) ) (chú ý biên độ và pha) :**



- ◆ Trên cơ sở đo hệ số khuếch đại dòng và hệ số khuếch đại thế, so sánh kết quả đo giữa tầng lặp lại đơn và tầng lặp lại Darlington.

.....

.....

.....

.....

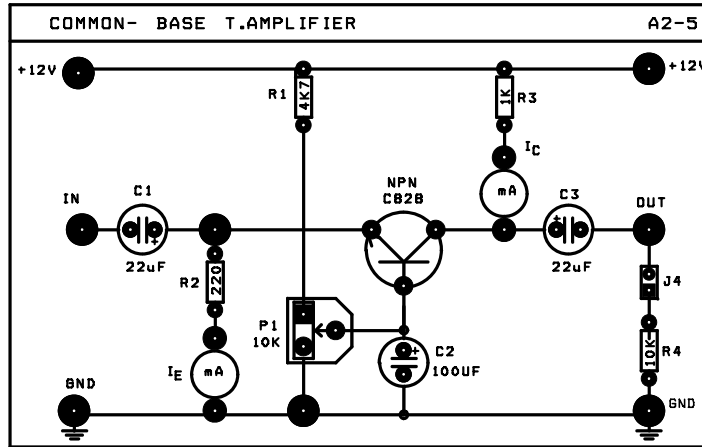
.....

.....

**II.5. MẠCH KHUẾCH ĐẠI GHPÉP CB (MẠCH A2-5)**

**II.5.1 Sơ đồ nối dây: (Hình 2-5)**

- ◆ Cấp nguồn +12V cho mạch A2-5
- ◆ Ngắn mạch các mA kế.



Hình 2-5: Khuếch đại ghép CB (Mạch A2-5)

**II.5.2 Đo hệ số truyền dòng α :**

1. Vận biến trở P1 để dòng emitter - Ie ứng với các giá trị cho trong bảng A2-10. Ghi giá trị dòng collector - Ic vào bảng.

**Bảng A2-10**

	Dòng Ie / T1 (Chỉnh P1)	Dòng Ic / T1
1	Ie1 = 1mA	Ic1 = .....mA
2	Ie2 = 2 mA	Ic2 = .....mA

2. Tính hệ số truyền dòng:  $\alpha = (Ic2 - Ic1) / (Ie2 - Ie1) = \dots\dots\dots$

**II.5.3 Khảo sát chế độ AC :**

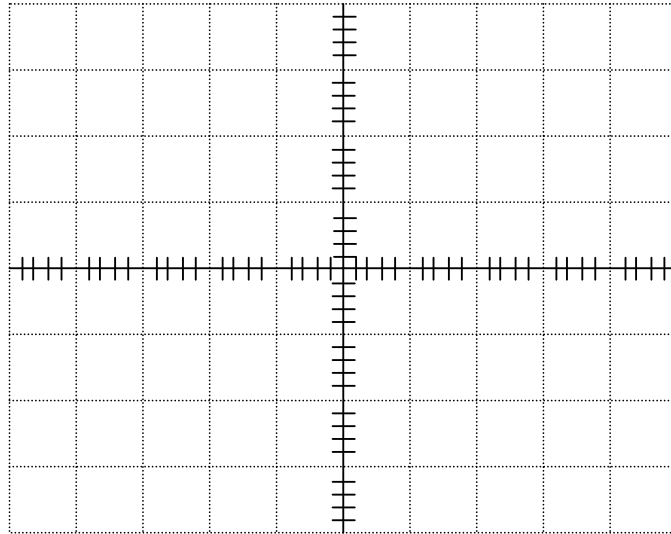
- ◆ Chuẩn bị máy phát tín hiệu ( FUNCTION GENERATOR)
  - Chế độ máy phát ( FUNCTION) : Sóng= Sin, f= 1Khz, VIN(p-p) = 30mV
  - Nối ngõ ra OUT của máy phát đến ngõ vào IN của mạch

1. Đo các giá trị VOUT, độ lệch pha ΔΦ ghi vào bảng A2-11, tính Av.

**Bảng A2-11**

Thông số cần đo	Trị số điện áp vào VIN (p-p) = 100 mV
VOUT	
Độ lợi điện áp $A_v = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}}$	
Độ lệch pha ΔΦ	

2. Quan sát trên dao động ký và vẽ trên cùng một hệ trục tọa độ dạng tín hiệu điện áp ngõ vào (VIN) và tín hiệu điện áp ngõ ra (VOUT) (chú ý biên độ và pha) :



3. Nối J4 , đo biên độ xung ra. Tính hệ số khuếch đại Av khi có tải (Ura có nối J4) và khi không có tải (Ura không nối J6), ghi kết quả vào bảng A2-12 .

Bảng A2-12

Tải	V <sub>IN</sub> (p-p)	V <sub>OUT</sub> (p-p)	Độ lợi điện áp Av
Không nối J4			
Nối J4			

4. So sánh sự mất mát biên độ xung khi nối chốt tải cho 3 bộ khuếch đại emitter chung, collector chung và base chung. Kết luận sơ bộ về khả năng ứng dụng của mỗi loại.

.....

.....

.....

.....

.....

.....

# BÀI 3 : KHUẾCH ĐẠI HỒI TIẾP (Feedback Amplifiers)

## ★ MỤC ĐÍCH THÍ NGHIỆM

Giúp sinh viên bằng thực nghiệm khảo sát một số tác dụng chính của mạch khuếch đại khi có hồi tiếp như :

1. Hồi tiếp âm :
  - Hồi tiếp âm DC : Khảo sát tác dụng ổn định chế độ làm việc của mạch khuếch đại (sự trôi điểm làm việc tĩnh Q khi nhiệt độ thay đổi,...)
  - Hồi tiếp âm AC : Khảo sát ảnh hưởng lên tổng trở vào và tổng trở ra, băng thông của mạch khuếch đại.
2. Hồi tiếp dương : Tác dụng tạo dao động.

## ★ THIẾT BỊ SỬ DỤNG

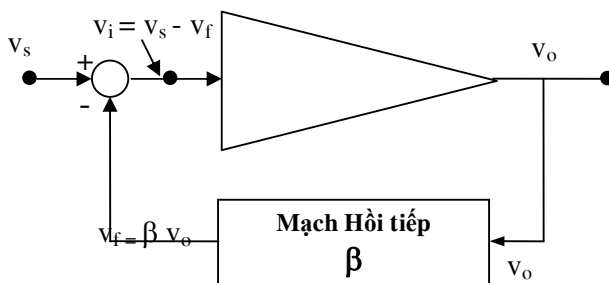
1. Bộ thí nghiệm ATS-11 và Module thí nghiệm AM-102C.
2. Dao động ký, đồng hồ VOM và dây nối.

## PHẦN I : CƠ SỞ LÝ THUYẾT

Phần này nhằm tóm lược những vấn đề lý thuyết thật cần thiết phục vụ cho bài thí nghiệm và các câu hỏi chuẩn bị để sinh viên phải đọc kỹ và trả lời trước ở nhà trong phần Báo Cáo Thí Nghiệm.

### I.1. TỔNG QUAN VỀ HỒI TIẾP

#### 1. Khái niệm :



**Hình 3-1.** Cấu hình hồi tiếp

Về cơ bản, hồi tiếp là việc ghép một phần tín hiệu (áp hoặc dòng) từ ngõ ra của một mạng tứ cực tích cực (thường là mạch khuếch đại  $A_o$ ) về lại ngõ vào của chính mạng này thông qua một mạng tứ cực khác (gọi là mạch hồi tiếp  $\beta$ ).

Xét cấu hình hồi tiếp ở Hình 3-1, cần nắm vững các kiến thức quan trọng sau :  
 $v_s$  : tín hiệu vào,  $v_o$  : tín hiệu ra,  $v_i$  : tín hiệu ngõ vào mạch khuếch đại,  $v_f$  : tín hiệu hồi tiếp trở về.  $\beta$  : hệ số hồi tiếp của bản thân mạch hồi tiếp.

$A_o$  : độ lợi của bản thân mạch khuếch đại (khi chưa có mạch hồi tiếp  $\beta$ ) và còn gọi là độ lợi vòng hở (Open-loop gain).

$A_{of}$  : độ lợi toàn mạch (bao gồm cả mạch hồi tiếp  $\beta$ ) và còn gọi là độ lợi vòng kín (Closed-loop gain).

Các biểu thức liên hệ :

$$v_i = v_s - v_f \quad v_o = v_i A_o \quad v_f = \beta v_o \quad v_s = \frac{v_o}{A_o} + \beta v_o$$

$$A_{of} = \frac{v_o}{v_s} = \frac{A_o}{1 + \beta A_o}$$

#### 2. Phân loại và công dụng:

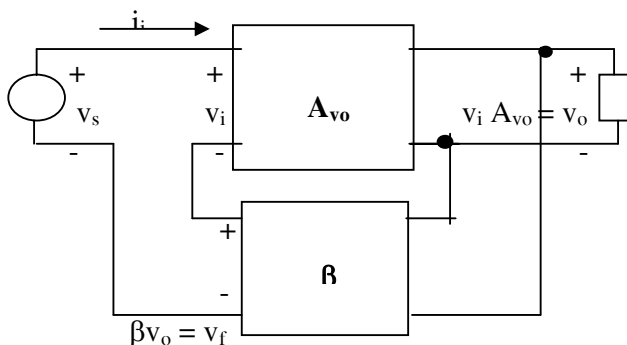
- **Hồi tiếp âm** : người ta phân thành 2 loại : hồi tiếp âm 1-chiều (DC) và hồi tiếp âm xoay chiều (AC). Hồi tiếp âm DC dùng để ổn định chế độ làm việc của bộ khuếch đại, còn hồi tiếp âm AC dùng để ổn định, nâng cao chất lượng và cải thiện các tham số của bộ khuếch đại theo mong muốn (như tăng tổng trở vào, mở rộng băng thông, giảm méo, triệt nhiễu,...).
- **Hồi tiếp dương** : Hồi tiếp dương thường tăng cường tính mất ổn định của bộ khuếch đại và do đó nó được sử dụng để tạo dao động.

6.4 loại hồi tiếp

- Hồi tiếp Điện áp – Nối tiếp (voltage – series) : lấy mẫu điện áp ở ngõ ra  $v_o$  và đưa điện áp hồi tiếp  $v_f$  về ghép nối tiếp với điện áp ngõ vào  $v_i$  của bản thân bộ khuếch đại.
- Hồi tiếp Dòng điện – Nối tiếp (current – series) : lấy mẫu dòng điện ở ngõ ra  $i_o$  và đưa dòng điện hồi tiếp  $i_f$  về ghép nối tiếp với dòng điện ngõ vào  $i_i$  của bản thân bộ khuếch đại.
- Hồi tiếp Điện áp – Song song (voltage – shunt) : lấy mẫu điện áp ở ngõ ra  $v_o$  và đưa điện áp hồi tiếp  $v_f$  về ghép song song với điện áp ngõ vào  $v_i$  của bản thân bộ khuếch đại.
- Hồi tiếp Dòng điện – Song song (current – shunt): lấy mẫu dòng điện ở ngõ ra  $i_o$  và đưa dòng điện hồi tiếp  $i_f$  về ghép song song với dòng điện ngõ vào  $i_i$  của bản thân bộ khuếch đại.

**I.2. TÁC DỤNG CỦA HỒI TIẾP ÂM**

**1. Ảnh hưởng lên tổng trở ngõ vào của mạch khi có hồi tiếp ( $Z_{if}$ ) :**



**a. Hồi tiếp điện thế Nối tiếp :**

$v_s = v_i + v_f$   
 Điện áp hồi tiếp :  $v_f = \beta v_o = \beta v_i A_{vo}$   
 trong đó :  $A_{vo}$  là độ lợi vòng hở  
 Do đó :  $\frac{v_s}{i_i} = \frac{v_i}{i_i} + \frac{\beta v_i A_{vo}}{i_i}$   
 hay :  $Z_{if} = Z_i (1 + \beta A_{vo})$   
 với :  $Z_i$  là tổng trở vào khi không có hồi tiếp.  $Z_{if}$  là tổng trở vào khi có hồi tiếp. Rõ ràng, tổng trở vào của mạch hồi tiếp mắc theo kiểu này được **tăng** lên  $(1 + \beta A_{vo})$  lần.

**b. Hồi tiếp Dòng điện - Nối tiếp :**

Tương tự như hồi tiếp thế nối tiếp tổng trở vào của mạch hồi tiếp mắc theo kiểu này được **tăng** lên  $(1 + \beta A_{mo})$  lần.

**c. Hồi tiếp Điện áp – Song song :**

Thành phần hồi tiếp :

$i_f = \beta i_o$

trong đó :  $\beta$  là hệ số khuếch đại dòng của mạch khuếch đại khi không có hồi tiếp.

Do đó :

$$Z_{if} = \frac{V_i}{I_s} = \frac{V_f}{I_i + I_f} = \frac{V_i}{I_i + \beta I_o}$$

hay :  $Z_{if} = Z_i / (1 + \beta A_{io})$

trong đó :  $A_{io}$  là hệ số khuếch đại khi không có hồi tiếp.

Rõ ràng, tổng trở vào của mạch hồi tiếp mắc theo kiểu này bị **suy giảm** đi  $(1 + \beta A_{mo})$  lần.

**d. Hồi tiếp Dòng điện – Song song :**

Tương tự như hồi tiếp thế song song

$Z_{if} = Z_i / (1 + \beta A_{io})$

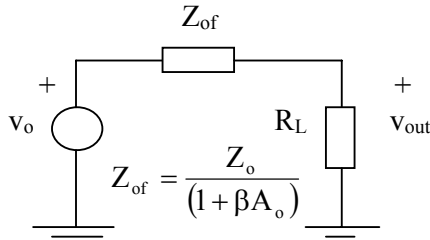
trong đó :  $A_{io}$  là độ lợi dòng điện của mạch khuếch đại khi không có hồi tiếp.

Rõ ràng, tổng trở vào của mạch hồi tiếp mắc theo kiểu này bị **suy giảm** đi  $(1 + \beta A_{io})$  lần.

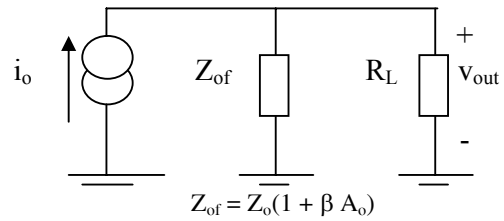


**2. Ảnh hưởng lên tổng trở ngõ ra của mạch khi có hồi tiếp ( $Z_{of}$ ) :**

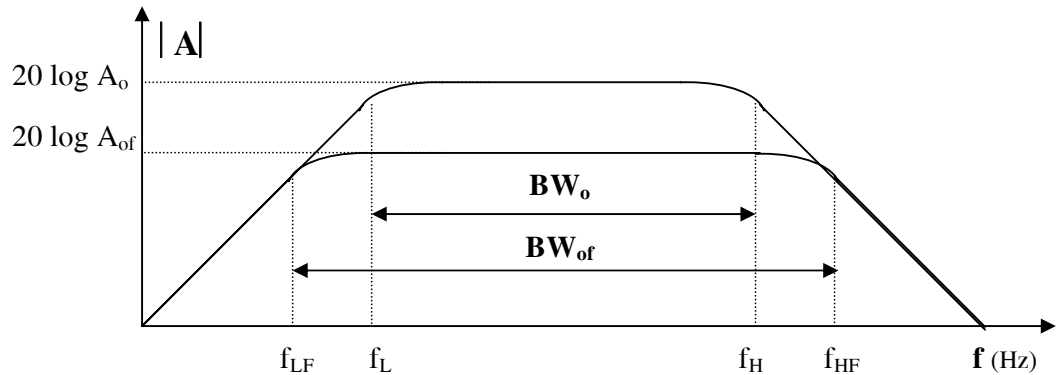
**a. Trường hợp lấy mẫu Điện áp :**



**b. Trường hợp lấy mẫu Dòng điện :**



**3. Tác dụng cải thiện băng thông mạch khuếch đại khi có hồi tiếp ( $BW_{of}$ ) :**



**Hình 3-4**

- Xét ở tần thấp : Độ lợi của mạch khi có hồi tiếp là :  
trong đó  $A_{of}$  là độ lợi dẫy tần giữa :

$$A_f(jf) = \frac{A_{of}}{1 - j(f_{LF}/f)}$$

$$A_{of} = \frac{A_o}{1 + \beta A_o}$$

và tần số cắt thấp 3dB là :

$$f_{LF} = \frac{f_L}{1 + \beta A_o}$$

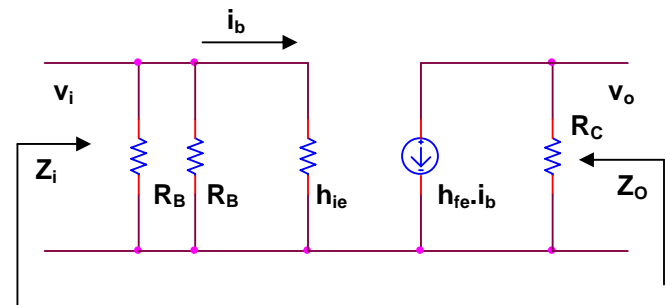
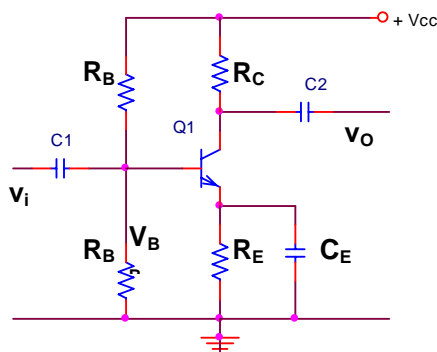
- Tương tự xét ở tần số cao, ta cũng có tần số cắt cao 3dB của mạch khuếch đại khi có hồi tiếp là :

$$f_{HF} = f_H (1 + \beta A_o)$$

Rõ ràng, băng thông  $BW_{of}$  của mạch khuếch đại khi có hồi tiếp đã được nói rộng so với băng thông  $BW_o$  của mạch khi chưa có hồi tiếp. Tất nhiên, điều này cũng trả giá bằng việc suy giảm độ lợi (do tích số độ lợi – băng thông là một hằng số)

**I.3. KHẢO SÁT VÀI DẠNG HỒI TIẾP ÂM CHỌN DÙNG TRONG THÍ NGHIỆM**

**Dạng 1 : Phân cực base có hồi tiếp dòng điện (DC)**



**Hình 3-5**

Các công thức gần đúng (ứng với dây tải giữa) dùng trong tính toán và thiết kế (cho cả 2 thông số **r<sub>e</sub>-model** và thông số **H** khi cần dùng đến). Chú ý, các công thức này chưa tính đến tải ngõ ra (**R<sub>L</sub>**) và nội trở nguồn tín hiệu ở ngõ vào (**R<sub>s</sub>**) :

Với :  $R_{BB} = R_{B1} // R_{B2} = (R_{B1} \cdot R_{B2}) / (R_{B1} + R_{B2})$ , ta có :

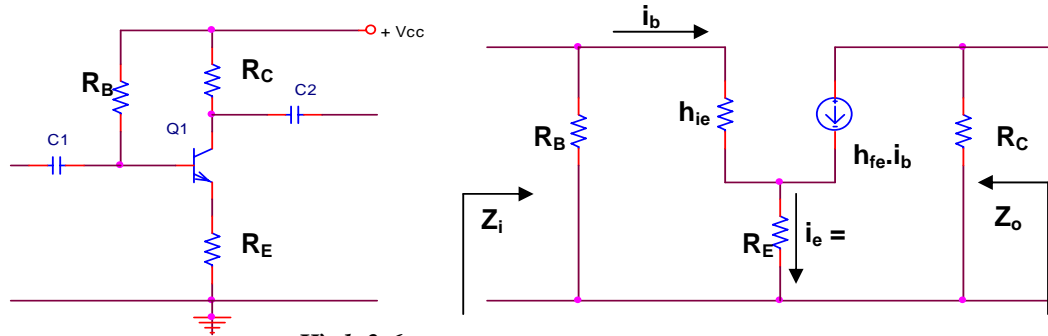
$$Z_i = R_{BB} // h_{ie} = R_{BB} // \beta r_e$$

$$Z_o \approx R_C$$

$$A_v = \frac{v_o}{v_i} = - \frac{h_{fe} R_C}{h_{ie}} = - \frac{h_{fe} R_C}{\beta r_e} = - \frac{R_C}{r_e}$$

$$A_i = \frac{i_o}{i_i} = \frac{i_o}{i_b} \cdot \frac{i_b}{i_i} = h_{fe} \cdot \frac{R_{BB}}{R_{BB} + h_{ie}} = -\beta \frac{R_{BB}}{R_{BB} + \beta r_e}$$

**Dạng 2 : Phân cực base có hồi tiếp dòng điện (DC & AC)**



Hình 3-6

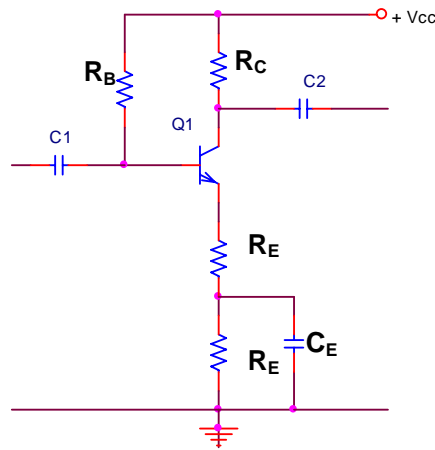
$$Z_i = R_B // [h_{ie} + (1 + h_{fe})R_E] \approx R_B // [h_{ie} + h_{fe}R_E] = R_B // \beta(r_e + R_E)$$

$$Z_o \approx R_C$$

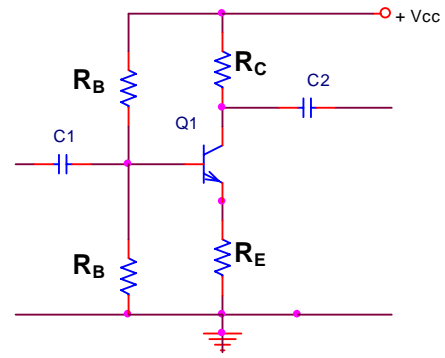
$$A_i = \frac{i_o}{i_i} = \frac{i_o}{i_b} \cdot \frac{i_b}{i_i} = h_{fe} \cdot \frac{R_B}{R_B + (h_{ie} + h_{fe}R_E)} = -\beta \frac{R_B}{R_B + \beta(r_e + R_E)}$$

$$A_v = \frac{v_o}{v_i} = - \frac{h_{fe} R_C}{h_{ie} + h_{fe} R_E} = - \frac{R_C}{r_e + R_E}$$

Để giảm hồi tiếp âm đối với tín hiệu xoay chiều (tức khi thiết kế ta muốn tăng hệ số khuếch đại), người ta thường tách **R<sub>E</sub>** thành 2 điện trở mắc nối tiếp **R<sub>E1</sub>**, **R<sub>E2</sub>** đồng thời bypass **R<sub>E2</sub>** bằng tụ **C<sub>E</sub>** như **Hình 3-7**. Khi đó, trong các biểu thức khảo sát AC chỉ có điện trở **R<sub>E1</sub>** tham gia vào mạch hồi tiếp và cả hai điện trở **R<sub>E1</sub>**, **R<sub>E2</sub>** đều tham gia vào mạch hồi tiếp DC. **Hình 3-8** là dạng biến thể của mạch **Hình 3-6**.

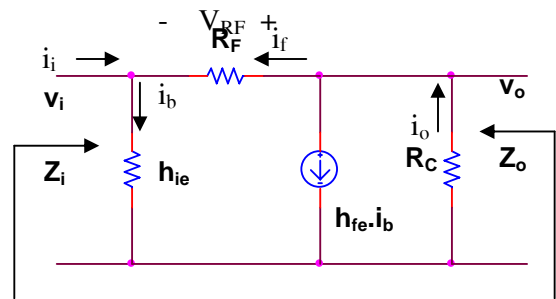
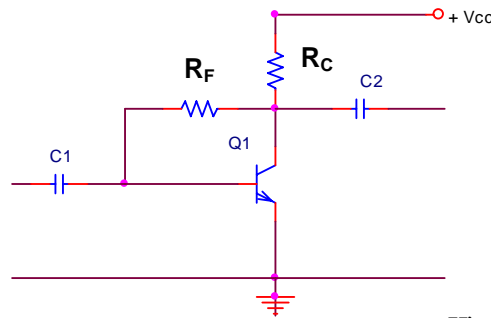


Hình 3-7



Hình 3-8

**Dạng 3 : Phân cực collector có hồi tiếp điện áp (DC & AC)**



Hình 3-9

Ta có :  $i_o = h_{fe} i_b + i_f$  nếu  $h_{fe} i_b \gg i_f$  thì  $i_o = h_{fe} i_b$   
 $v_o = -i_o R_C = -h_{fe} i_b R_C$ . Do  $i_b = v_i / h_{ie} \Rightarrow v_o = -h_{fe} \left( \frac{v_i}{h_{ie}} \right) R_C$

$$A_v = \frac{v_o}{v_i} = -\frac{h_{fe} R_C}{h_{ie}}$$

$$v_i + v_{RF} - v_o = 0 \quad ; \quad i_b h_{ie} + (i_b - i_i) R_F + i_o R_C = 0$$

Xem  $i_o \approx h_{fe} i_b$  ta có :  $i_b h_{ie} + i_b R_F - i_i R_F + h_{fe} i_b R_C = 0$

$$i_b (h_{ie} + R_F + h_{fe} R_C) = i_i R_F$$

$$\text{Do } i_b = i_o / h_{fe} \Rightarrow i_o = \frac{h_{fe} R_F i_i}{h_{ie} + R_F + h_{fe} R_C}$$

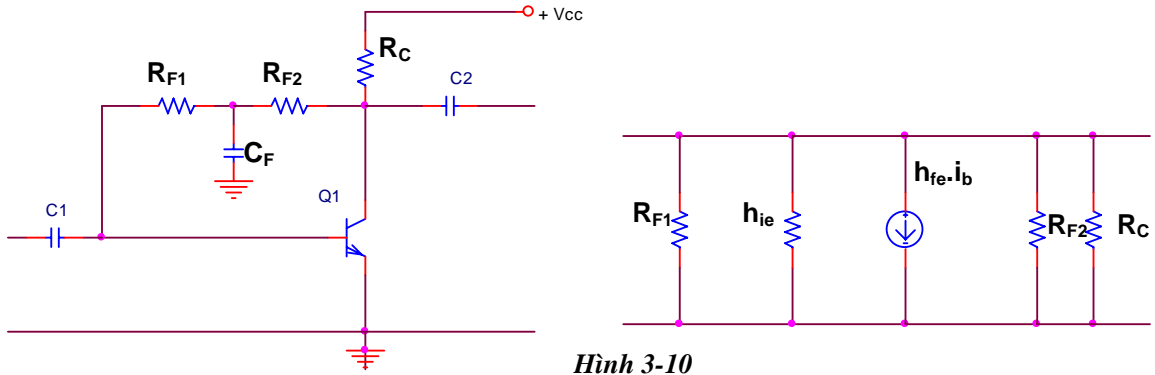
$$A_i = \frac{i_o}{i_i} \approx \frac{h_{fe} R_F}{R_F + h_{fe} R_C}$$

Nếu  $h_{fe} R_C \gg R_F$  thì dễ tính được :

$$A_i = \frac{i_o}{i_i} \approx \frac{R_F}{R_C}$$

$$Z_i = \frac{v_i}{i_i} \approx h_{ie} // \frac{R_F}{|A_v|}$$

$$Z_o \approx R_C // R_F$$



Hình 3-10

Các công thức liên hệ :

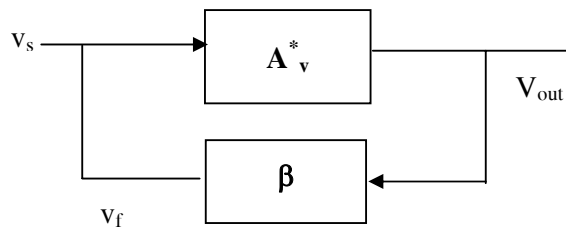
$$Z_i = R_{F1} // h_{ie}$$

$$Z_o = R_{F2} // R_C$$

$$A_v = - \frac{h_{fe}(R_{F2} // R_C)}{h_{ie}}$$

$$A_i = \frac{h_{fe} R_{F1} R_{F2}}{(R_{F2} + R_C)(R_{F1} + h_{ie})}$$

### I.4. DAO ĐỘNG



Hình 1-12

Tín hiệu vào là :  $v_i = v_s + v_f$ , với  $A_v^*$  là độ lợi của mạch, ta có:

$$v_o = A_v^* (v_s + v_f) = A_v^* (v_s + \beta v_o)$$

hay:  $v_o (1 - \beta A_v^*) = A_v^* v_s$

Nếu  $v_s = 0$  (không có tín hiệu vào) thì  $v_o (1 - \beta A_v^*) = 0$

Và nếu  $1 - \beta A_v^* = 0$  nữa, ta có  $0.v_o = 0$

Về dạng toán học là có thể có  $v_o$ .

Vậy mạch dao động là mạch khuếch đại có hồi tiếp dương và điều kiện dao động là

$$1 - \beta A_v^* = 0, \text{ tức } \beta A_v^* = 1$$

tức thỏa mãn 2 điều kiện :

Biên độ :  $|A_v^*| |\beta^*| = 1$

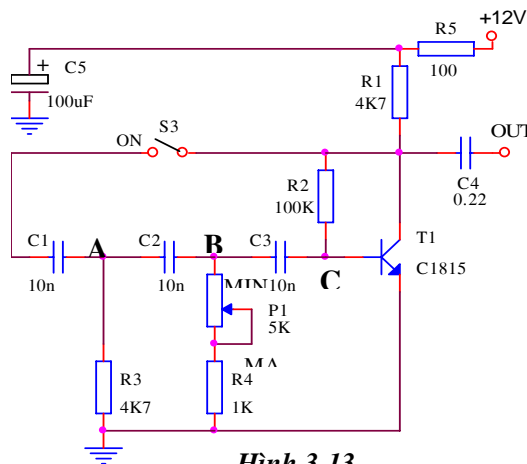
Pha:  $\text{Arg}(A_v^*) + \text{Arg}(\beta^*) = n.360^\circ$

Trường hợp  $A_v^* \beta^* > 1$  : Dạng sóng dao động ngõ ra bị méo dạng.

Trường hợp  $A_v^* \beta^* < 1$  : Mạch không dao động

Hệ số khuếch đại của toàn mạch là :  $A_{vf}^* = \frac{A_v^*}{1 - \beta^* A_v^*}$

MẠCH DAO ĐỘNG DỊCH PHA 3RC (3RC - Phase Shift Generator)



Hình 3-13

C và R tạo hệ số  $\beta$ , C và R tạo lệch pha sau khi qua 3 tầng RC. Tín hiệu về nếu tính lệch đúng  $180^\circ$  thì sẽ đồng pha với  $v_i$  và nếu  $\beta A=1$  thì mạch sẽ dao động và tần số dao động của mạch :

$$f_{osc} = \frac{1}{2\pi\sqrt{6RC}}$$

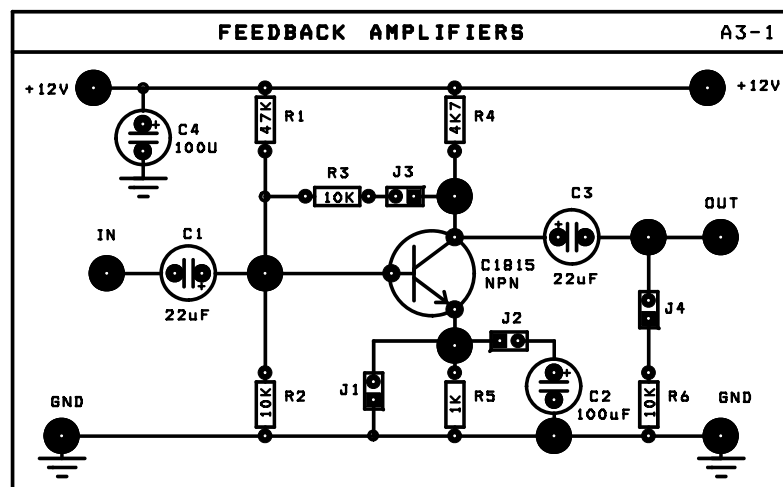
(Với  $\beta = 1/29$ )

## PHẦN II : TIẾN TRÌNH THÍ NGHIỆM

Sau khi đã hiểu kỹ những vấn đề lý thuyết được nhắc lại và nhấn mạnh ở PHẦN I, phần này bao gồm trình tự các bước phải tiến hành tại phòng thí nghiệm.

### II.1. KHUẾCH ĐẠI GHP CE HỒI TIẾP DẠNG 1

1. Mạch thí nghiệm : Mạch A3-1 (Hình 3-1)
2. Cấp nguồn +12V của nguồn DC POWER SUPPLY cho mạch A3-1.



Hình 3-1: Mạch khuếch đại hồi tiếp

#### II.1.1 Khảo sát độ lợi áp $A_v$ : (Hình 3-1)

##### II.1.1.A Sơ đồ nối dây :

- ♦ Thực hiện nối mạch theo từng kiểu như bảng A3-1 và đo các thông số trong bảng theo các bước hướng dẫn trong phần II.1.1B.

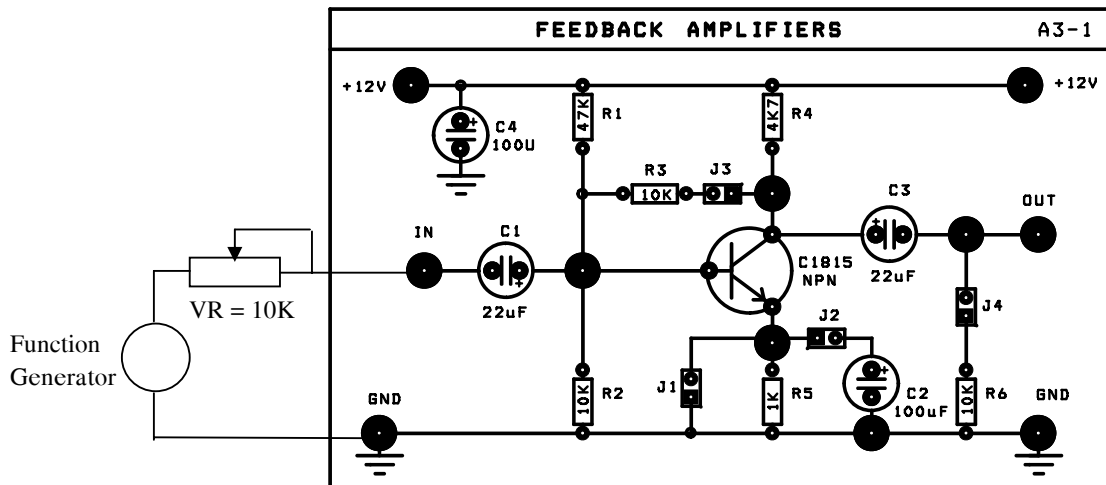
Kiểu	J1	J2	J3	J4	V <sub>CE</sub>	V <sub>in</sub>	V <sub>out</sub>	Av1	Z <sub>in1</sub>	Z <sub>out1</sub>	f <sub>L1</sub>
1	0	0	0	0		30mV					
2	0	1	0	0		30mV					

**II.1.1.B Các bước thí nghiệm:**

- ♦ Đo điện áp phân cực V<sub>CE</sub>.
- ♦ Cấp tín hiệu sin, tần số 1Khz, biên độ V<sub>in (p-p)</sub> ghi trong bảng A3-1 cho mạch. Xác định độ lợi áp Av.
- ♦ Đo các giá trị Z<sub>in</sub>, Z<sub>out</sub>, f<sub>L</sub> theo yêu cầu bảng A3-1 theo hướng dẫn trong phần II.1.2 ; II.1.3 ; II.1.4.

**II.1.2 Xác định tổng trở vào Zi của mạch : Hình 3-2**

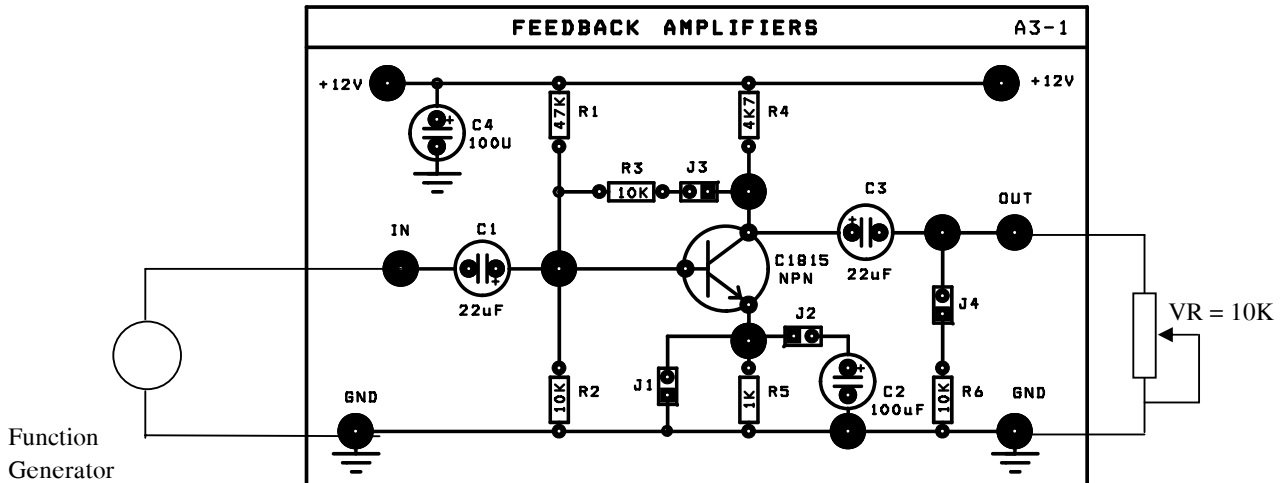
- Bước 1:** Cho biên độ tín hiệu vào (V<sub>IN1 (p-p)</sub>) = 30mV) như **bảng A3-1**.  
**Bước 2:** Nối ngõ vào mạch hình 3-1 với biến trở vào VR 10K (trên thiết bị ATS) như **hình 3-2**.  
**Bước 3:** Chỉnh VR cho đến khi biên độ tín hiệu ra V<sub>IN</sub> = 0,5 V<sub>IN1</sub>  
**Bước 4:** Tắt nguồn, dùng DVM (VOM) đo giá trị của VR.  
 Đây chính là giá trị tổng trở vào Z<sub>in1</sub>, ghi kết quả vào **bảng A3-1**.



Hình 3-2: Cách xác định tổng trở vào Zi

**II.1.3 Xác định tổng trở ra Zo của mạch : Hình 3-3**

- Bước 1:** Cho biên độ tín hiệu vào (V<sub>in (p-p)</sub>) = 30mV) như **bảng A3-1**.  
**Bước 2:** Nối ngõ ra của mạch hình 3-1 với VR 10K như **Hình 3-2**.  
**Bước 3:** Chỉnh VR cho đến khi biên độ tín hiệu ra V<sub>OUT</sub> = 0,5 V<sub>OUT1</sub>  
**Bước 4:** Tắt nguồn, dùng DVM (VOM) đo giá trị của VR.  
 Đây chính là giá trị Z<sub>out1</sub>, ghi kết quả vào **bảng A1**.



Hình 3-2: Cách xác định tổng trở ra  $Z_o$

**II.1.2 Xác định tần số cắt dưới  $f_L$  của mạch : Hình 3-1**

- Ngắn mạch kiểu 1. Giữ nguyên biên độ tín hiệu ngõ vào ( $V_{in(p-p)} = 30mV$ )

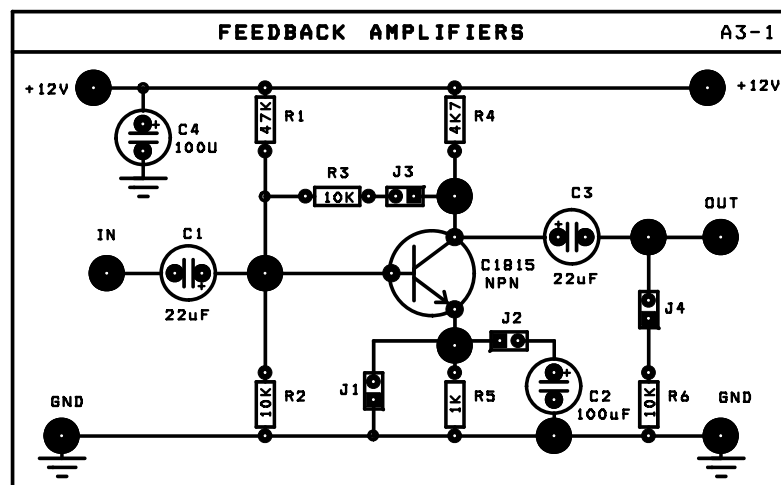
Giảm tần số tín hiệu ngõ vào cho đến khi  $v_{out}$  còn  $\frac{V_{out}}{\sqrt{2}}$  so với biên độ ngõ ra lúc  $f = 1Khz$ . Xác định giá trị tần số máy phát, đây chính là giá trị tần số cắt dưới  $f_L$  của mạch, ghi kết quả vào **bảng A3-1**.

- Tương tự đo  $f_L$  cho kiểu 2.

- ♦ Hãy cho biết mạch kiểu 1 và kiểu 2 là mạch có hay không có phản hồi và cho biết kiểu phản hồi dùng trong mạch.
- ♦ So sánh kết quả đạt được giữa 2 kiểu mạch trong bảng 1 . Giải thích sự khác nhau giữa các thông số  $A_v$ ,  $Z_{in}$ ,  $Z_{out}$ , tần số cắt dưới  $f_L$  trong 2 kiểu mạch trên.

**II.2. KHUẾCH ĐẠI GHÉP CE HỒI TIẾP DẠNG 2**

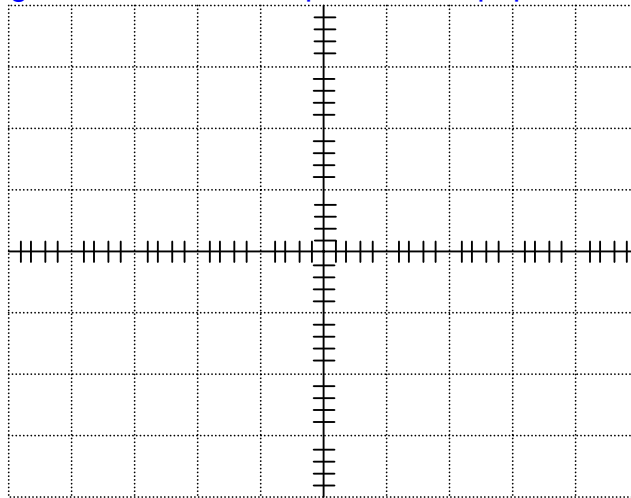
1. Mạch thí nghiệm : Vẫn Mạch A3-1 (Hình 3-4)
2. Cấp nguồn +12V của nguồn DC POWER SUPPLY cho mạch A3-1.



Hình 3-4: Mạch khuếch đại hồi tiếp



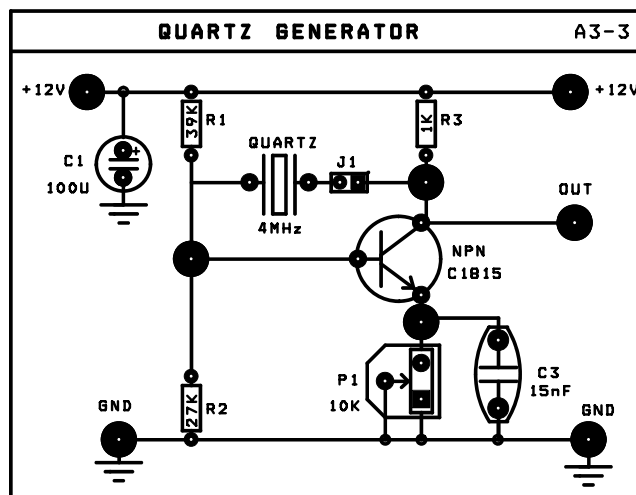




## II.4. SƠ ĐỒ DAO ĐỘNG THẠCH ANH (Mạch A3-3)

### II.4.1. Sơ đồ nối dây: (Hình 3-6)

Cấp nguồn +12V của nguồn DC POWER SUPPLY cho mạch A3-3.



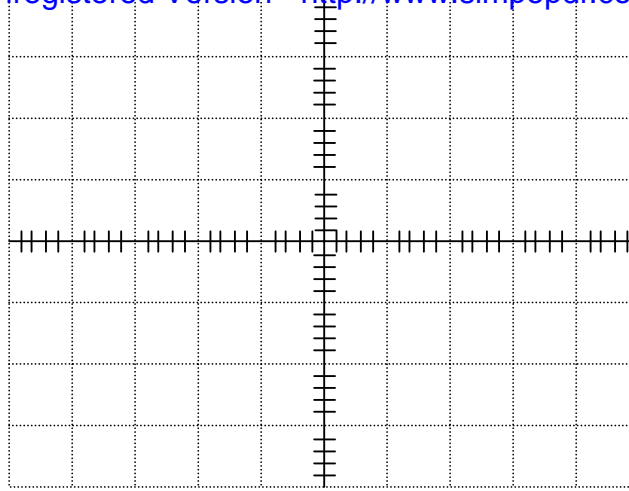
Hình 3-6: Dao động thạch anh

### II.4.2. Các bước thí nghiệm :

- Khảo sát chế độ DC:** Ngắt J1, để không nối mạch hồi tiếp cho transistor.  
 Chỉnh biến trở P1 để  $V_{CE} = 6V$  cho transistor dẫn ở chế độ khuếch đại.  
 Đo phân cực cho transistor T1:  $V_{CE} = \dots\dots\dots$ ,  $I_{C1} = \dots\dots\dots$
- Khảo sát chế độ dao động:** Nối J1, để nối mạch phản hồi cho transistor T1  
 Sử dụng dao động ký quan sát tín hiệu ra, điều chỉnh biến trở P1 để tín hiệu ra không bị méo dạng. **Vẽ dạng tín hiệu ra, tính tần số của tín hiệu.**

$f = \dots\dots\dots$

Simpo PDF Merge and Split Unregistered Version - <http://www.simpopdf.com>



# BÀI 4 : KHUẾCH ĐẠI ĐA TẦNG

(Multistage Amplifier)

★ **MỤC ĐÍCH THÍ NGHIỆM**

Giúp sinh viên bằng thực nghiệm khảo sát :

1. Các đặc tính (độ lợi  $A_v$ , tổng trở vào/ra,) của mạch khuếch đại đa tầng ghép RC (ghép cascading) của các kiểu CE – CE và CE – CC.
2. Tìm hiểu nguyên tắc hoạt động của mạch khuếch đại vi sai (Differential Amplifier).

★ **THIẾT BỊ SỬ DỤNG**

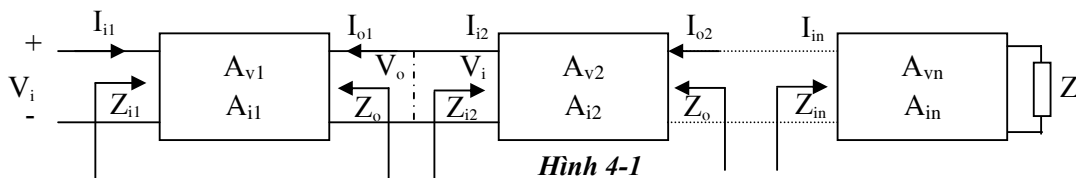
1. Bộ thí nghiệm ATS-11.
2. Module thí nghiệm AM-103.
3. Dao động ký, đồng hồ VOM (DVM) và dây nối.

## PHẦN I : CƠ SỞ LÝ THUYẾT

Phần này nhằm tóm lược những vấn đề lý thuyết thật cần thiết phục vụ cho bài thí nghiệm và các câu hỏi chuẩn bị để sinh viên phải đọc kỹ và trả lời trước ở nhà.

### I.1. KHÁI NIỆM VỀ MẠCH KHUẾCH ĐẠI ĐA TẦNG

Các tầng khuếch đại đơn có thể được ghép lại với nhau theo một cách nào đó để tạo nên mạch *khuếch đại đa tầng* (Multistage Amplifier) nhằm đạt đến mục tiêu thiết kế cụ thể nào đó (chẳng hạn như đáp ứng về độ lợi, cải thiện đáp tuyến tần số, pha, triệt nhiễu, phối hợp trở kháng,...).



Độ lợi tổng cộng của mạch :

$$A_{v\Sigma} = \pm A_{v1} \cdot A_{v2} \dots A_{vn}$$

$$A_{i\Sigma} = \pm A_{i1} \cdot A_{i2} \dots A_{in}$$

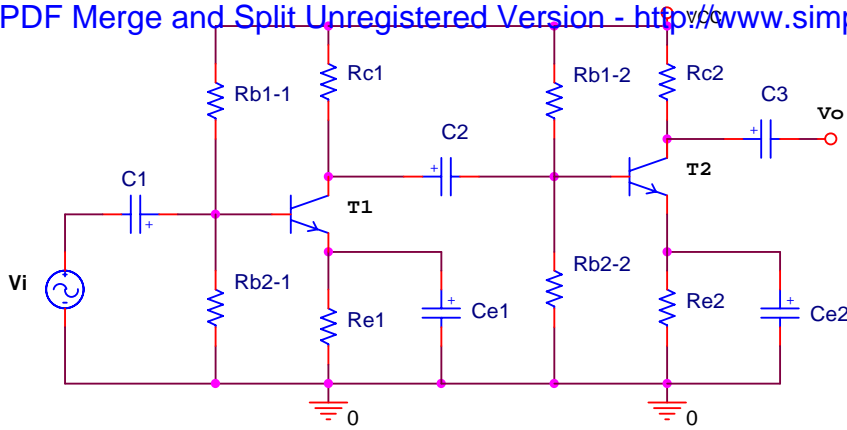
Có 2 cách ghép cơ bản :

- **Ghép gián tiếp** (tức cách liên lạc AC) : dùng RC, biến áp, Optocouple,...
- **Ghép trực tiếp** (tức cách liên lạc DC) : ghép Darlington, ghép chồng (Cascode).

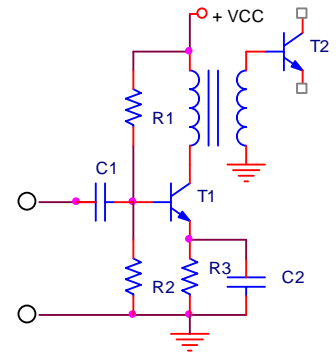
1. **Ghép gián tiếp :**

a. **Ghép RC (Hình 4.2)**

Dùng tụ C để cách ly về mặt DC giữa các tầng ghép, điều này dễ dàng cho việc tính toán thiết kế. Tuy nhiên, cách ghép này chỉ thích hợp với các dạng tín hiệu có tần số đủ cao, do lúc này dung kháng  $X_C$  của tụ nhỏ và độ tổn hao điện áp tín hiệu trên tụ thấp. Đối với các loại tín hiệu có tần số quá thấp, biến đổi chậm hoặc không có tính chu kỳ thì tín hiệu tổn hao trên tụ lớn và do đó phải dùng các tụ ghép có trị số điện dung lớn. Hơn nữa, cách ghép này gây ra độ dịch pha và mạch khuếch đại bị giới hạn bởi tần số cắt thấp  $f_{CL}$  do qua mắc lọc RC.



Hình 4-2: Mạch ghép RC



Hình 4-3: Mạch ghép biến áp

**b. Ghép biến áp (Hình 4.3)**

Giống như cách ghép RC, cách ghép này dùng biến áp để cách ly về mặt DC giữa các tầng, để phối hợp trở kháng và cải thiện đáp ứng ở tần số cao. Cách ghép này thường dùng ở các tầng khuếch đại cao tần, trung tần và khuếch đại công suất cung cấp trên tải. Hạn chế của cách ghép này là kích thước và trọng lượng công kênh.

**2. Ghép trực tiếp :**

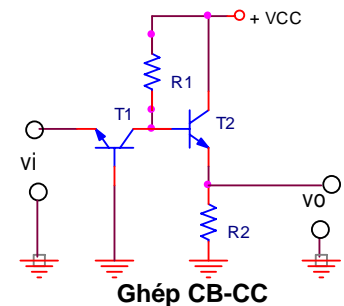
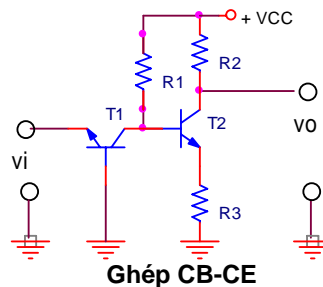
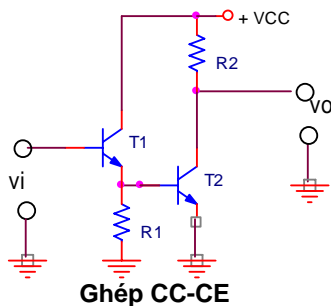
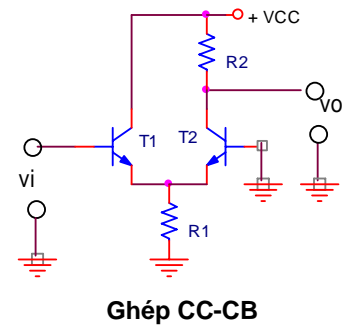
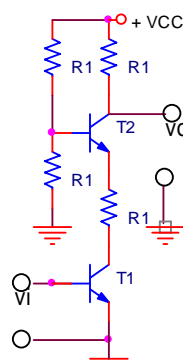
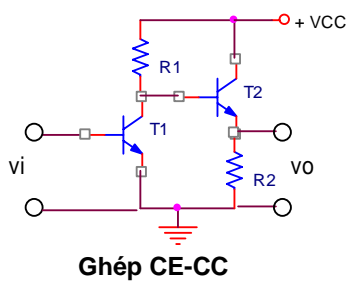
Một giải pháp dễ dàng và hữu ích là ghép trực tiếp DC. Với cách ghép này thì sự biến động điểm làm việc tĩnh Q của các tầng đều có sự liên hệ với nhau (*hiện tượng trôi mức DC*), vì thế vấn đề đặt ra là điểm làm việc tĩnh Q phải được chọn sao cho phù hợp với nhiều tầng, tức cách sắp xếp hình thức ghép là công việc quan trọng. Ở đây sẽ xuất hiện nhiều đòi hỏi trái ngược nhau mà nhà thiết kế cần phải thỏa mãn.

BJT-Si thường được dùng do  $I_{CBO}$  nhỏ, sự ổn định và tiên đoán được các thông số, độ lợi dòng lớn ở dòng collector nhỏ. Tuy nhiên BJT-Si cũng có điểm bất lợi :  $\beta$  nhạy với nhiệt độ,...

Với 2 BJT cùng loại, có thể có  $3^2 = 9$  cách sắp xếp sau :

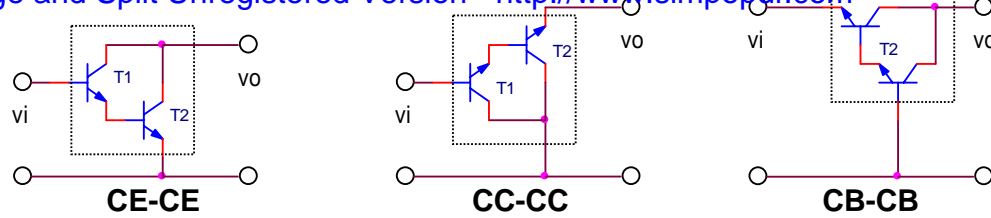
- 6 cách ghép Cascode : CC-CB, CB-CC, CE-CB, CB-CE, CC-CE, CE-CC
- 3 cách ghép Darlington : CE-CE, CB-CB, CC-CC

**a. Ghép Cascode :**



Hình 4-4

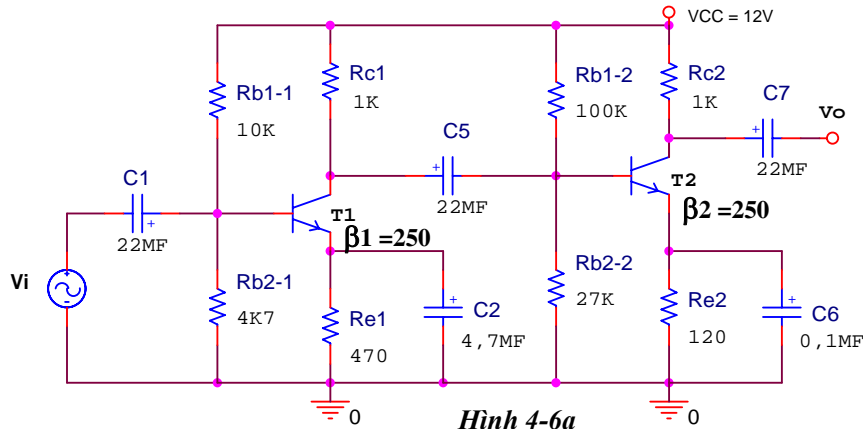
b. Ghép Darlington : <http://www.simpopdf.com>



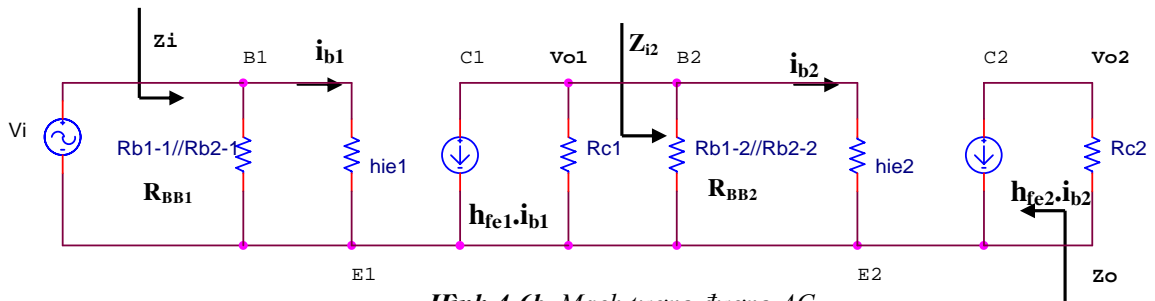
Hình 4-5

I.2. PHÂN TÍCH MẠCH KHUẾCH ĐẠI ĐA TẦNG GHEP RC KIỂU CE-CE

Hình 4-6a là sơ đồ mạch khuếch đại đa tầng ghép RC kiểu CE-CE.



Hình 4-6a



Hình 4-6b Mạch tương đương AC

**Khảo sát DC :**

- Với T1 :

$$V_{BB1} = \frac{R_{b2-1}}{R_{b1-1} + R_{b2-1}} V_{CC}$$

$$R_{BB1} = \frac{R_{b1-1} R_{b2-1}}{R_{b1-1} + R_{b2-1}}$$

$$I_{B1} = \frac{V_{BB1} - V_{BE}}{R_{BB1} + (1 + \beta) R_{e1}}$$

$$I_{E1} \approx I_{C1} = \beta I_{B1}$$

⇒

$$h_{ie1} = 25 mV \frac{h_{fe1}}{I_{C1} (mA)}$$

- Với T2 :

$$V_{BB2} = \frac{R_{b2-2}}{R_{b1-2} + R_{b2-2}} V_{CC}$$

$$R_{BB2} = \frac{R_{b1-2} R_{b2-2}}{R_{b1-2} + R_{b2-2}}$$

⇒

$$I_{B2} = \frac{V_{BB2} - V_{BE}}{R_{BB2} + (1 + \beta) R_{e2}}$$

$$I_{E2} \approx I_{C2} = \beta I_{B2}$$

$$h_{ie2} = 25 mV \frac{h_{fe2}}{I_{C2} (mA)}$$

- Tổng trở ngõ vào của tầng  $T_2$  :

$$Z_{in2} = R_{BB2} // h_{ie2} = R_{b1-2} // R_{b2-2} // h_{ie2}$$

- Độ lợi điện áp  $A_{v1}$  của tầng  $T_1$  :

$$A_{v1} = \frac{v_{out1}}{v_{in1}} = \frac{v_{o1}}{i_{b1}} \cdot \frac{i_{b1}}{v_{i1}} = - \frac{h_{fe1} (R_{c1} // R_{BB2} // h_{ie2})}{h_{ie1}}$$

- Độ lợi điện áp  $A_{v2}$  của tầng  $T_2$  :

$$A_{v2} = \frac{v_{out2}}{v_{in2}} = \frac{v_{o2}}{i_{b2}} \cdot \frac{i_{b2}}{v_{i2}} = \left( -h_{fe2} \cdot R_{C2} \right) \left( \frac{1}{h_{ie2}} \right)$$

- Độ lợi điện áp toàn mạch :  $A_{vo} = A_{v1} \times A_{v2}$

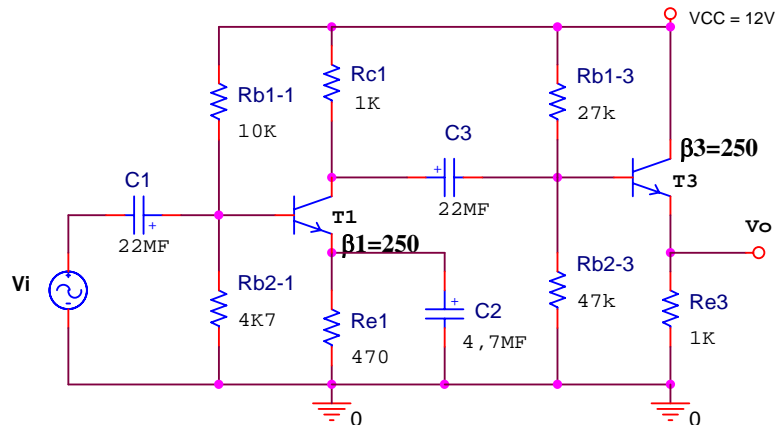
Hay: 
$$A_{v2} = \frac{v_{out2}}{v_{in2}} = \frac{v_{o2}}{i_{b2}} \cdot \frac{i_{b2}}{i_{b1}} \cdot \frac{i_{b1}}{v_{i2}} = \left( -h_{fe2} \cdot R_{C2} \right) \left( -h_{fe1} \cdot \frac{R_{C1} // R_{BB2}}{R_{C1} // R_{BB2} + h_{ie2}} \right) \left( \frac{1}{h_{ie1}} \right)$$

- Tổng trở vào toàn mạch :  $Z_i = Z_{i1} = R_{BB1} // h_{ie1} = R_{b1-1} // R_{b2-1} // h_{ie1}$

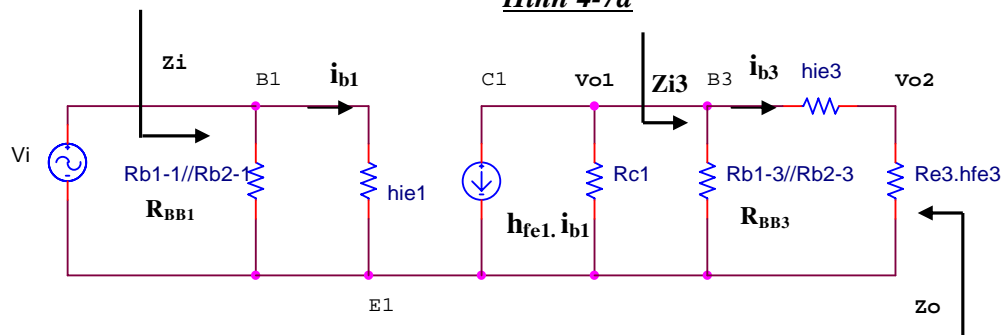
- Tổng trở ra toàn mạch :  $Z_o = R_{C2}$

### I.3. PHÂN TÍCH MẠCH KHUẾCH ĐẠI ĐA TẦNG GHP RC KIỂU CE-CC

Hình 4-7a là sơ đồ mạch khuếch đại đa tầng ghép RC kiểu CE-CC.



Hình 4-7a



Hình 4-7b: Mạch tương đương tín hiệu nhỏ

Giải tích tương tự như khi khảo sát mạch ở mục I.2, ta dễ dàng tìm được các kết quả sau :

**Khảo sát DC :**

- Với T1 : 
$$h_{ie1} = 25 mV \frac{h_{fe1}}{I_{C1} (mA)}$$

- Với T3 : 
$$h_{ie3} = 25 mV \frac{h_{fe3}}{I_{C3} (mA)}$$

**Khảo sát AC**

- Tổng trở ngõ vào của tầng T<sub>3</sub> :

$$Z_{in2} = R_{BB3} \parallel [h_{ie3} + R_{e3} \cdot h_{fe3}]$$

- Độ lợi điện áp A<sub>v1</sub> của tầng T<sub>1</sub> :

$$A_{v1} = \frac{v_{out1}}{v_{in1}} = \frac{v_{o1}}{i_{b1}} \cdot \frac{i_{b1}}{v_{i1}} = \left[ -h_{fe1} [R_{c1} \parallel R_{BB3} \parallel (h_{ie3} + R_{e3} \cdot h_{fe3})] \right] \left[ \frac{1}{h_{ie1}} \right] = -\frac{h_{fe1} (R_{c1} \parallel Z_{in3})}{h_{ie1}}$$

- Độ lợi điện áp A<sub>v2</sub> của tầng T<sub>2</sub> mắc theo kiểu CC : A<sub>v3</sub> = 1

- Độ lợi điện áp toàn mạch : A<sub>vo</sub> = A<sub>v1</sub> x A<sub>v3</sub>

- Tổng trở vào toàn mạch : Z<sub>i</sub> = Z<sub>i1</sub> = R<sub>BB1</sub> // h<sub>ie1</sub> = R<sub>b1-1</sub> // R<sub>b2-1</sub> // h<sub>ie1</sub>

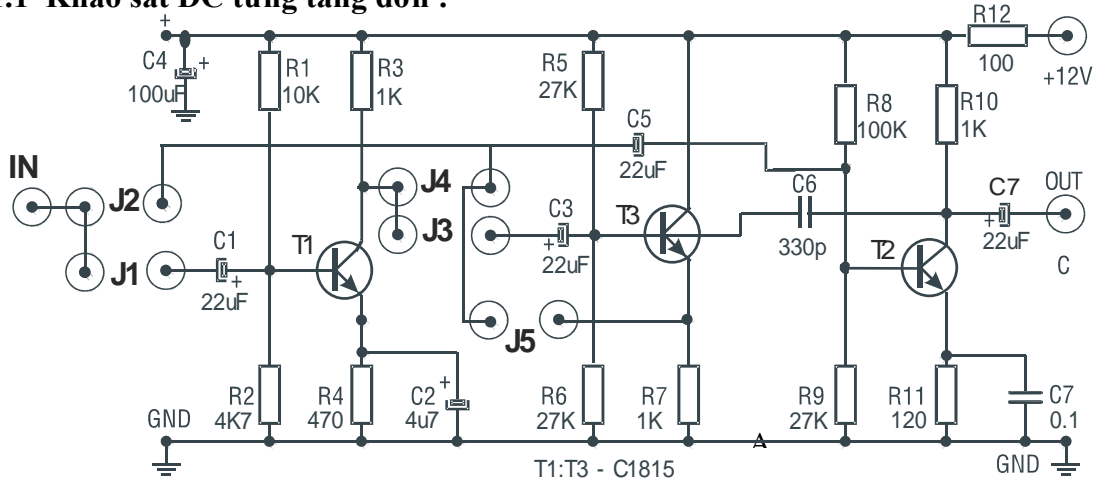
- Tổng trở ra toàn mạch : Z<sub>o</sub> = R<sub>e3</sub> //  $\left( \frac{h_{ie3} + (R_{c1} \parallel R_{BB3})}{h_{fe3}} \right)$

Sau khi đã hiểu kỹ những vấn đề lý thuyết được nhắc lại và nhấn mạnh ở PHẦN I, phần này bao gồm trình tự các bước phải tiến hành tại phòng thí nghiệm.

**II.1. KHUẾCH ĐẠI GHEP ĐA TANG RC (Mạch A4-1)**

1. Mạch thí nghiệm : (Hình 4-1)
2. Cấp nguồn +12V của nguồn DC POWER SUPPLY cho mạch A4-1.

**II.1.1 Khảo sát DC từng tầng đơn :**



**Hình 4-1: Mạch khuếch đại ghép đa tầng (Mạch A4-1)**

(Chú ý: Khi có tín hiệu nhiễu cao tần, tụ C6 để tạo mạch phản hồi âm khử nhiễu)

**1. Tầng T1 :** Xác định điểm làm việc tĩnh Q<sub>1</sub> (I<sub>CQ1</sub>, V<sub>CEQ1</sub>) của transistor T1 :

Đo điện áp tại điểm A : V<sub>A</sub> = .....  
 Đo điện áp V<sub>CEQ1</sub> = .....

$$\Rightarrow I_{CQ1} = \frac{V_A - V_{CEQ1}}{R_3 + R_4} = \dots\dots\dots$$

Vậy : Q<sub>1</sub> (I<sub>CQ1</sub>, V<sub>CEQ1</sub>) = .....

**2. Tầng T2 :** Xác định điểm làm việc tĩnh Q<sub>2</sub> (I<sub>CQ2</sub>, V<sub>CEQ2</sub>) của transistor T2 :

Đo điện áp V<sub>CEQ2</sub> = .....

$$\Rightarrow I_{CQ2} = \frac{V_A - V_{CEQ2}}{R_{10} + R_{11}} = \dots\dots\dots$$

Vậy : Q<sub>2</sub> (I<sub>CQ2</sub>, V<sub>CEQ2</sub>) = .....

**3. Tầng T3 :** Xác định điểm làm việc tĩnh Q<sub>3</sub> (I<sub>CQ3</sub>, V<sub>CEQ3</sub>) của transistor T3 :

Đo điện áp V<sub>CEQ3</sub> = .....

$$\Rightarrow I_{CQ3} = \frac{V_A - V_{CEQ3}}{R_7} = \dots\dots\dots$$

Vậy : Q<sub>3</sub> (I<sub>CQ3</sub>, V<sub>CEQ3</sub>) = .....

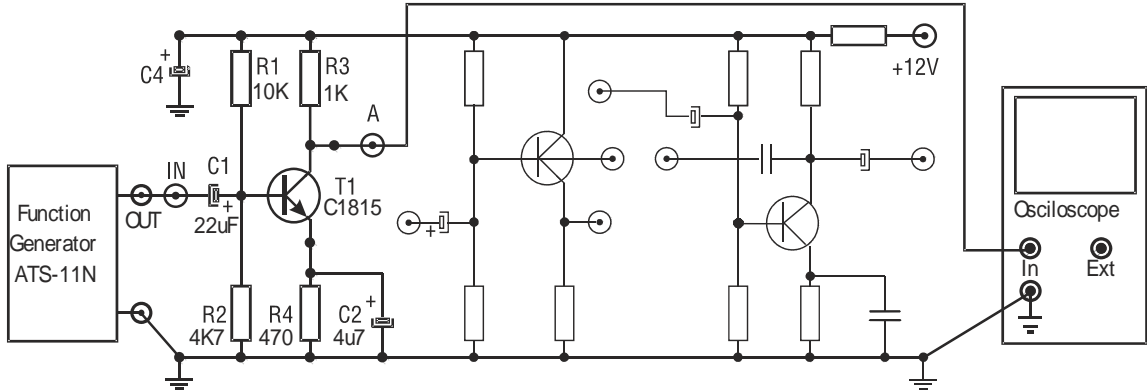


**II.1.2 Khảo sát AC từng tầng đơn:** Văn cấp nguồn +12V. Chế mạch A4-1.

**II.1.2.A Khảo sát AC tầng T1 :**

**1. Xác định độ lợi điện áp  $A_{v1}$  và độ lệch pha  $\Delta\Phi_1$  của tầng T1 :**

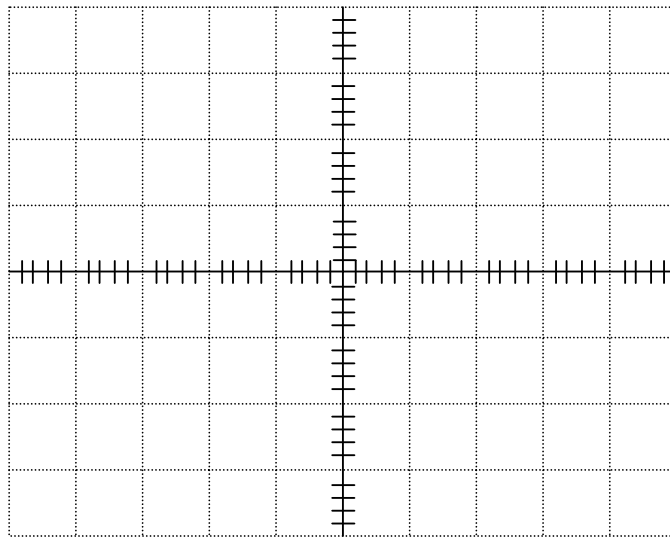
- ◆ Khảo sát riêng tầng T1 như **hình 4-2**.
- ◆ Dùng tín hiệu AC từ máy phát sóng (FUNCTION GENERATOR) để đưa đến ngõ vào IN của tầng T1 và chỉnh máy phát để có: Sóng **Sin**,  $f=10\text{KHz}$ . Điều chỉnh biên độ máy phát tín hiệu đưa vào ngõ vào IN sao cho biên độ tín hiệu tại ngõ ra OUT của T1 không bị méo dạng.



**Hình 4-2: Mạch khuếch đại dùng tầng T1 (Mạch A4-1)**

- ◆ Dùng dao động ký để quan sát tín hiệu và ghi nhận điện áp ngõ vào  $V_{IN}$  và ngõ ra  $V_{OUT}$  (tại cực C của T1) ghi kết quả vào bảng dưới.

Thông số cần đo	Trị số điện áp vào $V_{IN}$ (p-p) =
$V_{OUT}$	
Độ lợi điện áp $A_{v1} = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}}$	
Độ lệch pha $\Delta\Phi$	



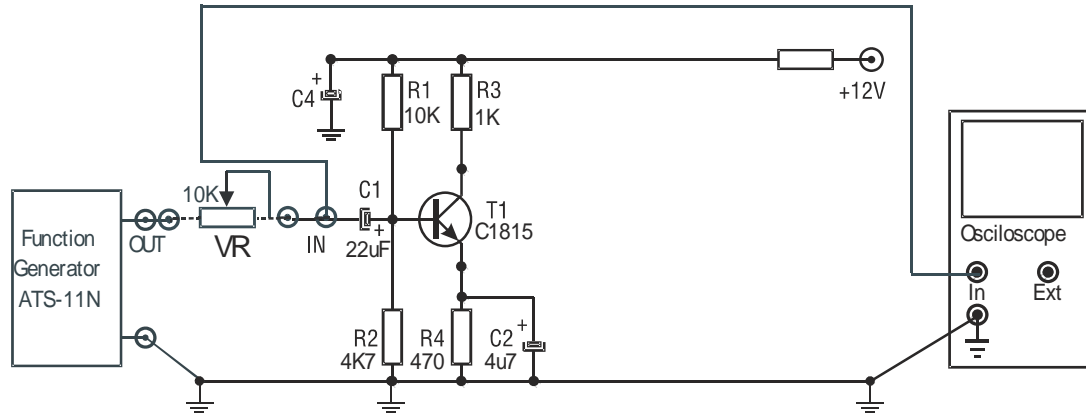
**2. Xác định tổng trở vào của tầng T1 : (Hình 4-3)**

**Bước 1:** Giữ nguyên biên độ tín hiệu vào  $V_{IN1}$ ,

**Bước 2:** Mắc biến trở VR 10K (trên thiết bị ATS) với ngõ vào IN của T1 như hình 4-3.

**Bước 3:** Chỉnh biến trở VR cho đến khi biên độ tín hiệu ra  $V_{IN} = 0,5 V_{IN1}$

**Bước 4:** Tắt nguồn, dùng VOM (DVM) đo giá trị của VR.  
 Đây chính là giá trị tổng trở vào  $Z_{in1} = \dots\dots\dots$



**Hình 4-3:** Cách xác định tổng trở vào  $Z_i$  của  $T1$

**3. Xác định tổng trở ra của tầng  $T1$  : : (Hình 4-4)**

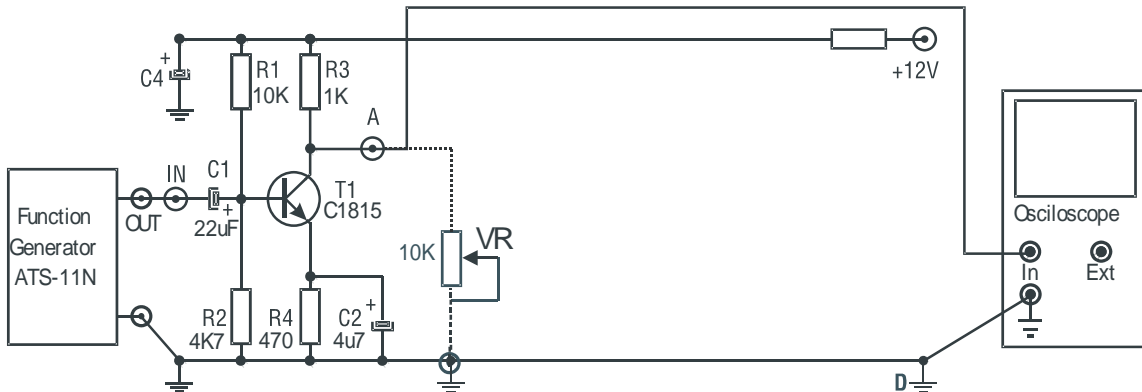
**Bước 1:** Giữ nguyên biên độ tín hiệu vào  $V_{IN1}$ . Đo  $V_{OUT1} = \dots\dots\dots$

**Bước 2:** Mắc biến trở VR10K (trên thiết bị ATS) với ngõ ra OUT của  $T1$  như hình 4-4.

**Bước 2:** Chỉnh VR cho đến khi biên độ tín hiệu ra  $V_{OUT} = 0,5 V_{OUT1}$

**Bước 3:** Tắt nguồn, dùng VOM (DVM) đo giá trị của VR.

Đây chính là giá trị tổng trở ra  $Z_{out1} = \dots\dots\dots$



**Hình 4-4:** Cách xác định tổng trở ra  $Z_o$  của  $T1$

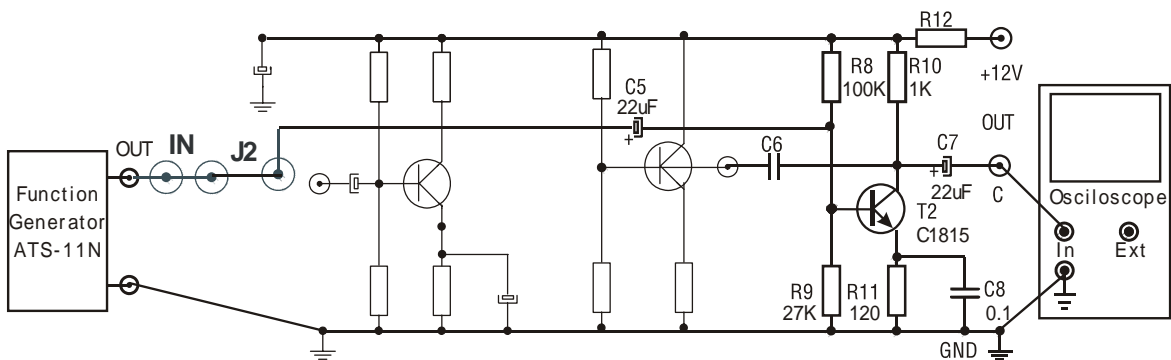
So sánh các giá trị đo được ở trên với các kết quả tính ở phần **Câu hỏi chuẩn bị ở nhà (Phần I)** trong **Báo Cáo Thí Nghiệm**. Ghi nhận xét vào **bảng A4-1**

**Bảng A4-1**

Thông số	Tính toán lý thuyết	Đo đạc thực nghiệm
$A_{v1}$		
$\Delta\Phi_1$		
$Z_{in1}$		
$Z_{out1}$		
Nhận xét		

**II.1.2.B Khảo sát AC tầng T2** : Vẫn cấp nguồn +12 V cho mạch A4-1

- ◆ Ngắn mạch J2 để khảo sát tầng T2 như hình 4-5.



**Hình 4-5** Mạch khuếch đại dùng tầng T2 (Mạch A4-1)

- ◆ Tương tự đo các thông số  $A_{v2}$ ,  $\Delta\Phi_2$ ,  $Z_{in2}$ ,  $Z_{out2}$  ghi kết quả vào bảng A4-2
- ◆ So sánh các giá trị đo được ở trên với các kết quả tính ở phần Câu hỏi chuẩn bị ở nhà (Phần I) trong Báo Cáo Thí Nghiệm. Ghi nhận xét vào bảng A4-2

**Bảng A4-2**

Thông số	Tính toán lý thuyết	Đo đạc thực nghiệm
$A_{v2}$		
$\Delta\Phi_2$		
$Z_{in2}$		
$Z_{out2}$		
Nhận xét		

- ◆ Nối tín hiệu AC từ máy phát vào tụ C3 để khảo sát riêng tầng T3.
- ◆ Tương tự đo các thông số  $A_{v3}$ ,  $\Delta\Phi_3$ ,  $Z_{in3}$ ,  $Z_{out3}$  ghi kết quả vào **bảng A4-3**
- ◆ So sánh các giá trị đo được ở trên với các kết quả tính ở phần **Câu hỏi chuẩn bị ở nhà (Phần I)** trong **Báo Cáo Thí Nghiệm**. Ghi nhận xét vào **bảng A4-3**

**Bảng A4-3**

Thông số	Tính toán lý thuyết	Đo đạc thực nghiệm
$A_{v3}$		
$\Delta\Phi_3$		
$Z_{in3}$		
$Z_{out3}$		
Nhận xét		

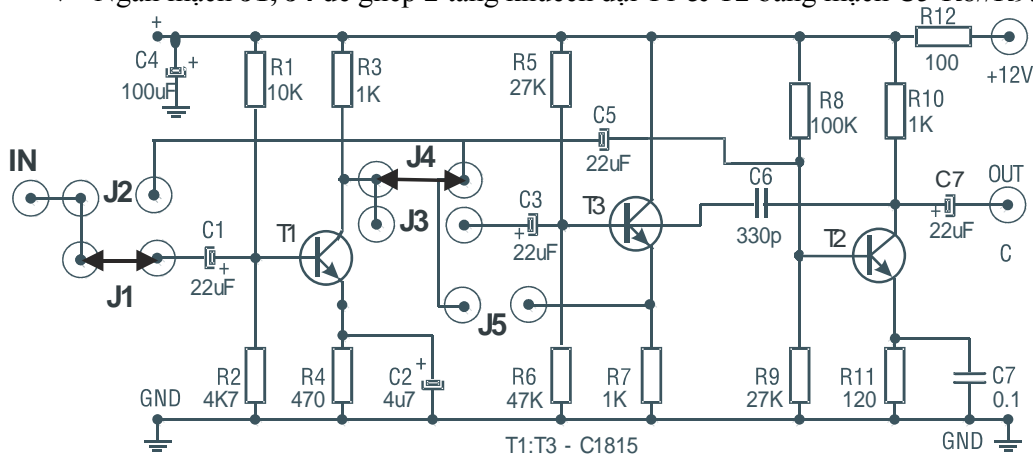
- ◆ Dựa vào **kết quả đo** được ở bảng A4-1, 2, 3 tính  $A_v$  ( $A_v$  tính) nếu ghép liên tầng :

- **T1&T2** :  $A_{v_{1,2}}(\text{tính}) = A_{v1}.A_{v2} =$   
 .....

- **T1&T3&T2** :  $A_{v_{1,3,2}}(\text{tính}) = A_{v1}.A_{v3}.A_{v2} =$   
 .....

**II.1.3 Khảo sát mạch khuếch đại ghép 2 tầng RC (dùng transistor T1 & T2) :**

- ◆ Vẫn cấp nguồn +12 V cho mạch A3-1 (Hình 4-6)
- ◆ Ngắt mạch **J1, J4** để ghép 2 tầng khuếch đại T1 & T2 bằng mạch C5-R8//R9.



**Hình 4- 6:** Mạch khuếch đại đa tầng ghép RC dùng T1 & T2

- ◆ Đưa tín hiệu AC từ máy phát sóng để đưa đến ngõ vào IN của mạch khuếch đại. Chính máy phát tín hiệu : **Sóng Sine, f= 10 Khz**, và điều chỉnh biên độ máy phát tín hiệu ngõ vào IN sao cho biên độ tín hiệu tại ngõ ra OUT của T2 không bị méo.
- 1. Ghi nhận độ lợi  $A_{v_{1,2}}$  và độ lệch pha  $\Delta\Phi_{21,2}$  của ngõ vào và ngõ ra ghi kết quả vào bảng A4-4.
- 2. Đo tổng trở ngõ vào của mạch liên tầng T1& T2 :  $Z_{in_{1,2}} =$   
 .....
- 3. Đo tổng trở ngõ ra của mạch liên tầng T1& T2 :  $Z_{out_{1,2}} =$   
 .....

**Bảng A4-4**

Thông số cần đo	Trị số điện áp vào $V_{IN(p-p)} =$
$V_{OUT}$	
Độ lợi điện áp $A_{v1,2} = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}}$	
Độ lệch pha $\Delta\Phi_{\Sigma 1,2}$	
Tổng trở vào toàn mạch $Z_{in1,2}$	
Tổng trở ra toàn mạch $Z_{out1,2}$	

- ◆ So sánh hệ số khuếch đại  $A_v$  (tính) khi ghép liên tầng T1,T2 với kết quả  $A_v$  đo được bằng thực nghiệm . Giải thích.

.....

.....

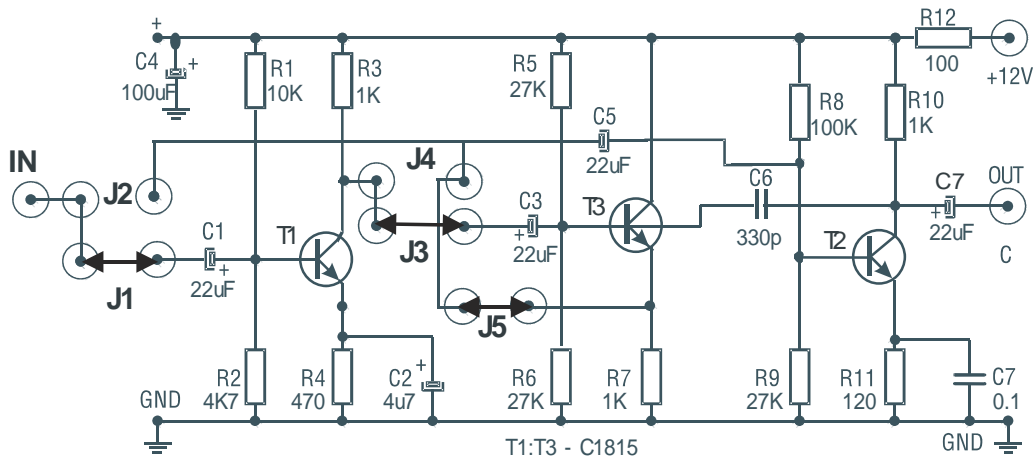
.....

- ◆ Tính hệ số mất mát khi nối liên tầng:

$\Delta A_v (CR) [\%] = [A_v (tính) - A_v (đo)].100 / A_v (tính) = .....$

**II.1.4 Khảo sát mạch khuếch đại ghép 2 tầng T1,T2 qua tầng lặp Emitter T3 (T1,T3& T2) :**

- ◆ Vẫn cấp nguồn +12 V cho mạch A3-1, (Hình 4-7)
- ◆ Ngắn mạch J1, J3, J5 để ghép 2 tầng khuếch đại T1, T2 qua tầng lặp T3.



**Hình 4-7 : Bộ khuếch đại với bộ lặp lại emitter ghép tầng**

- ◆ Đưa tín hiệu AC từ máy phát tín hiệu để đưa đến ngõ vào IN của mạch khuếch đại. Chỉnh máy phát tín hiệu : Sóng Sine,  $f = 10 \text{ Khz}$ , và điều chỉnh biên độ máy phát tín hiệu ngõ vào IN sao cho biên độ tín hiệu tại ngõ ra OUT của T2 không bị méo.

1. Ghi nhận độ lợi  $A_v$  và độ lệch pha của ngõ vào và ngõ ra ghi kết quả vào bảng A4-5.
2. Đo tổng trở ngõ vào của mạch liên tầng T1, T3 & T2 :  $Z_{in,1,3,2} =$   
.....
3. Đo tổng trở ngõ ra của mạch liên tầng T1, T3 & T2 :  $Z_{out1,3,2} =$   
.....

Thông số cần đo	Trị số điện áp vào $V_{IN(p-p)}$ =
$V_{OUT}$	
Độ lợi điện áp $A_{v1,3,2} = \frac{V_{OUT(p-p)}}{V_{IN(p-p)}}$	
Độ lệch pha $\Delta\Phi_{\Sigma 1,3,2}$	
Tổng trở vào toàn mạch $Z_{in1,3,2}$	
Tổng trở vào toàn mạch $Z_{out1,3,2}$	

- ♦ So sánh kết quả  $A_{v1,3,2}$  (tính) khi ghép liên tầng T1, T3, T2 với kết quả  $A_{v1,3,2}$  đo được bằng thực nghiệm. Giải thích.

.....

.....

.....

.....

- ♦ Tính hệ số mất mát khi nối liên tầng:

$$\Delta A_v (T3) [\%] = [A_{v1,2,3} (tính) - A_v (do)].100 / A_v(tính) = .....$$

- ♦ So sánh giá trị hệ số mất mát hệ số khuếch đại trong hai trường hợp nối tầng bằng mạch CR và bằng tầng lặp lại emitter. Giải thích kết quả

.....

.....

.....

.....

- ♦ Giải thích vai trò của tầng đệm trong các mạch ghép liên tầng.

.....

.....

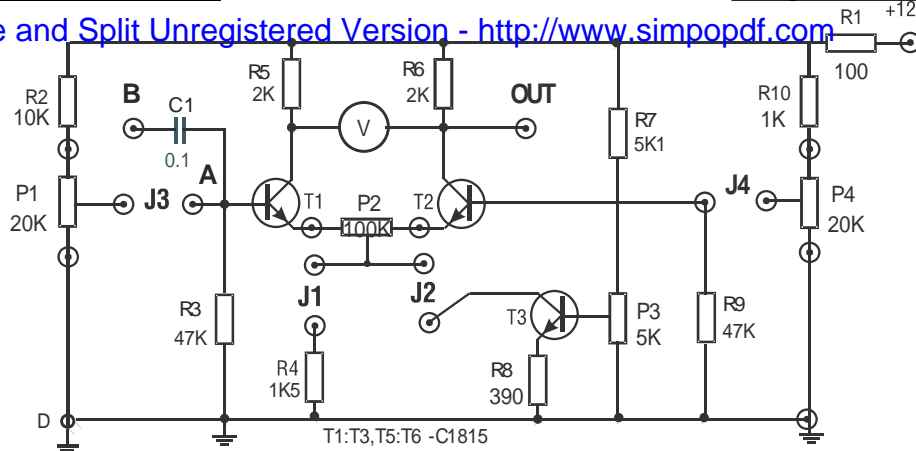
.....

.....

## II.2. KHUẾCH ĐẠI VI SAI (Mạch A3-2)

### II.2.1 Sơ đồ nối dây : (Hình 4-8)

- ♦ Cấp nguồn +12V cho mạch A3-2
- ♦ Ngắn mạch cực E1 và E2 để bỏ qua vai trò của biến trở P2
- ♦ Nối J3, J4 để sử dụng các biến trở P1, P4 = 20K chỉnh phân cực cho T1, T2.



**Hình 4-8: Sơ đồ khuếch đại vi sai**

**II.2.2 Các bước thí nghiệm:**

**II.2.2A. Sử dụng tải là điện trở R4 :**

◆ Nối J1 để sử dụng tải là R4.

- Vặn cả hai biến trở về nối đất .  $U_B(T1) = U_B(T2) = 0$ .
- Dùng đồng hồ đo chênh lệch thế giữa hai collector (C1 và C2) của cặp transistor vi sai T1 - T2. **Ghi giá trị  $U_{ra} = \dots\dots\dots$  Nếu  $U_{ra} = U_{offset} \neq 0$  , giải thích nguyên nhân vì sao?**

.....

.....

.....

- Xác định chiều thế  $U_{ra}$ , để xem transistor nào trong T1 –T2 cảm hơn. Vặn từ từ biến trở lồi vào của nó cho đến khi thế ra  $U_{ra} = 0$ . **Đo thế  $U_{B0}$  tương ứng ghi vào bảng A4-6.**

**Bảng A4-6**

$U_{ra}$	$U_{B0}(T1)$	$U_{B0}(T2)$
<b>= 0 v</b>		

- Vặn các biến trở P1 và P4 để tăng dần từng bước  $U_B(T1)$  hoặc  $U_B(T2)$ . Ở mỗi bước, đo các giá trị thế lồi vào  $U_B(T1)$  và  $U_B(T2)$  và giá trị thế ra  $U_{ra}$  tương ứng. **Xác lập giá trị hệ số khuếch đại vi sai ứng với từng cặp  $U_B(T1), U_B(T2)$  theo biểu thức :**  

$$A_v = (U_{ra} - U_{offset}) / U_B(T1) - U_B(T2)$$

**Bảng A4-7**

$U_B(T1)$					
$U_B(T2)$					
$U_{ra}$					
$A_v$					

- Xác định khoảng  $U_B(T1)$  và  $U_B(T2)$  mà hệ số  $A_v$  không đổi.

.....

.....

.....

- ◆ Ngắt J1, nối J2 để sử dụng tải là nguồn dòng T3.
- ◆ Lặp lại thí nghiệm trên (bước 4, 5) ghi vào bảng A4-8

***Bảng A4-8***

U <sub>B</sub> (T1)					
U <sub>B</sub> (T2)					
U <sub>a</sub>					
A <sub>v</sub>					

- ◆ ***So sánh kết quả cho 2 trường hợp. Giải thích vai trò của T3.***

.....

.....

.....