

KIẾN TRÚC MÁY TÍNH (Computer architecture)

Editor: Trần Sơn Hải

This slide is heavily reference to UIT slides

KIẾN TRÚC MÁY TÍNH (Computer architecture)

Nội dung môn học

- Nguyên lý tổ chức và làm việc của máy tính
- Các bộ phận cơ bản của một máy tính
- Các khái niệm cơ bản về mạch số
- Những mạch số logic cơ bản
- Bộ nhớ
- Bộ xử lý...

Mục đích môn học

- Hiểu biết cơ bản về máy tính
- Nắm bắt các phần tạo nên máy tính
- Cách lắp ráp một máy tính để bàn
- Lắp hệ điều hành và các chương trình ứng dụng
- Nâng cấp và bảo hành máy tính

Chương I : Giới thiệu

Chương II : Mạch Số

Chương III : Những mạch logic số cơ bản

Chương 4 : Thanh Ghi & Bộ Nhớ

Chương 5 : Biểu Diễn Dữ Liệu

Chương 6 : Vi Tác Vụ

Chương 7 : Tổ Chức Máy Tính

Chương 8 : Qui Trình Thực Hiện Lệnh

Chương I : Giới thiệu

Mục đích - nắm bắt cơ bản về:

1. Lịch sử phát triển của máy tính
2. Các bộ phận cơ bản của máy tính
 - Bộ xử lý (CPU)
 - Bản mạch chính (mainboard)
 - Ổ mềm (FDD)
 - Ổ cứng (HDD)
 - Ổ CD và DVD
 - Bộ nhớ RAM
 - Bàn phím (keyboard)
 - Chuột (mouse)
 - Card màn hình (VGA Card)
 - Màn hình (Monitor)
 - Card mạng (Network adapter)
 - Modem

Lịch sử phát triển máy tính

Thế hệ zero – máy tính cơ học (1642-1945)

Năm 1642 Pascal phát minh ra máy tính đầu tiên với 2 phép tính + và -



2. Năm 1672 Gotfrid vilgelm *Lejbnits* chế tạo ra máy tính với 4 phép tính cơ bản (+ - * /)

3. 1834 Bebbidzh (Anh) – máy tính có 4 bộ phận: bộ nhớ, bộ tính toán, thiết bị nhập, thiết bị xuất

4. 1936 K. Zus (Đức) máy trên cơ sở role (relay)

5. 1944 G. Iken (Mỹ) – Mark I
- nặng 5 tấn,
- cao 2.4 m,
- dài 15 m,
- chứa 800 km dây điện





11/13/08

Harvard Mark I
Trường ĐHSP TPHCM

8

Thế hệ I – bóng đèn điện (1945-1955)

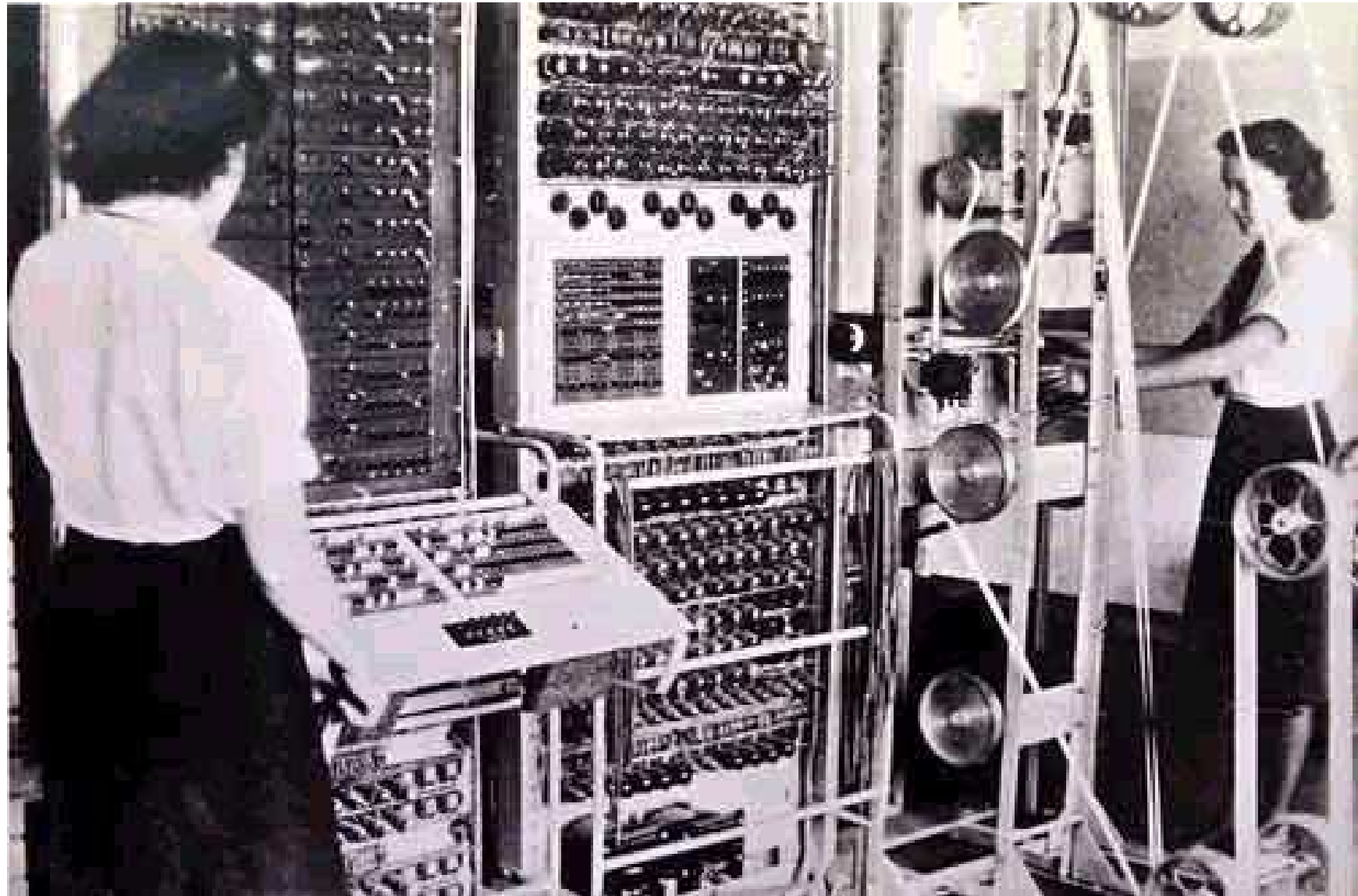
1. 1943 máy tính COLOSSUS (Anh)



Alan Turing



**Bóng đèn chân
không (2000)**



11/13/08

COLOSSUS

Trường ĐHSP TPHCM

10

2. Dự án chế tạo máy **ENIAC**(Electronic Numerical Integrator and Computer) được BRL (Ballistics Research Laboratory – Phòng nghiên cứu đạn đạo quân đội Mỹ) bắt đầu vào năm 1943 dùng cho việc tính toán chính xác và nhanh chóng các bảng số liệu đạn đạo cho từng loại vũ khí mới.

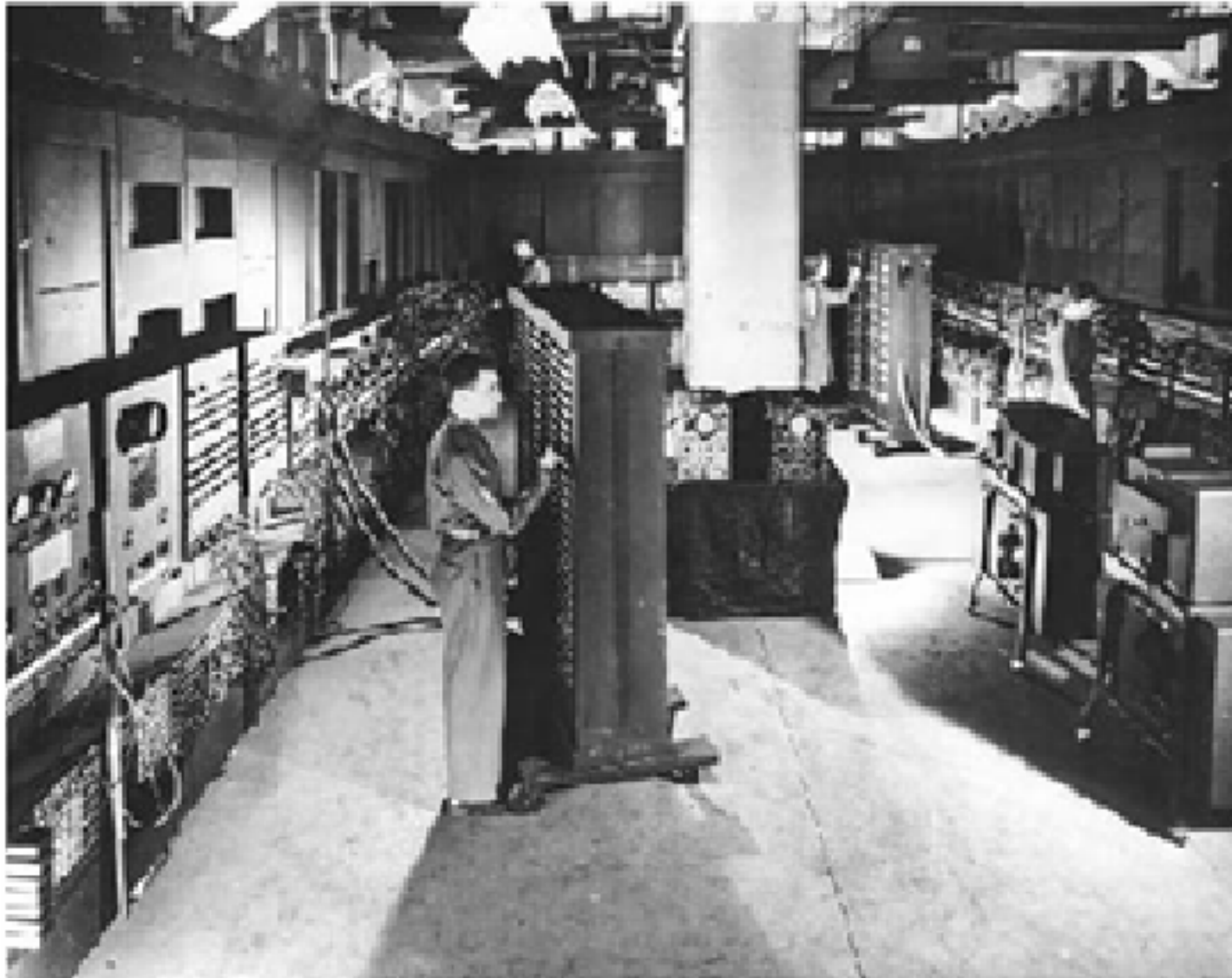
Các thông số:

- 18000 bóng đèn chân không
- nặng hơn 30 tấn
- Tiêu thụ một lượng điện năng vào khoảng 140kW và chiếm một diện tích xấp xỉ 1393 m² .
- 5000 phép cộng/ 1s
- Đặc biệt sử dụng hệ đếm thập phân

Bộ nhớ

- 20 "bộ tích lũy",
- Mỗi bộ có khả năng lưu giữ một số thập phân có 10 chữ số.
- Mỗi chữ số được thể hiện bằng một vòng gồm 10 đèn chân không.

Máy ENIAC bắt đầu hoạt động vào tháng 11/1945



Máy ENIAC

11/13/08

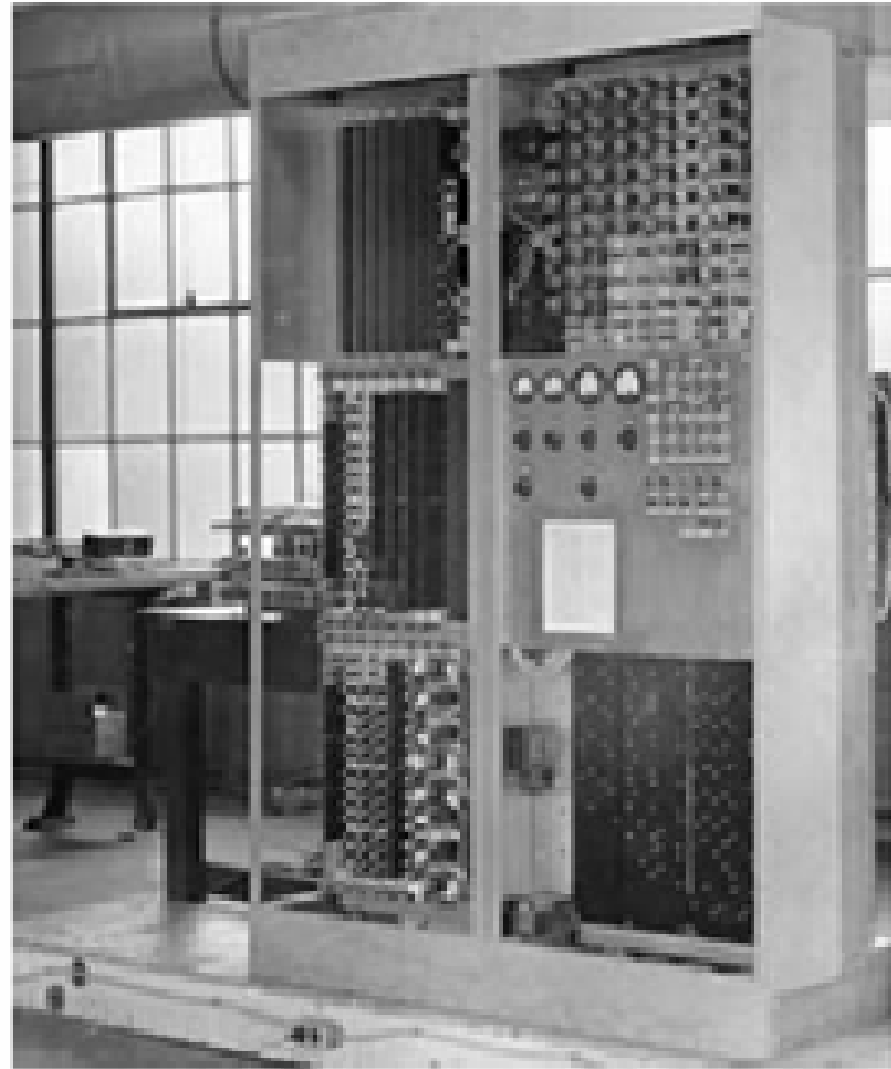
Trường ĐHSP TPHCM

13

3. Nhà toán học John *von Neumann*, một cố vấn của dự án ENIAC, đưa ra ngày 8/11/1945, trong một bản đề xuất về một loại máy tính mới có tên gọi *EDVAC* (Electronic Discrete Variable Computer – chứa 2500 đèn điện tử). Máy tính này cho phép nhiều thuật toán khác nhau có thể được tiến hành trong máy tính mà không cần phải nối dây lại như máy ENIAC.

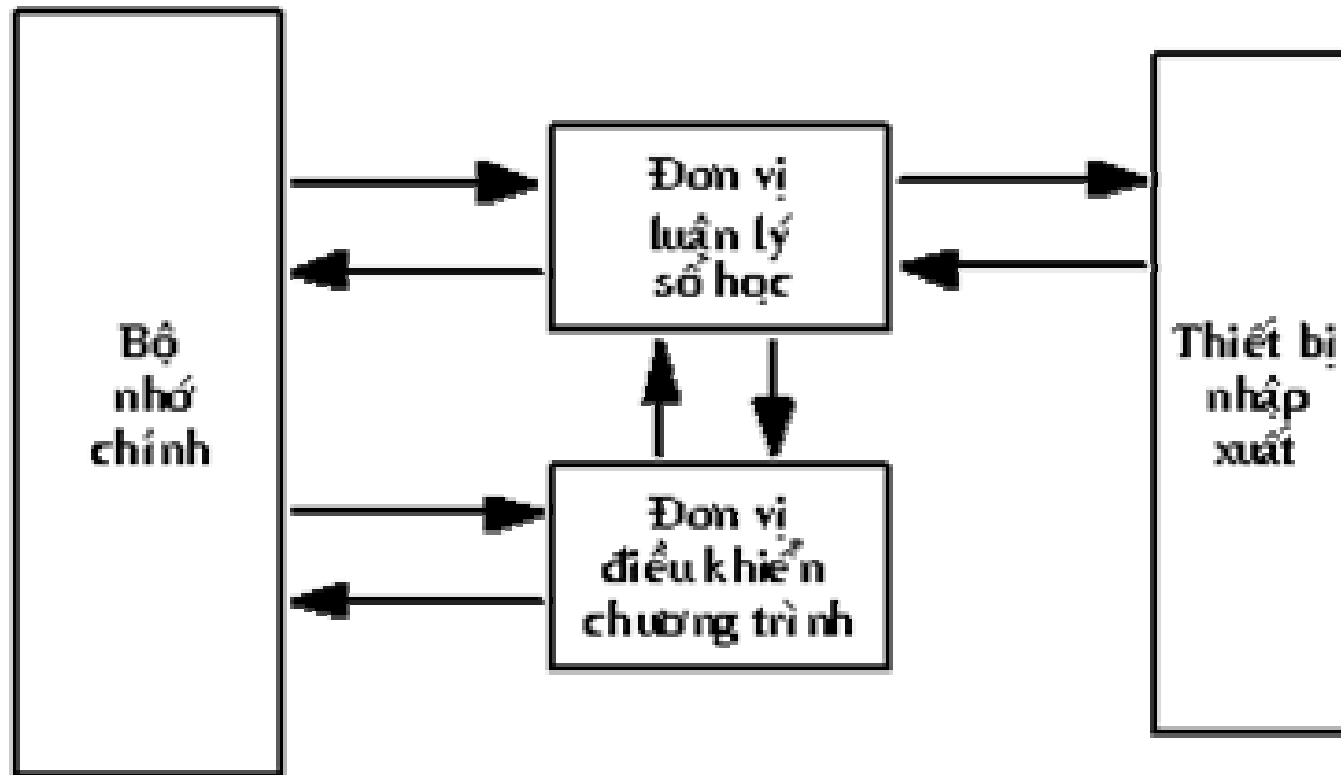


John *von Neumann*



Máy EDVAC

1952 ra đời **IAS** (Institute for Advanced Studies) tại học viện nghiên cứu cao cấp Princeton, Mỹ.

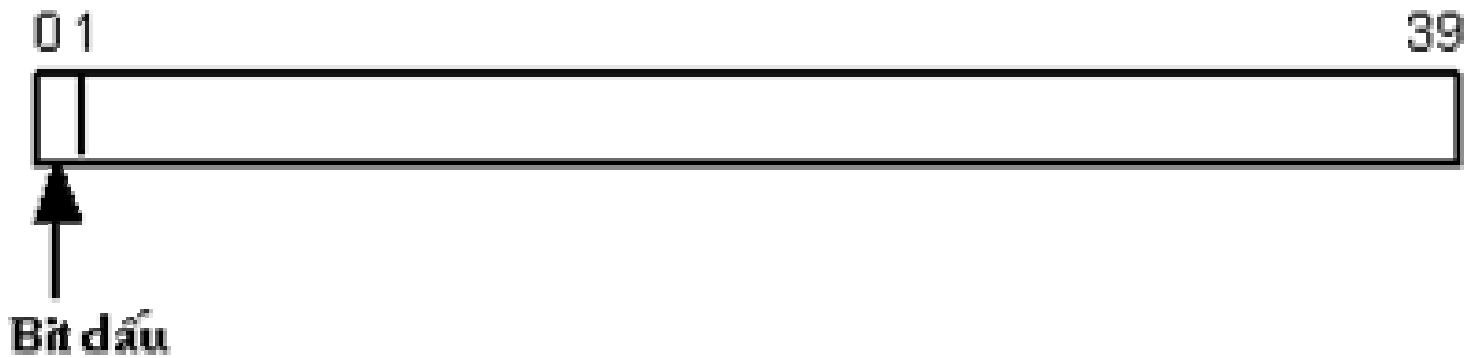


Cấu trúc của máy IAS

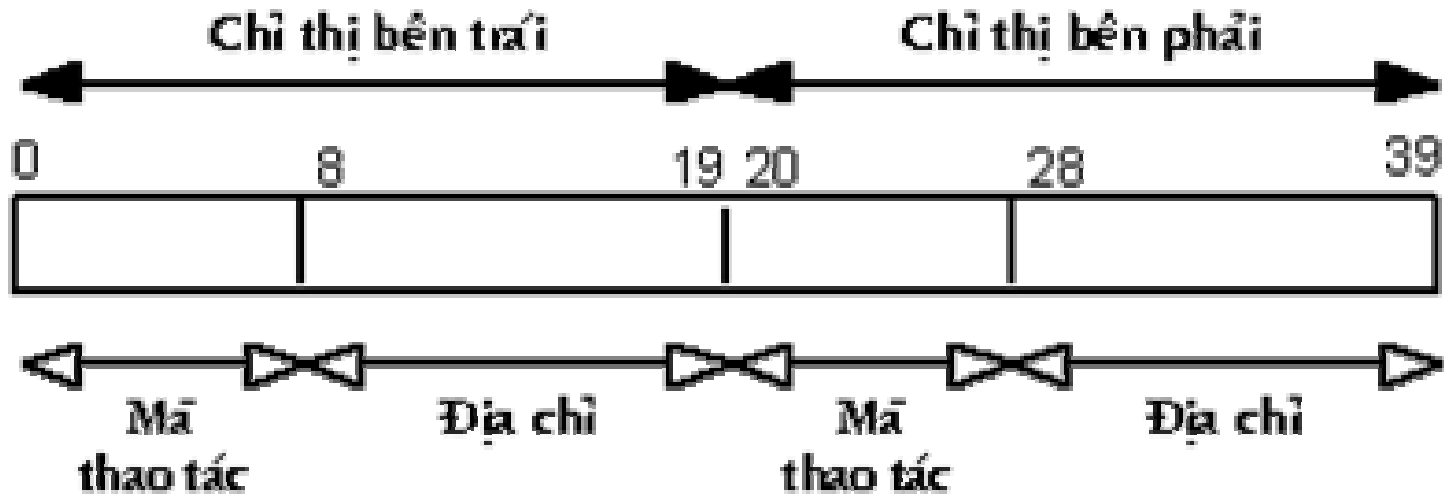
1952 máy tính Von Neumann ra đời – **cơ sở cho kiến trúc máy tính hiện đại (bit 1,0).**

Bộ nhớ

- 1000 vị trí lưu trữ, gọi là **word**,
- 1 word = 40 bit.
- Mỗi số được biểu diễn bằng 1 bit dấu và một giá trị 39 bit.
- Một word có thể chứa 2 chỉ thị 20 bit, với mỗi chỉ thị gồm một mã thao tác 8 bit (op code) đặc tả thao tác sẽ được thực hiện và một địa chỉ 12 bit định hướng đến một word trong bộ nhớ (địa chỉ này đi từ 0 đến 999).



(a) Dạng thức của một word dữ liệu



(b) Dạng thức của một word chỉ thị

Các dạng thức bộ nhớ của máy IAS

Khởi các nước XHCN

-1950 tại trường cơ khí chính xác và quang học (CNTT bây giờ): máy tính toán điện cỡ lớn đầu tiên ra đời với mục đích giải quyết các bài toán khoa học và kỹ thuật phức tạp. Năm 1967 cho ra đời thế hệ cuối cùng và cũng là máy tính thành công nhất của Nga với tốc độ lên tới 1 triệu phép tính/ 1 giây.

- 1953 tại đại học toán, viện hàn lâm – máy Strela

- 1954 PC – Ural 1-16

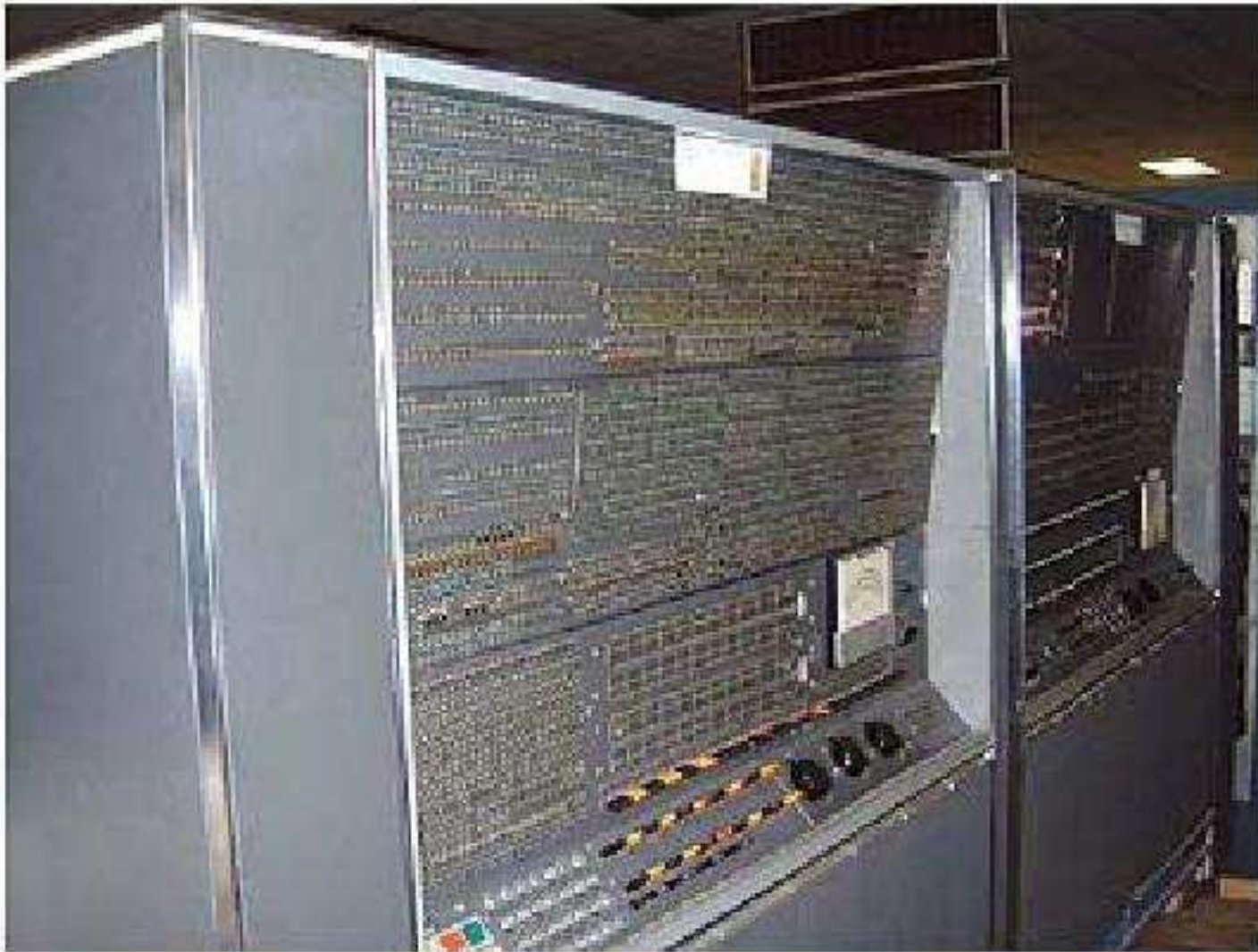
Minsk, Kiev...

Thế hệ II – transistor (1955-1965)

Sự thay đổi đầu tiên trong lĩnh vực máy tính điện tử xuất hiện khi có sự thay thế đèn chân không bằng đèn bán dẫn. Đèn bán dẫn nhỏ hơn, rẻ hơn, tỏa nhiệt ít hơn trong khi vẫn có thể được sử dụng theo cùng cách thức của đèn chân không để tạo nên

Năm 1947 - *Bardeen*,^{máy tính}
Brattain và *Shockley* của
phòng thí nghiệm *Bell Labs*
đã phát minh ra transistor và
đã được giải Nobel vật lý
năm 1956.





Máy IBM 7030 chứa 150,000 transistor (1959)

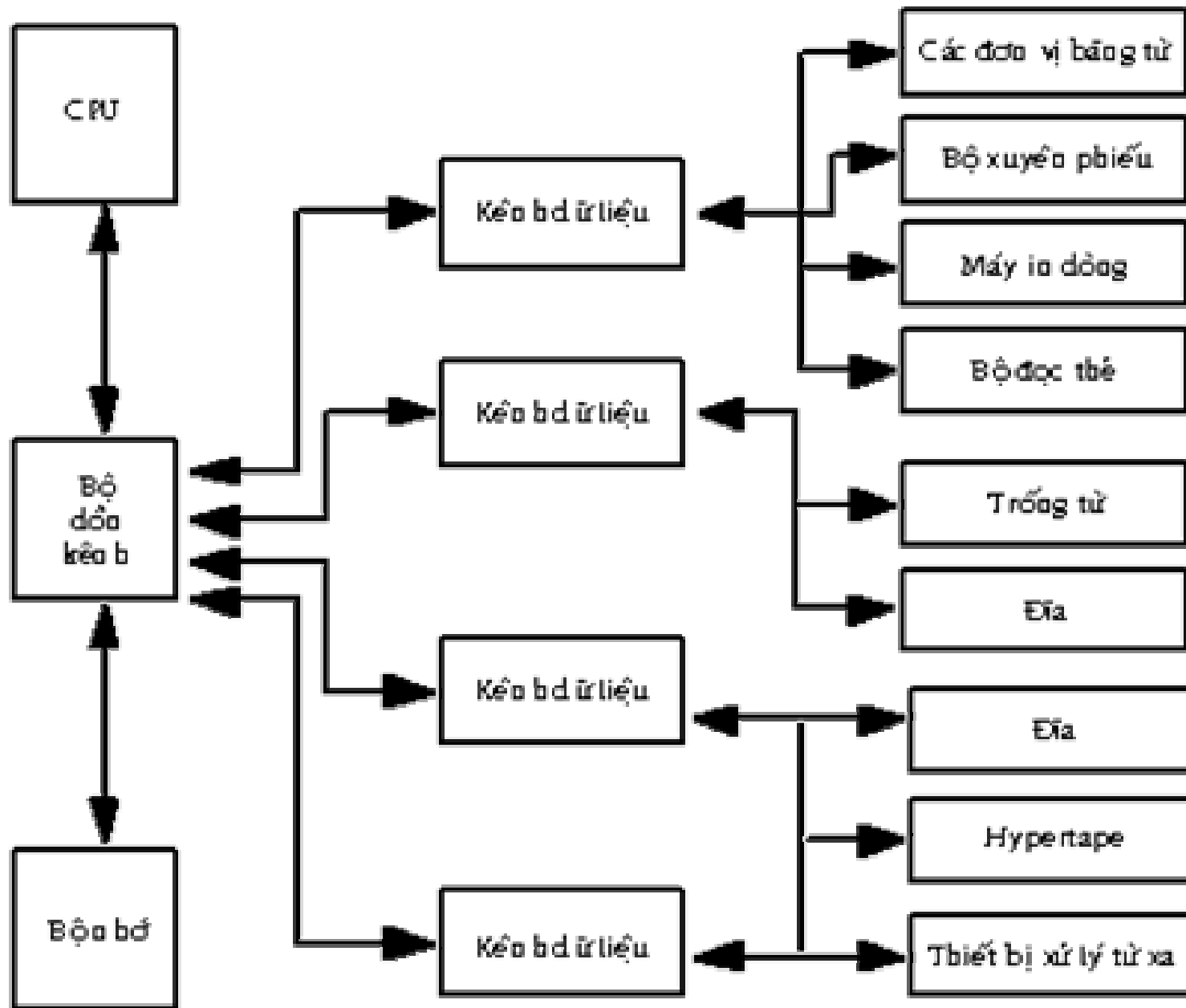
Trong thế hệ này nổi tiếng nhất là 2 máy:

PDP-1 của DEC là máy tính nhỏ gọn nhất thời bấy giờ. DEC (Digital Equipment Corporation) được thành lập vào năm 1957 và cũng trong năm đó cho ra đời sản phẩm đầu tiên của mình là PDP-1.

- 4 K word (1 word= 18 bit)
- chu kỳ 5 ms
- giá 120000\$

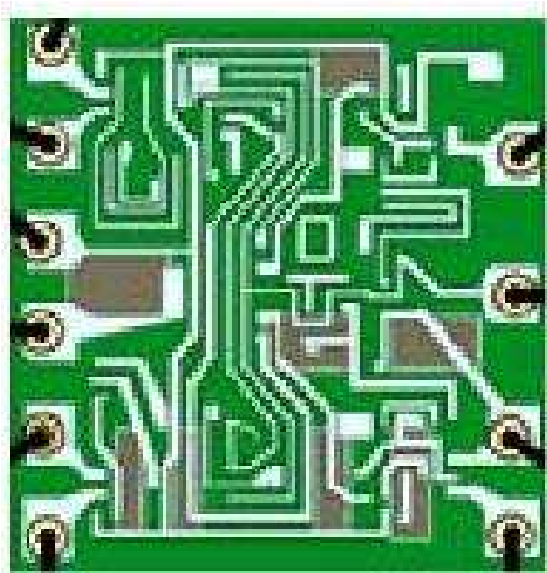
và ***IBM 7094***.

- 32 K word (1 word = 16 bit)
- chu kỳ 2 ms
- giá 1 triệu USD



Thế hệ III – mạch tích hợp (1965-1980)

năm 1958 **Jack Kilby** và **Robert Noyce** đã cho ra đời một công nghệ mới, công nghệ mạch tích hợp (**Integrated circuit – IC**)



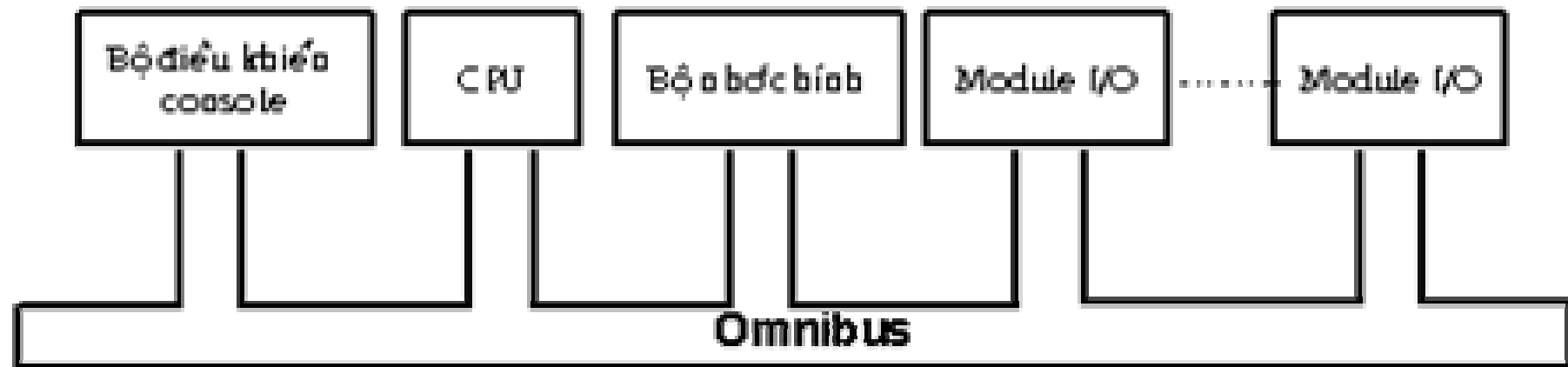
Máy *IBM System 360* được IBM đưa ra vào năm 1964 là họ máy tính công nghiệp đầu tiên được sản xuất một cách có kế hoạch.

Đặc biệt khái niệm họ máy tính bao gồm các máy tính tương thích nhau là một khái niệm mới và hết sức thành công. Nhờ đó mà một chương trình được viết cho máy này cũng sẽ dùng được trên những máy khác cùng họ với nó.

Khái niệm này đã được dùng cho đến ngày nay.

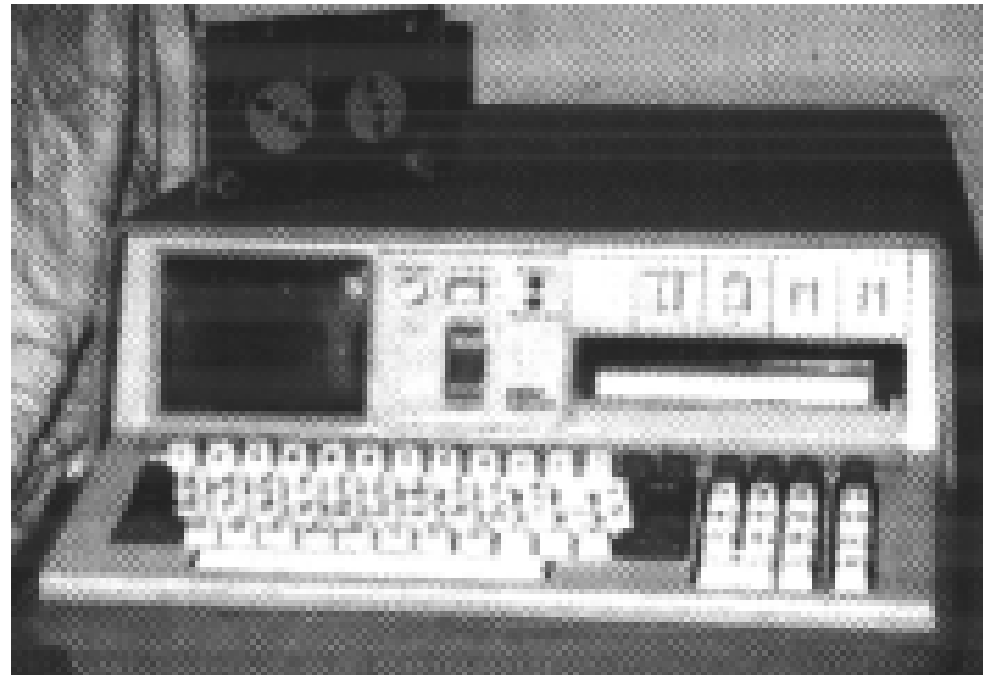
Máy DEC PDP-8

PDP-8 đã sử dụng một cấu trúc rất phổ dụng hiện nay cho các máy mini và vi tính: cấu trúc đường truyền. Đường truyền PDP-8, được gọi là Omnibus, gồm 96 đường tín hiệu riêng biệt, được sử dụng để mang chuyển tín hiệu điều khiển, địa chỉ và dữ liệu.



•1975 máy tính cá nhân đầu tiên (Portable computer)
IBM 5100 ra đời, tuy nhiên máy tính này đã không gặt hái được thành công nào.

- Bề dày từ
- Nặng 23 Kg
- 10000\$
- Khả năng lập trình trên Basic
- Màn hình 16 dòng, 64 ký tự
- Bộ nhớ ≤ 64 Kbyte



-1979 chương trình Sendmail ra đời bởi 1 sinh viên ĐHTH California, Berkely university cho ra đời BSD UNIX (Berkely Software Distribution)

Thế hệ IV – máy tính cá nhân (1980-?)

Sự xuất hiện của công nghệ VLSI (very large scale integrated) cho phép trên một bản mạch có thể sắp xếp hàng triệu transistor. Từ đây bắt đầu kỷ nguyên của máy tính cá nhân

➤ 1981 ra đời máy IBM PC trên cơ sở CPU Intel 8088 và dùng hệ điều hành MS-DOS của Microsoft.

- 1983 PC/XT
(Extended
Technology) với HDD
10 MB hoặc 20 MB
với giá chỉ có 1995\$



Các dòng Intel

-1970 bộ CPU 4004 (4 bit) của Intel

-trên 1 chip đầu tiên ra đời

1972 CPU Intel 8008 (8 bit)

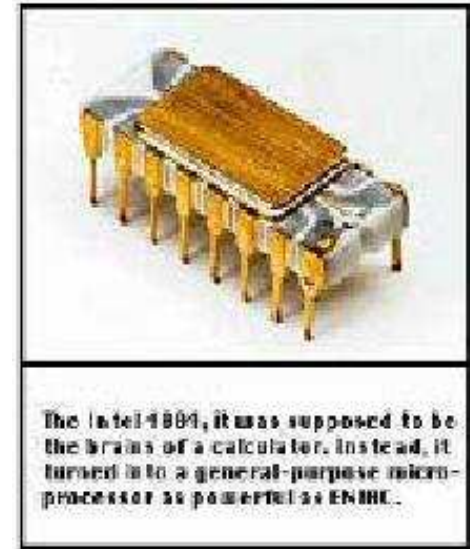
- 1974 CPU 8080, 1978 CPU 8086 (16 bit)

- 1979 CPU 8088 (8 bit)

- 1981 máy tính IBM PC đầu tiên ra đời trên cơ sở CPU Intel 8088 và hệ điều hành MS DOS

- 1982 CPU 80286 (16 bit)

-1985 CPU 80386 (32 bit), 89-486, 93-Pentium...



Các bộ xử lý đa lõi

1999 – CPU 2 lõi kép đầu tiên ra đời (IBM Power4 cho máy chủ)

2001 – bắt đầu bán ra thị trường Power4

2002 – AMD và Intel cùng thông báo về việc thành lập CPU đa lõi của mình.

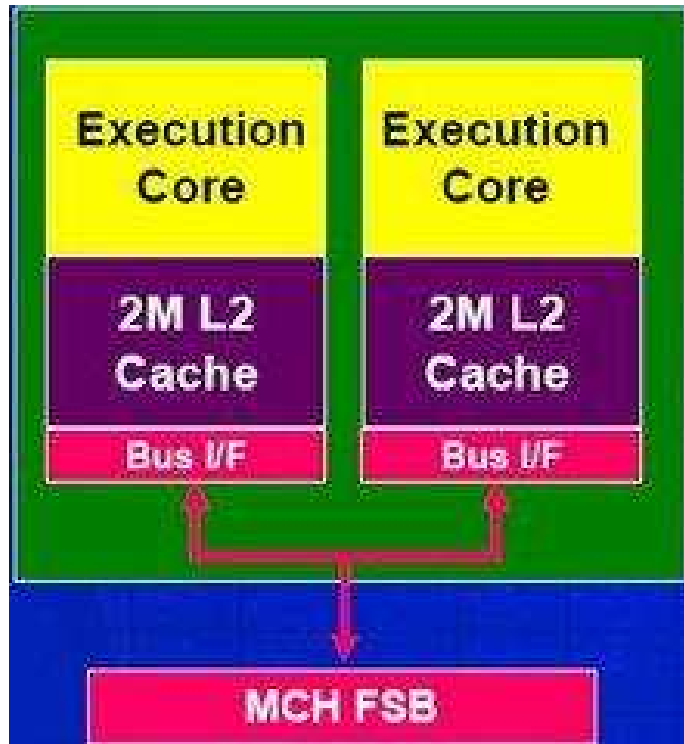
2004 – CPU lõi kép của Sun ra đời UltraSPARS IV

2005 – Power5

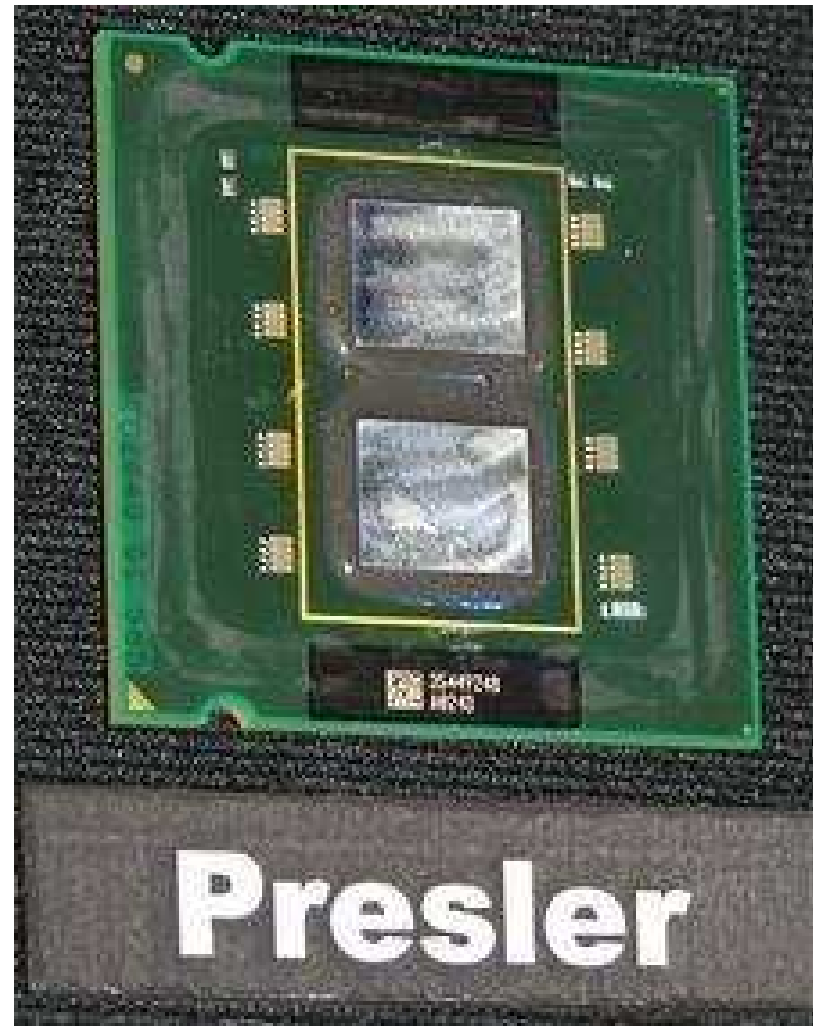
03/2005 – CPU Intel lõi kép x86 ra đời, AMD – Opteron, Athlon 64X2

20-25/05/2005 – AMD bắt đầu bán Opteron 2xx,

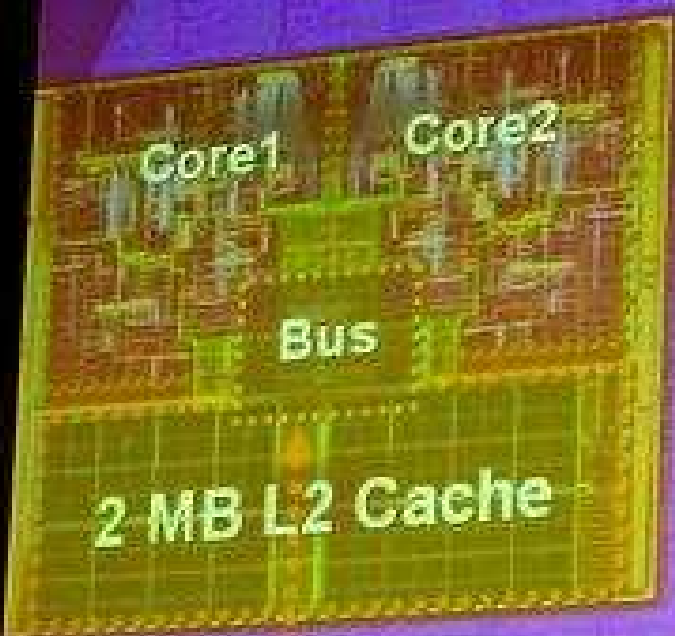
26/05 Intel Pentium D, 31/05 AMD – bán Athlon 64X2



Presler 65nm



Yonah Dual Core



Core1 Core2

Bus

2 MB L2 Cache

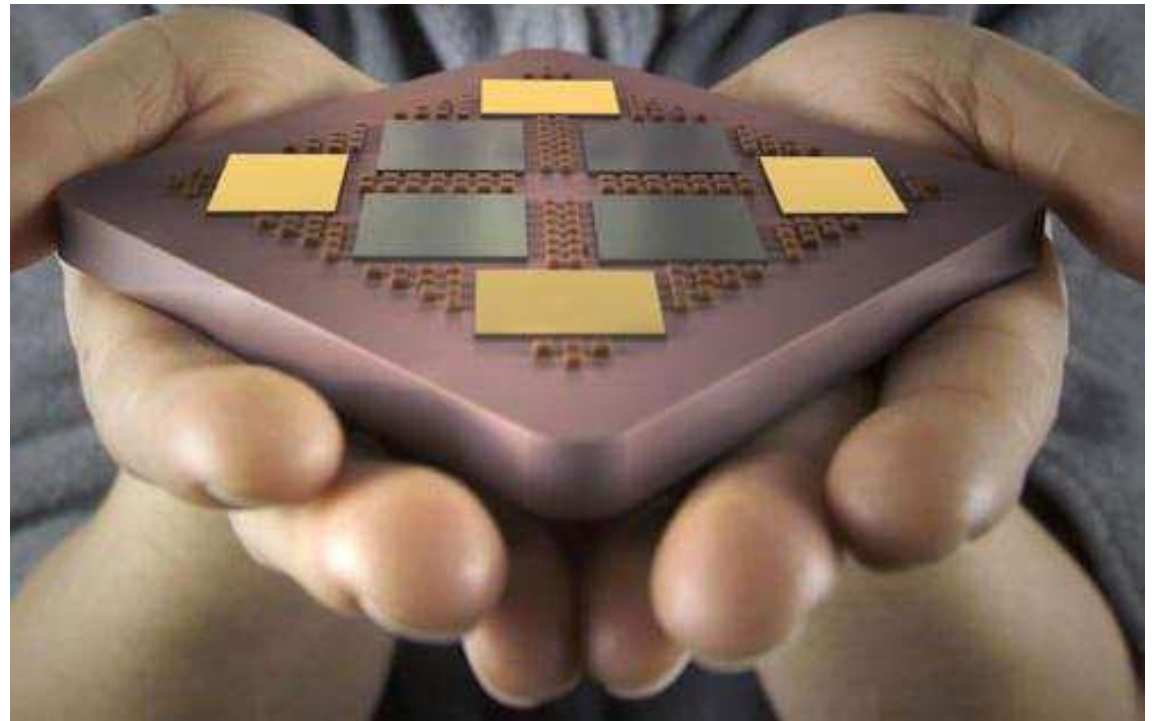
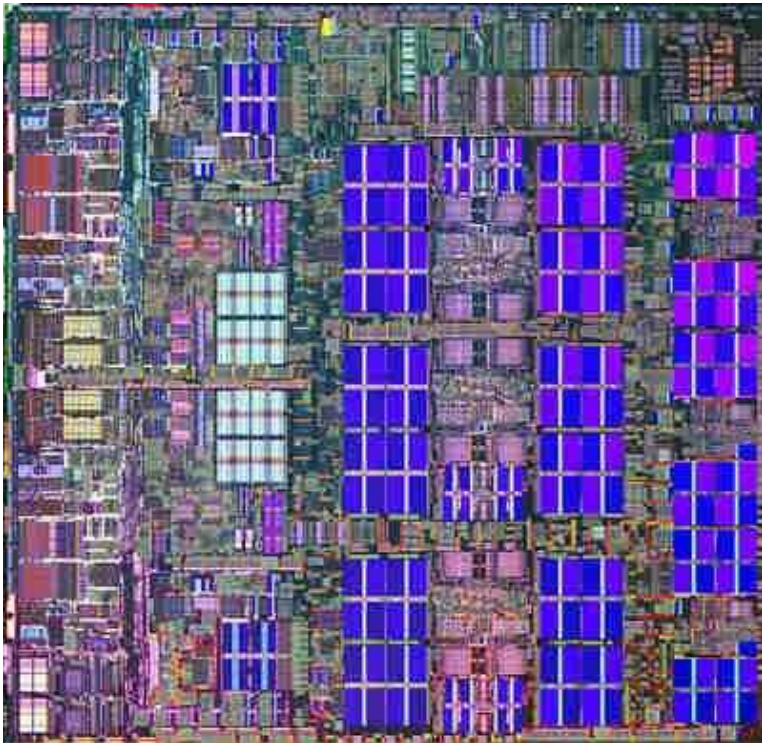
MCH/FSB

Implementation:

- One** piece of silicon
- Two** execution cores
- One** shared 2MB L2 cache **New**
- One** shared bus **New**

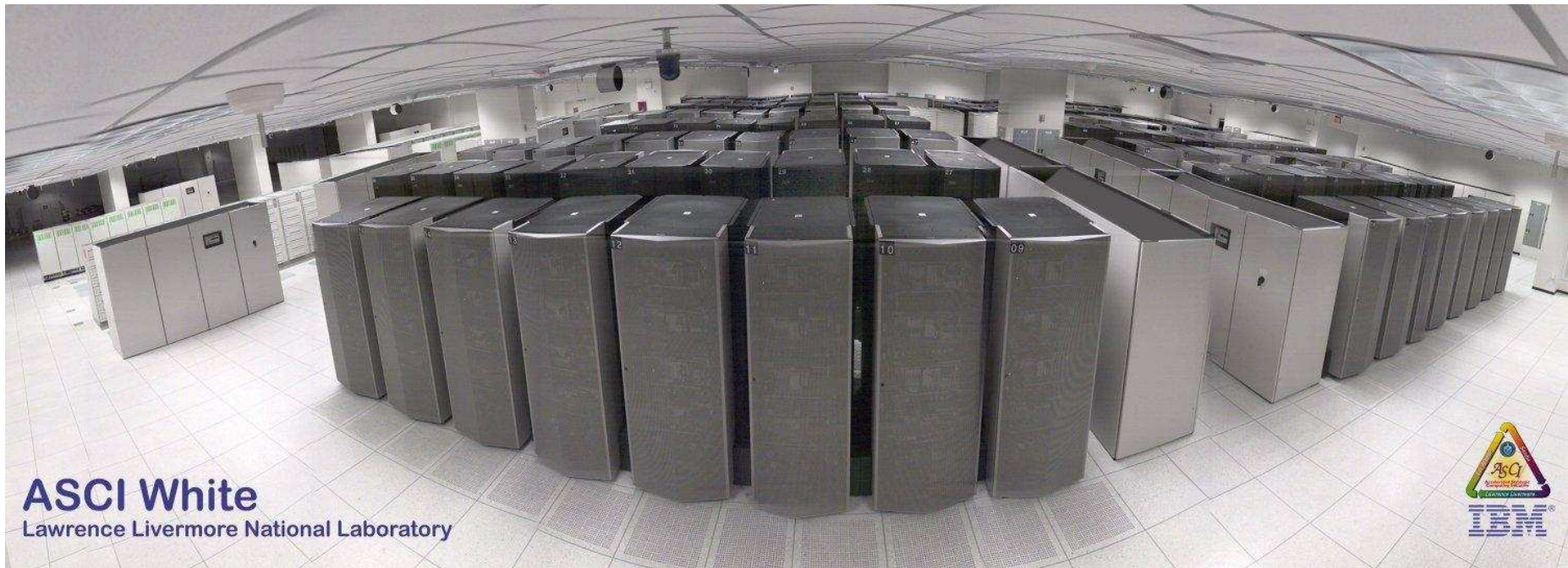
Yonah Dual Core	
L2 Cache	New 2MB shared
FSB	New 667 MHz
Execute Disable Bit	Yes
Socket	PGA 478 or BGA
Process technology	65nm
Transistors	New 151.6 million
Launch	Q1 '06

CPU Power5



- Trình bày về các thế hệ máy tính (thời gian và công nghệ sử dụng)?

Một trong những siêu máy tính hàng đầu của thế giới (8192 CPU, 7,3 Tfops)



Kế hoạch của IBM: supercomputer Blue Gene/L với
128 dãy, 130 ngàn CPU, 360 Tfops, 267 triệu USD.

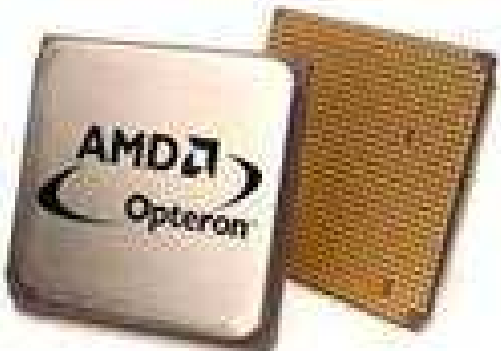
Các bộ phận cơ bản của máy tính

1. Bộ xử lý (CPU)



Bộ vi xử lý CPU (central processing unit) là cốt lõi của một máy vi tính

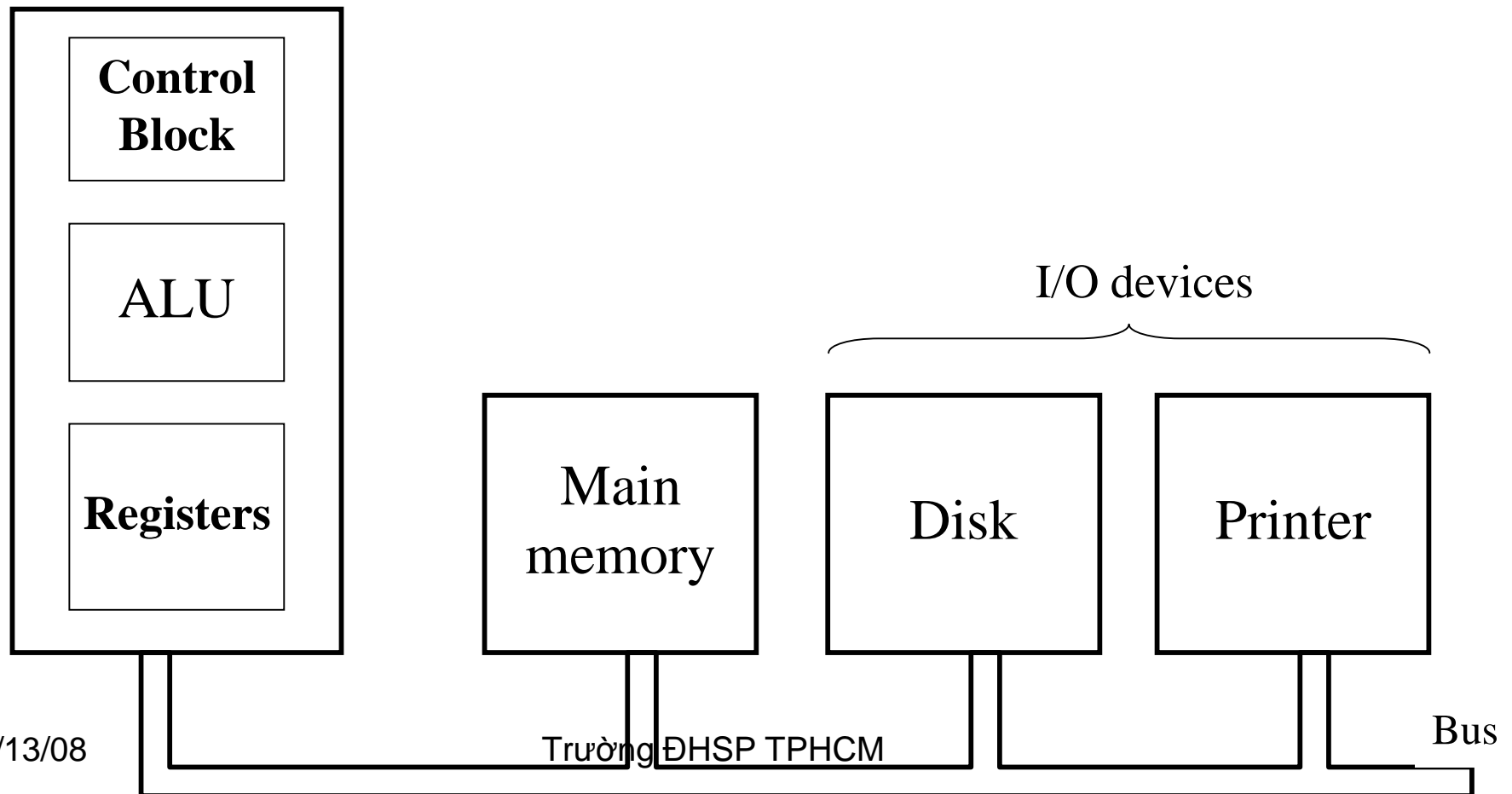
CPU 8 bit, 16 bit, 32 bit, 64 bit



Công ty sản xuất CPU – Intel, AMD, Cyrix, IBM, HP...

Bộ phận chính: Microprocessor

Central Processing Unit - CPU



VÍ DỤ: P4 2.8Ghz (511)/Socket 775/ Bus 533/ 1024K/ Prescott CPU

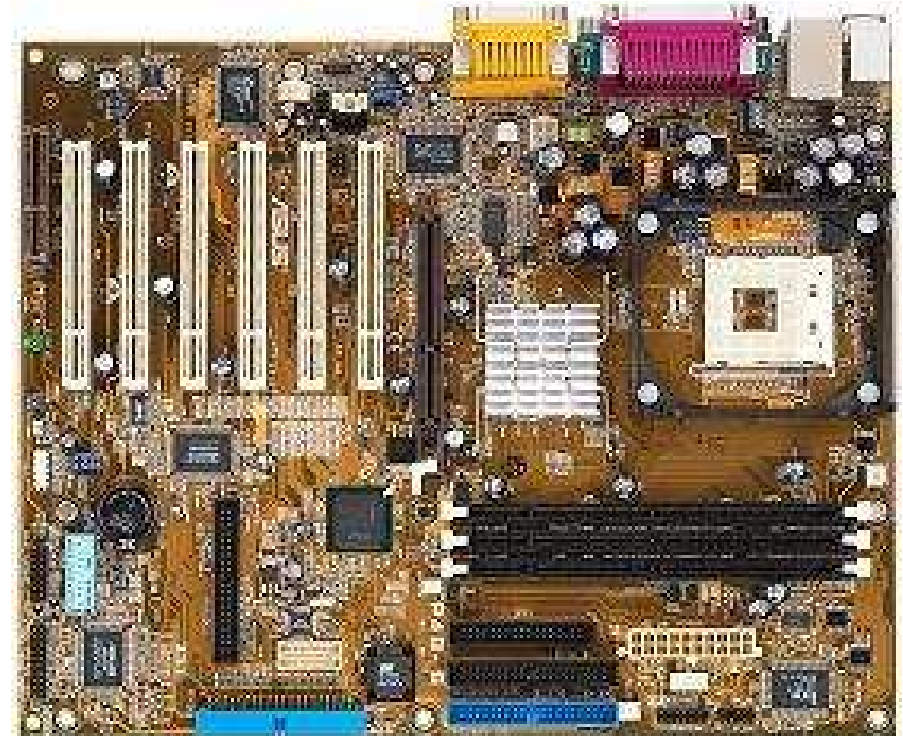
- P4 - CPU Pentium 4, 2.8 Ghz - tốc độ xung đồng hồ của vi xử lý, 511 - chất lượng và vị thế của con CPU trong toàn bộ các sản phẩm thuộc cùng dòng.
 - Socket 775, chỉ loại khe cắm của CPU.
- Bus 533, chỉ tốc độ "lõi" của đường giao tiếp giữa CPU và mainboard.
 - 1024K, chỉ bộ nhớ đệm của vi xử lý. Đây là vùng chứa thông tin trước khi đưa vào cho vi xử lý trung tâm (CPU) thao tác.
 - Prescott chính là tên một dòng vi xử lý của Intel. Dòng vi xử lý này có khả năng xử lý video siêu việt nhất trong các dòng vi xử lý cùng công nghệ của Intel. Tuy nhiên, đây là dòng CPU tương đối nóng, tốc độ xung đồng hồ tối đa đạt 3.8 Ghz.

2. Bản mạch chính (mainboard)

- Bản mạch chính chứa đựng những linh kiện điện tử và những chi tiết quan trọng nhất của một máy tính cá nhân như: bộ vi xử lý CPU (central processing unit), hệ thống bus và các vi mạch hỗ trợ. Bản mạch chính là nơi lưu trữ các đường nối giữa các vi mạch, đặc biệt là hệ thống bus.

- Chuẩn AT, ATX

- Các loại Socket: 478, 775, 939...



VÍ DỤ:

Mainboard :ASUS Intel 915GV P5GL-
MX, Socket 775/ s/p 3.8Ghz/ Bus 800/
Sound& Vga, Lan onboard/PCI
Express 16X/ Dual 4DDR400/ 3 PCI/ 4
SATA/ 8 USB 2.0.

➤ Ổ mềm (FDD)



Ổ đĩa mềm bao gồm phần cơ khí và phần điện tử điều khiển động cơ cũng như bộ phận đọc/ghi và giải mã. Ổ đĩa phải đảm bảo tốc độ quay chính xác (300 hoặc 360 vòng/phút với sai số 1 đến 2%). Nó còn cần có khả năng định vị đầu từ chính xác (vài micro met) trong thời gian rất ngắn (vài miligiây).

Có 2 loại đĩa mềm: 5,25 inch và 3,5 inch. Cả hai đều có thể tích hợp mật độ ghi thấp (Low Density - LD), hoặc cao (High Density - HD).

Đặc tính	LD 5,25	HD 5,25	LD 3,5	HD 3,5
Kính thước	5,25	5,25	3,5	3,5
Dung lượng	360Kbyte	1,2 MB	720 Kbyte	1,44MB
Số đường	40	80	80	80
Số sector trong 1 đường	9	15	9	18
Số đầu đọc	2	2	2	2
Số vòng quay/ 1 phút	300	300	300	300
Tốc độ truyền dữ liệu Kbit/s	250	500	250	500

Những thông số chính của 4 loại đĩa mềm

➤ Ổ cứng (HDD)



Nguyên tắc hoạt động của đĩa cứng hoàn toàn tương tự đĩa mềm. Điểm khác nhau căn bản là đĩa cứng có dung lượng lưu trữ lớn hơn nhiều so với đĩa mềm.

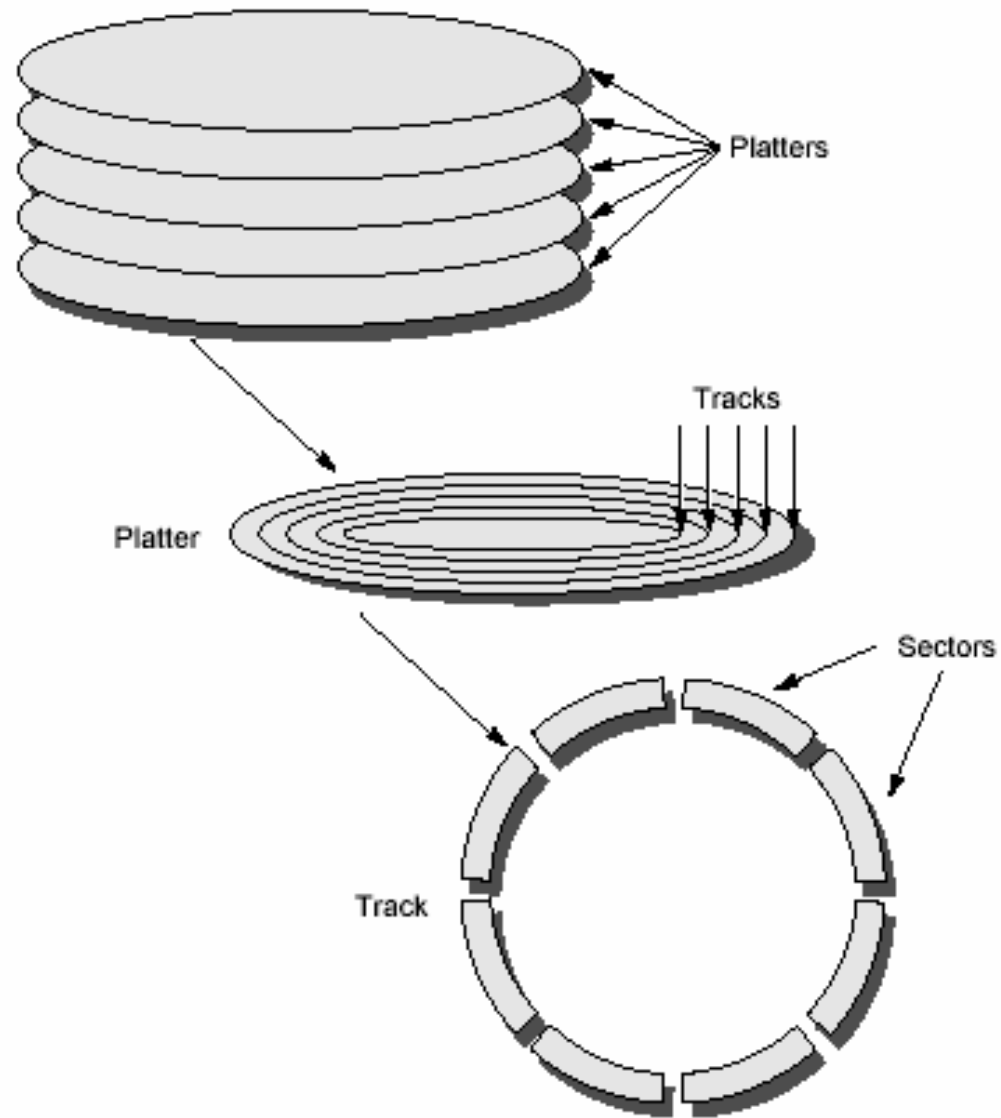
Các thông số chính:

- Tốc độ quay
- dung lượng
- tốc độ đọc/ghi

Đĩa cứng được làm từ vật liệu nền cứng như nhôm, thủy tinh hay gốm. Lớp vật liệu nền được phủ một lớp tiếp xúc bám (nickel) phía trên lớp tiếp xúc bám là màng từ lưu trữ dữ liệu (Cobalt). Bề mặt trên cùng được phủ một lớp chống ma sát (graphit hay saphia).

Thời gian truy nhập được phân loại như sau:

- Chậm: $t > 40\text{ms}$,
- Trung bình: $28\text{ms} < t < 40\text{ms}$.
- Nhanh: $18\text{ms} < t < 28\text{ms}$.
- Cực nhanh: $t < 18\text{ms}$.



Ví dụ các thông số chính của HDD

Characteristics	Seagate ST31401N Elite-2 SCSI Drive
Disk diameter (inches)	5.25
Formatted data capacity (GB)	2.8
Cylinders	2627
Tracks per cylinder	21
Sectors per track	≈ 99
Bytes per sector	512
Rotation speed (RPM)	5400
Average seek in ms (random cylinder to cylinder)	11.0
Minimum seek in ms	1.7
Maximum seek in ms	22.5
Data transfer rate in MB/sec	≈ 4.6

➤ Ổ CD, CDR/W, DVD và DVD R/W

Thông tin được lưu trữ trên đĩa quang dưới dạng thay đổi tính chất quang trên bề mặt đĩa. Tính chất này được phát hiện qua chất lượng phản xạ một tia sáng của bề mặt đĩa. Tia sáng này thường là một tia LASER với bước sóng cố định (790nm đến 850nm). Bề mặt đĩa được thay đổi khi ghi để có thể phản xạ tia laser tốt hoặc kém.

- CD-ROM (compact disk read only memory):
- CD-R(RECORDABLE COMPACT DISK)
- CD-WR (writeable/readable compact disk)
- DVD (Digital versatile disc) và DVD R/W



Bộ nhớ RAM - DRAM, SDRAM, DDR SDRAM...

- sức chứa
- tốc độ truy cập
- interface

Bàn phím (keyboard)

- Thông dụng nhất là các loại MF 101, MF102
- Các cổng bàn phím: COM, PS/2, USB

Chuột (mouse)

Có 3 loại chuột: cơ, quang và cơ quang

Dùng các cổng: LPT, COM, PS/2, IR, USB



Card màn hình (VGA Card)

Năm	Chuẩn	ý nghĩa	Kích thước	Số màu
1981	CGA	Colour Graphics Adaptor	640 x 200 160 x 200	Không, 16
1984	EGA VGA	Enhanced Graphics Adaptor Video Graphics Array	640 x 350 640 x 480 320 x 200	64 262144 256
1987	XGA	Extended Graphics Array	800 x 600 1024x768	16.7 triệu 65536
1990	SXGA UXGA	Super Extended Graphics Array Ultra XGA	1280x 1024 1600 x 1200	65,536 65,536

Màn hình (Monitor)

- Màn hình tia âm cực (cathode ray tube),
- Màn hình tinh thể lỏng (liquid crystal display),
- Màn hình plasma (plasma display),
- Màn hình công nghệ mới.

Độ phân giải - kích thước chi tiết nhỏ nhất và đo được của một thiết bị hiển thị.

mật độ điểm ảnh - số điểm ảnh trên một đơn vị chiều dài (dpi - dot per inch). Độ phân giải được phân loại như sau:

Kích thước màn hình thường là 640x480, 800x600 hay 1024x768. Kích thước điểm ảnh cần được thiết kế để tỷ lệ chiều ngang và chiều dọc của màn hình là 4:3.

Một màu bất kỳ có thể biểu diễn qua **ba màu cơ bản: đỏ, xanh lục, xanh nước biển** tùy theo độ đậm nhạt (gray scale). Độ sâu màu (color depth) là số màu có thể hiển thị được cho một điểm ảnh. Tùy theo số bit được dùng để hiển thị màu ta phân loại màn hình theo màu như sau:

Đen trắng 1 bit (2 màu),

Màu CGA 4 bit (16 màu),

Màu giả (pseudo color) 8 bit (256 màu),

Màu (high color) 16 bit,

Màu thật (true color) 24 bit

Màu siêu thật (highest color) 32 bit

Card mạng (Network adapter)

Dùng để kết nối 1 máy tính
vào 1 mạng LAN



Modem

Kết nối máy tính với Internet
thông qua đường dây điện thoại

Câu hỏi ôn tập

- Liệt kê các thiết bị
 - Nhập?
 - Xuất?
 - Xử lý?
 - Lưu trữ?
- Bạn hãy đề xuất một cấu hình máy tính tối ưu với số tiền 1000USD (về nhà).

Chương II : Mạch Số

Đại Cương

- Mạch tích hợp
- Chip
- Cách đóng gói chip
- Mức tích hợp
- Công nghệ mạch

Công Luận Lý

Đại Số Bun (Boolean)

Bản Đồ Karnaugh

2.1. Đại Cương

- Mạch số là mạch điện tử hoạt động ở hai mức cao và thấp. Thường biểu diễn trạng thái cao là 1, trạng thái thấp là 0.

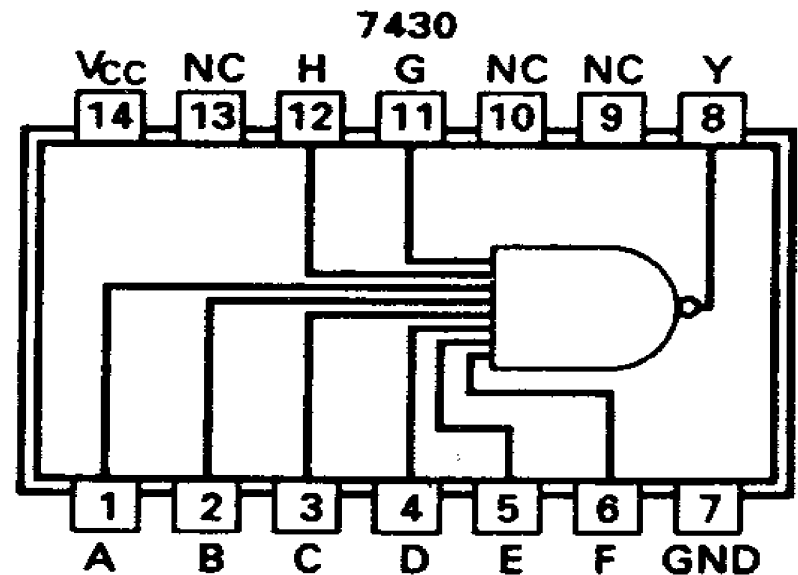
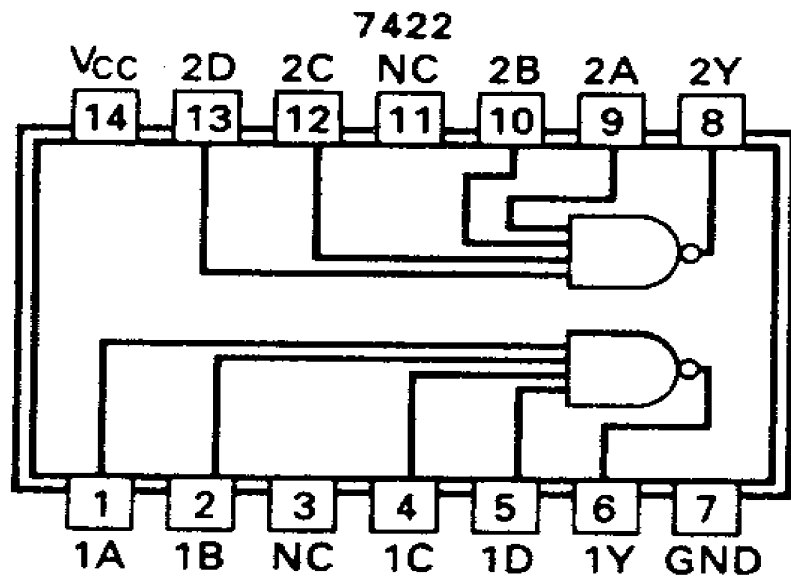
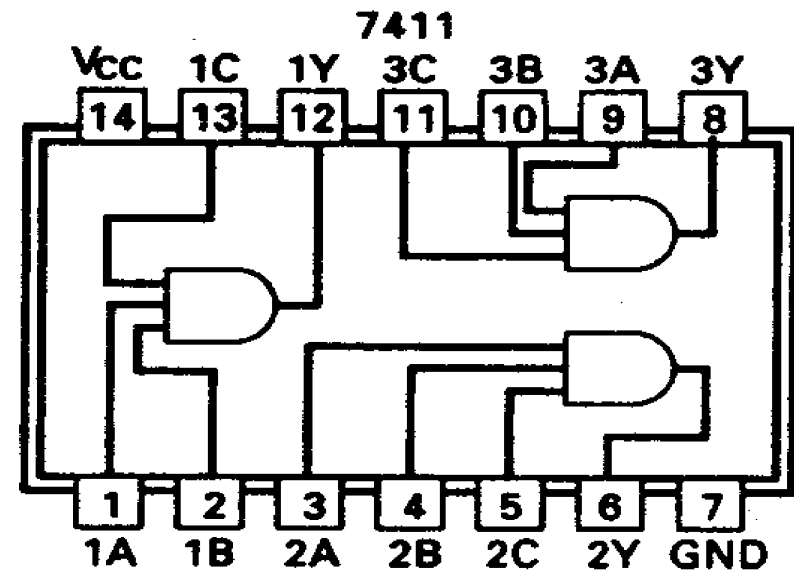
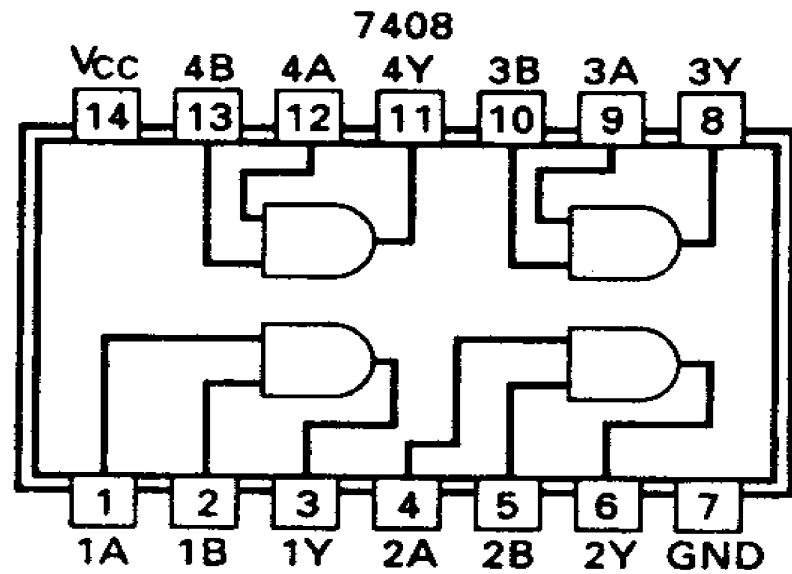
Mạch Tích hợp

- Các linh kiện điện tử được gắn trên cùng một bản mạch và nối với nhau thông qua các đường khắc dẫn tín hiệu trên bản mạch này. Các mạch này ngày càng thu nhỏ lại gọi là mạch tích hợp – Integrated circuit (IC)

IC được chia thành các loại dưới đây
tùy thuộc vào số lượng cổng trên nó

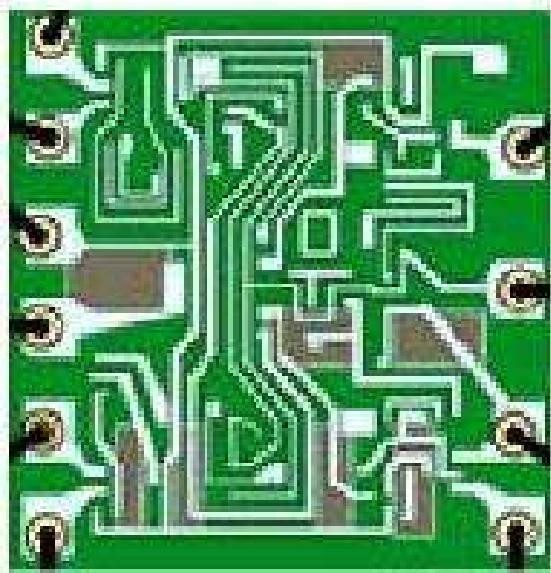
- Mạch SSI (cỡ nhỏ): 1-10 cổng
- Mạch MSI (trung bình): 10-100 cổng
- Mạch LSI (cỡ lớn): 100-100.000 cổng
- Mạch VLSI (rất lớn): > 100.000 cổng

Một số vi mạch SSI



CHIP

Các IC được nén lại và đóng gói vào trong 1 vỏ bọc bằng gốm (Ceramic), hoặc chất dẻo có các chân ra ngoài gọi là CHIP.



Các kiểu đóng gói CHIP

- Dual Inline Package (DIP)
- Pin Grid Array (PGA)
- Plastic Quad Flat Pack



Mức tích hợp

- là khả năng chứa và sắp xếp các cổng trên cùng một chip
- Mạch tích hợp cỡ nhỏ (Small Scale Intergrate - SSI):
1 - 10 cổng
- Mạch tích hợp cỡ trung bình (Medium SI - MSI):
10 - 100 cổng
- Mạch tích hợp cỡ lớn (LSI): 100 – 100.000 cổng
- Mạch tích hợp cỡ cực lớn (VLSI): > 100.000 cổng và giới hạn trên hiện tại là từ 1 đến 2 triệu transistor.

Các họ lớn trong công nghệ sản xuất mạch

Lưỡng cực - bipolar

- Mạch TTL (Transistor-Transistor Logic)
- Mạch logic ghép cực phát ECL (Emitter-Coupled Logic)

Chất bán dẫn oxít kim loại

- MOS (Metal-oxide semiconductor)
- PMOS p-channel MOS
- NMOS n-channel MOS
- CMOS Complementary MOS

2.2. Cổng luận lý

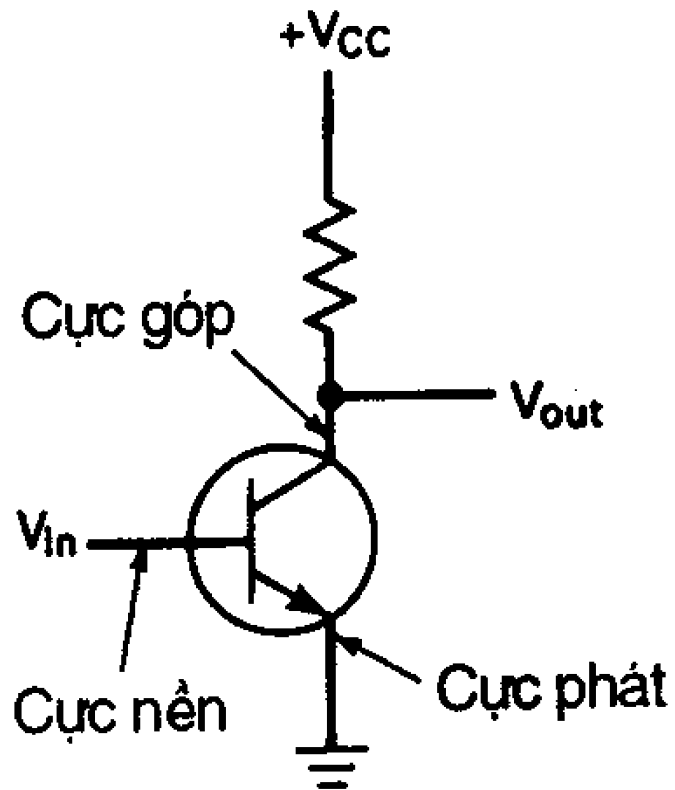
Mạch số là mạch trong đó chỉ hiện diện hai giá trị logic. Thường tín hiệu giữa 0 và 1 volt đại diện cho số nhị phân 0 và tín hiệu giữa 2 và 5 volt – nhị phân 1.

Cổng – cơ sở phần cứng, từ đó chế tạo ra mọi máy tính số

Gọi là cổng luận lý vì nó cho kết quả lý luận của đại số logic như nếu A đúng và B đúng thì C đúng (cổng A AND B = C)

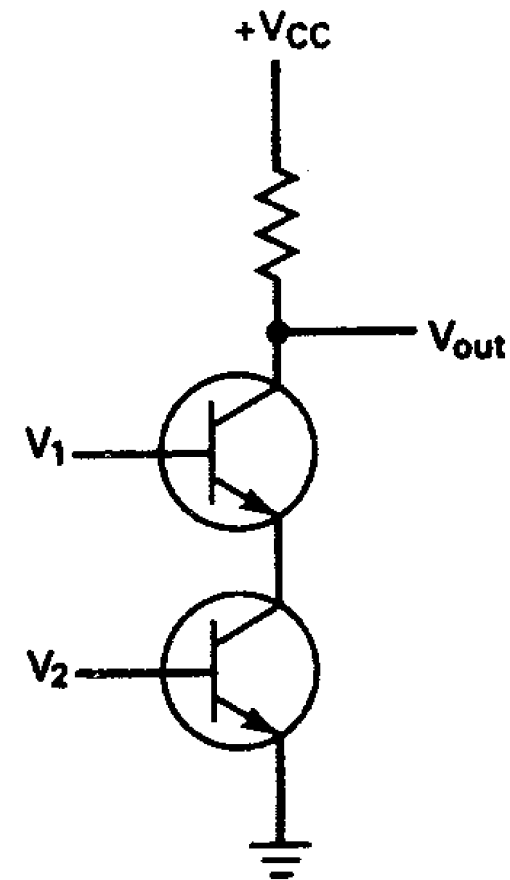
- Bộ chuyển đổi transistor – cổng (gate): Cực góp (collector), cực nền (base), cực phát (emitter)

a)



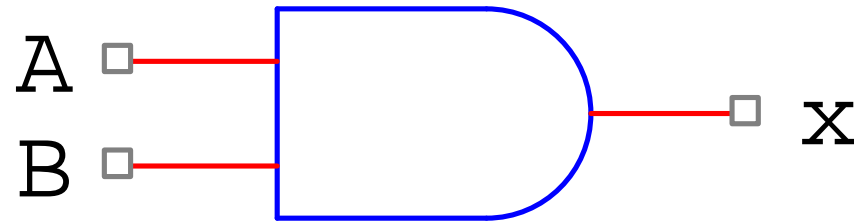
Cổng NAND

b)



Các cổng cơ bản của logic số

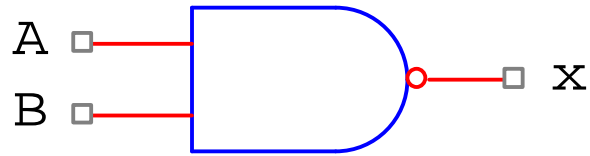
- AND
- OR
- Inverter
- NAND
- NOR
- XOR (exclusive-OR)
- NXOR
- Hãy lập bảng chân trị cho các cổng còn lại?



A	B	X
0	0	0
0	1	0
1	0	0
1	1	1

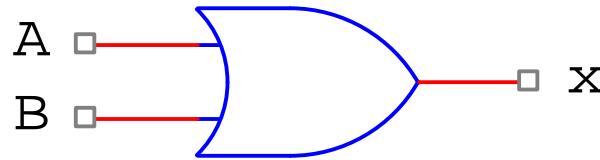
AND

NAND



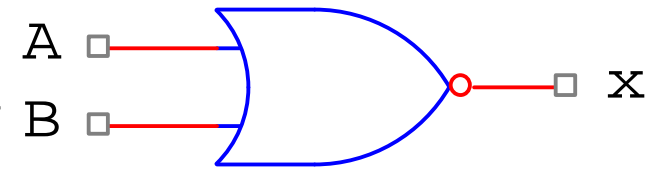
A	B	X
0	0	1
0	1	1
1	0	1
1	1	0

OR



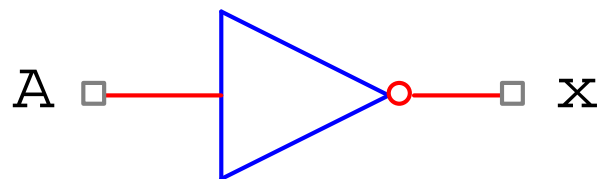
A	B	X
0	0	0
0	1	1
1	0	1
1	1	1

NOR

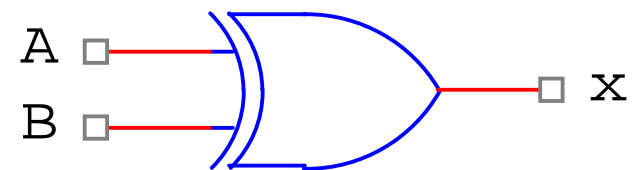


A	B	X
0	0	1
0	1	0
1	0	0
1	1	0

NOT (Inverter)



A	X
0	1
1	0



XOR

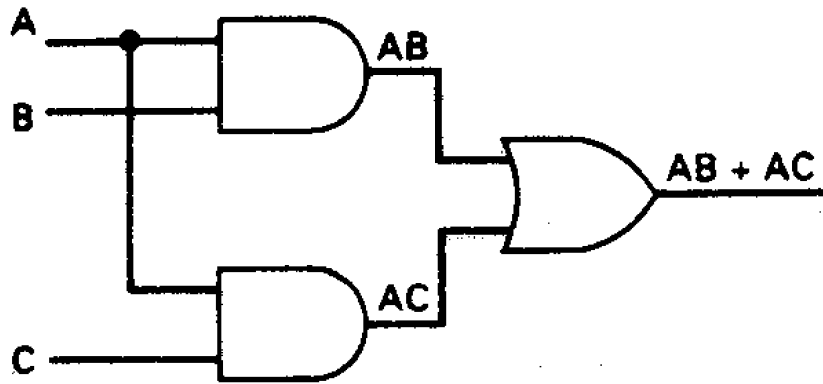
2.3. Đại số Bun (Boolean Algebra)

- Đại số Boolean được lấy theo tên người khám phá ra nó, nhà toán học người Anh George Boole.
- Đại số Boolean là môn đại số trong đó biến và hàm chỉ có thể lấy giá trị 0 và 1.
- Đại số boolean còn gọi là đại số chuyển mạch (switching algebra)

Đại số Bun (Boolean Algebra)

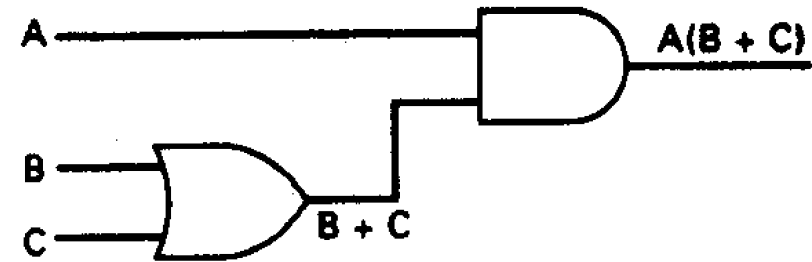
Tên	Dạng AND	Dạng OR
Định luật thống nhất	$1A = A$	$0 + A = A$
Định luật không	$0A = 0$	$1 + A = 1$
Định luật Idempotent	$AA = A$	$A + A = A$
Định luật nghịch đảo	$A\bar{A} = 0$	$A + \bar{A} = 1$
Định luật giao hoán	$AB = BA$	$A + B = B + A$
Định luật kết hợp	$(AB)C = A(BC)$	$(A+B)+C = A + (B+C)$
Định luật phân bố	$A + BC = (A + B)(A + C)$	$A(B+C) = AB + AC$
Định luật hấp thụ	$A(A + B) = A$	$A + AB = A$
Định luật De Morgan	$\overline{AB} = \bar{A} + \bar{B}$	$\bar{A} + \bar{B} = \overline{AB}$

Mạch tương đương



A	B	C	AB	AC	AB + AC
0	0	0	0	0	0
0	0	1	0	0	0
0	1	0	0	0	0
0	1	1	0	0	0
1	0	0	0	0	0
1	0	1	0	1	1
1	1	0	1	0	1
1	1	1	1	1	1

(a)



A	B	C	A	B + C	A(B + C)
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	1	0
0	1	1	0	1	0
1	0	0	1	0	0
1	0	1	1	1	1
1	1	0	1	1	1
1	1	1	1	1	1

(b)

Mạch tương đương

Hai công thức sau đây có tương đương không?

$$F=ab+bc+cd$$

$$G=a(b+c)+dc$$

Rút gọn công thức sau: $F=(d \text{ Or } e)$
 $\text{And (Not } e)$

Cho công thức $f= (A \text{ XOR } B) \text{ NOR } (A \text{ And } C)$.
Lập bảng chân trị và vẽ sơ đồ mạch của công thức trên.

2.4. Bản đồ Karnaugh

		B	
		0	1
A	0	0	1
	1	2	3

a) Bản đồ 2 biến

		BC			
		00	01	11	10
A	0	0	1	3	2
	1	4	5	7	6

b) Bản đồ 3 biến

		CD			
		00	01	11	10
AB	00	0	1	3	2
	01	4	5	7	6
	11	12	13	15	14
	10	8	9	11	10

c) Bản đồ 4 biến

Câu hỏi ôn tập

Vẽ hình các cổng AND, OR, XOR, NOT, NAND, NOR và lập bảng chân trị của chúng?

Hãy vẽ mạch dùng cổng NAND thay cho cổng NOT và AND.

Hãy vẽ sơ mạch của công thức sau:
 $f = AB + BC$

Hãy vẽ mạch dùng cổng NAND và NOR thay cho tất cả các cổng khác.

Chương III:

Những mạch logic số cơ bản

3.1. Mạch kết hợp (Combinational circuit)

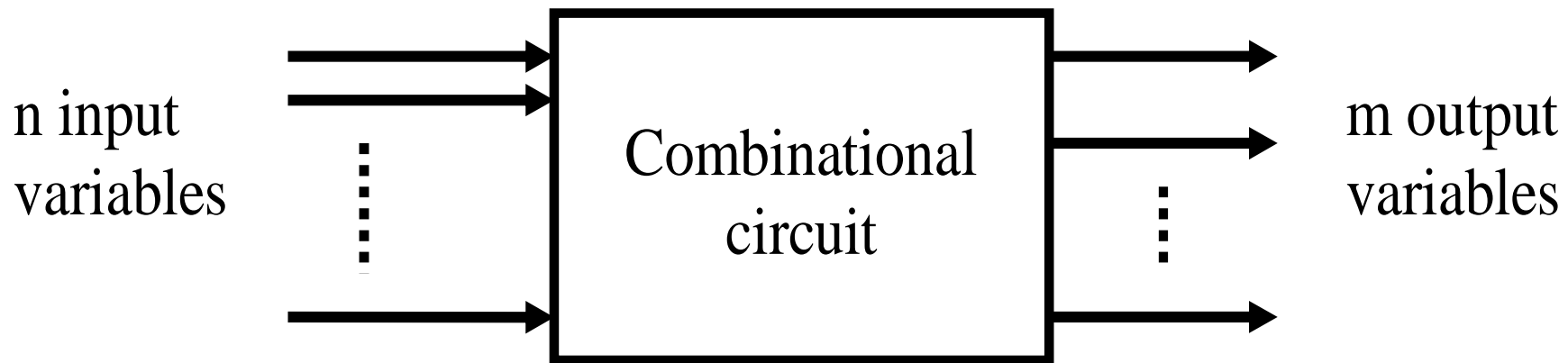
3.2. Mạch Giải Mã & Mã Hóa

3.3. Mạch Tuần Tự

3.1. Mạch kết hợp (tổ hợp) (Combinational circuit)

1. Định nghĩa

Mạch kết hợp là tổ hợp các công luận lý kết nối với nhau tạo thành một bản mạch có chung một tập các ngõ vào và ra.



Lược đồ khối mạch kết hợp

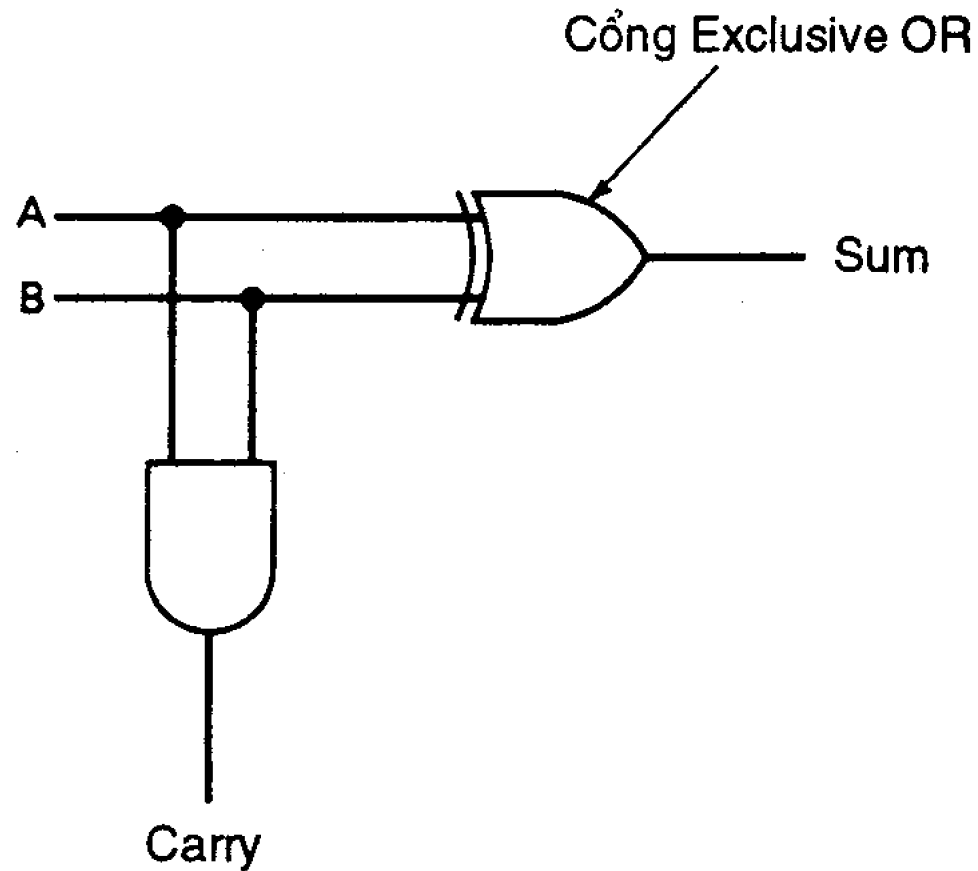
2. Các bước thiết kế mạch kết hợp

1. Lập bảng chân trị xác định mối quan hệ giữa nhập và xuất
2. Dựa vào bảng chân trị, xác định hàm cho từng ngõ ra
3. Dùng đại số boolean hoặc bản đồ Karnaugh để đơn giản các hàm ngõ ra
4. Vẽ sơ đồ mạch theo các hàm đã đơn giản

3. Mạch cộng (adder)

a) bộ nửa cộng (half adder)

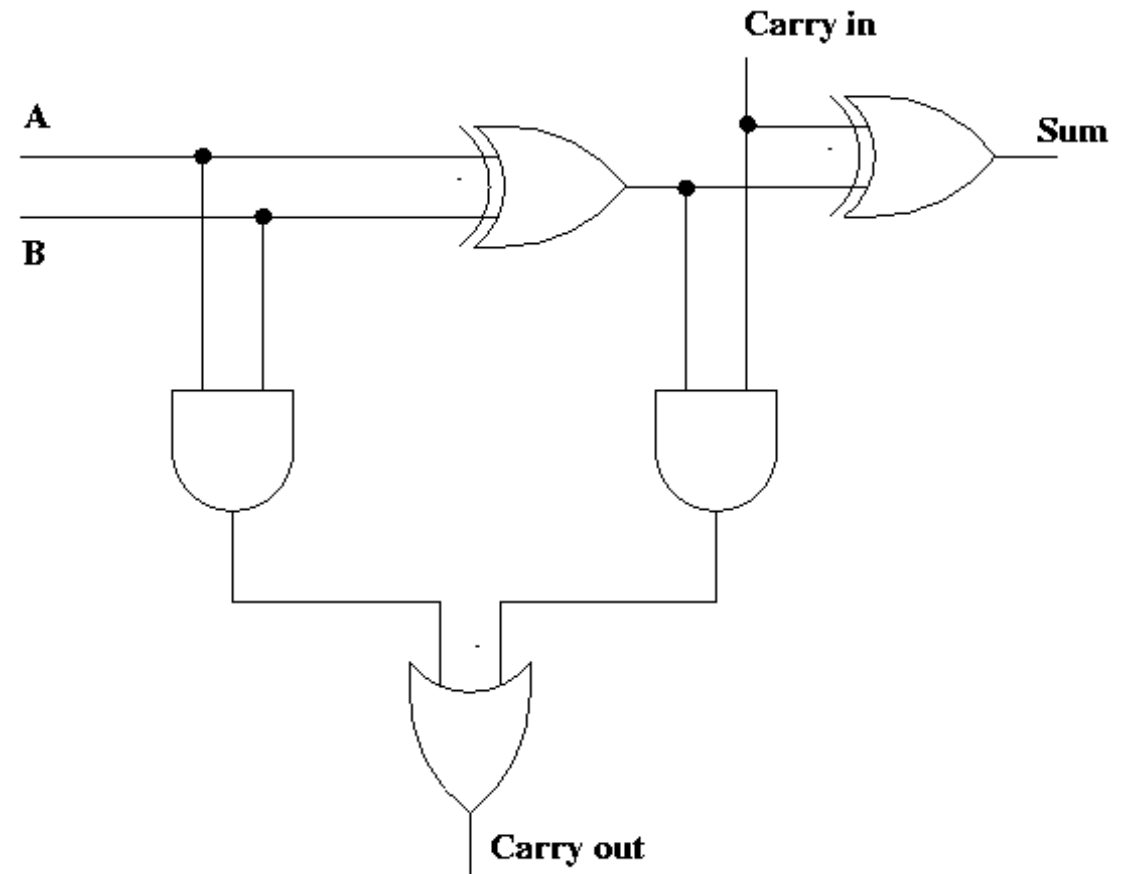
A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



Bảng chân trị và mạch cho bộ nửa cộng

b) Mạch cộng đầy đủ (full addder)

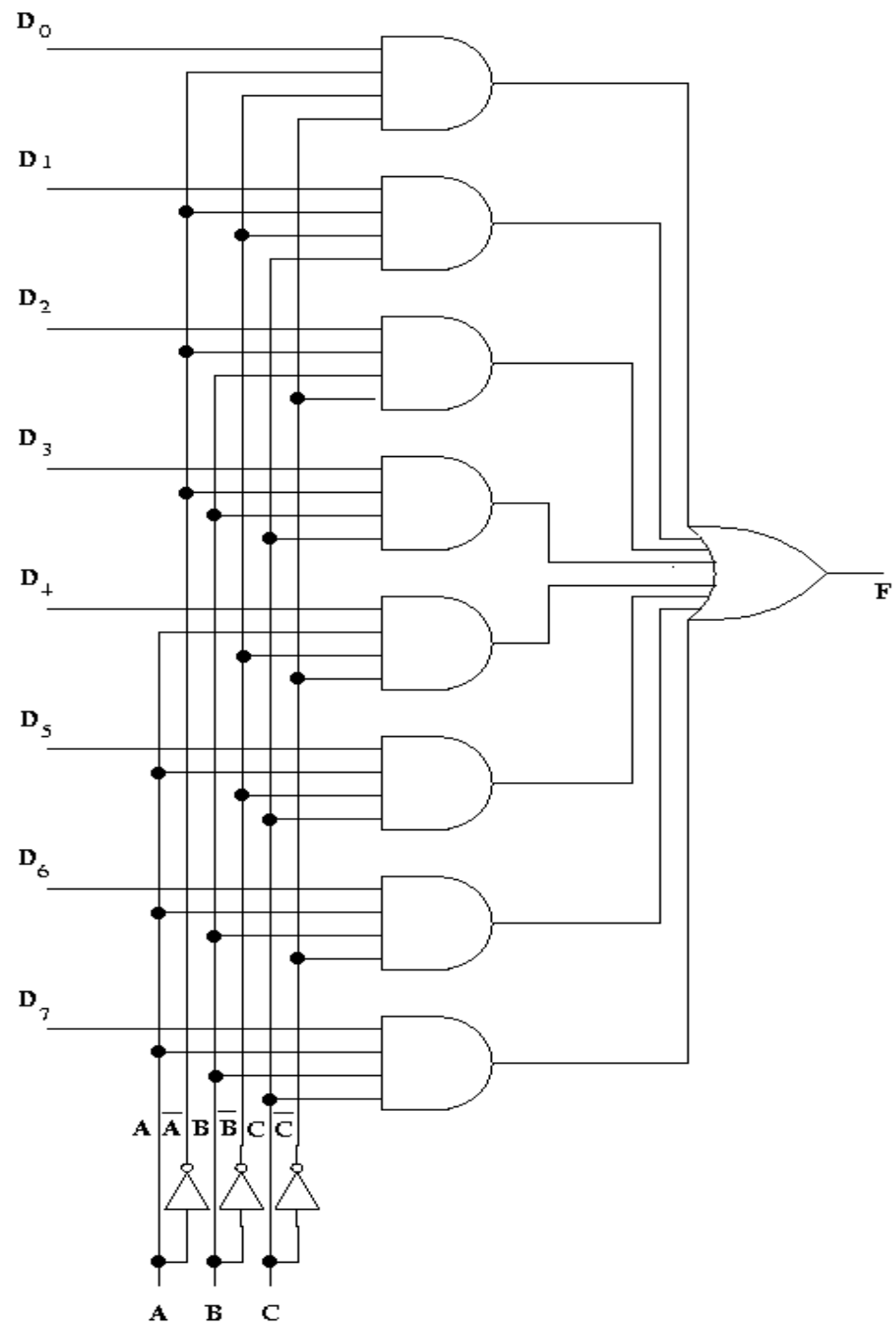
A	B	Carry in	Sum	Carry out
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



c) Mạch trừ một bit

Lập bảng chân trị và vẽ sơ đồ mạch để thiết kế mạch trừ bit a – bit b cho kết quả bit hiệu h và bit nhớ n ?

4. Bộ dồn kênh (Multiplexer) 8 đầu vào

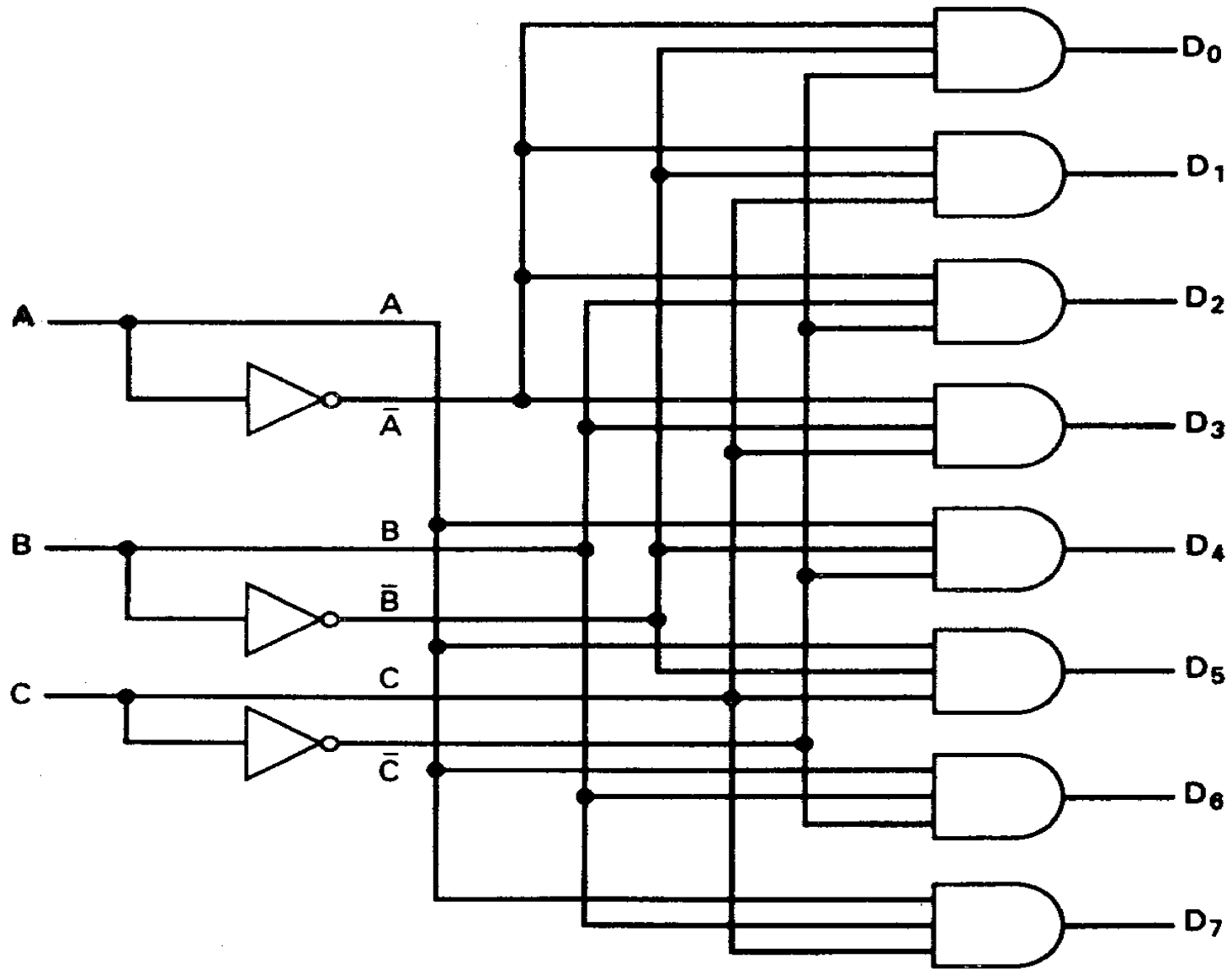


3.2. Mạch Giải Mã & Mã Hóa

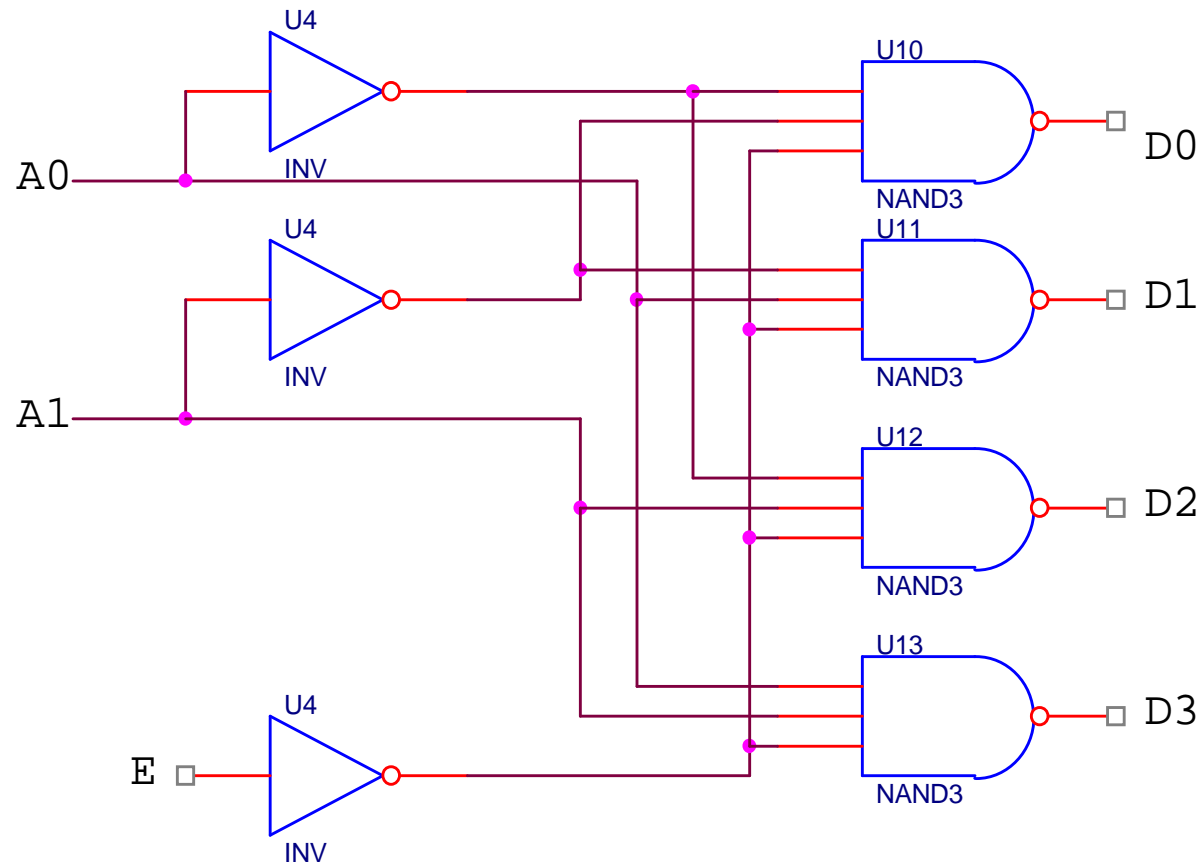
1. Mạch giải mã 3-8

A	B	C	D0	D1	D2	D3	D4	D5	D6	D7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

Sơ đồ mạch giải mã 3-8



2. Mạch giải mã dùng cổng NAND

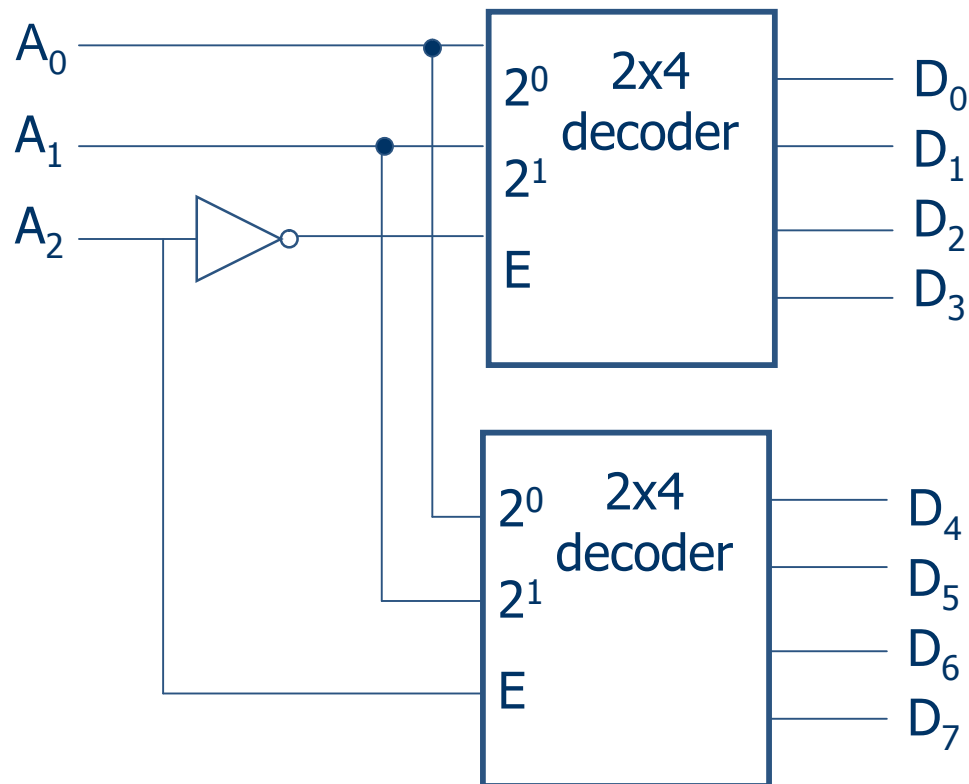


E	A1	A0	D0	D1	D2	D3
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0
1	x	x	1	1	1	1

Mạch giải mã 2-4 với cổng NAND

3. Mở rộng mạch giải mã

Trong trường hợp cần mạch giải mã với kích cỡ lớn ta có thể ghép 2 hay nhiều mạch nhỏ hơn lại để được mạch cần thiết



E	A1	A0	D0	D1	D2	D3
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1
0	x	x	0	0	0	0

4. Mạch mã hóa

Thực hiện tác vụ ngược lại với mạch giải mã. Mạch mã hóa có 2^n (hoặc ít hơn) ngõ nhập và n ngõ xuất.

Ví dụ mạch mã hóa bát phân sang nhị phân

(8- \rightarrow 2)

D7	D6	D5	D4	D3	D2	D1	D0	A₂	A₁	A₀
0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	1	0	0	0	1
0	0	0	0	0	1	0	0	0	1	0
0	0	0	0	1	0	0	0	0	1	1
0	0	0	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	0	1	0	1
0	1	0	0	0	0	0	0	1	1	0
1	0	0	0	0	0	0	0	1	1	1

3.3. Mạch tuần tự

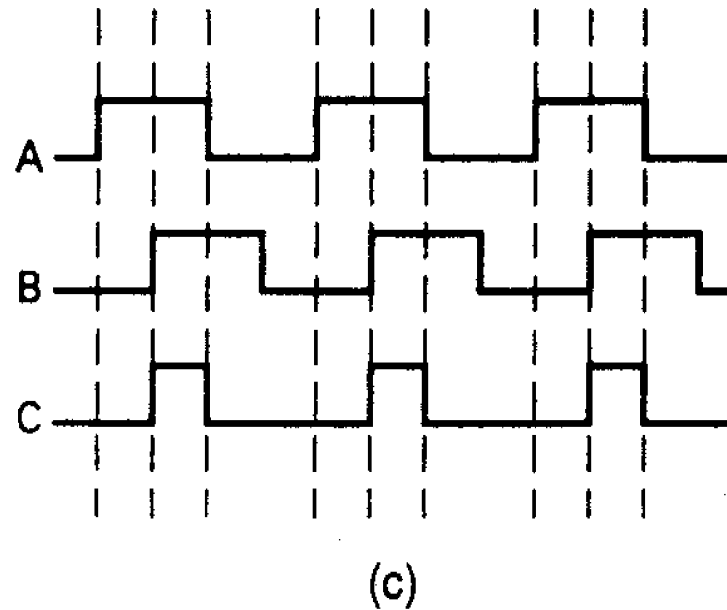
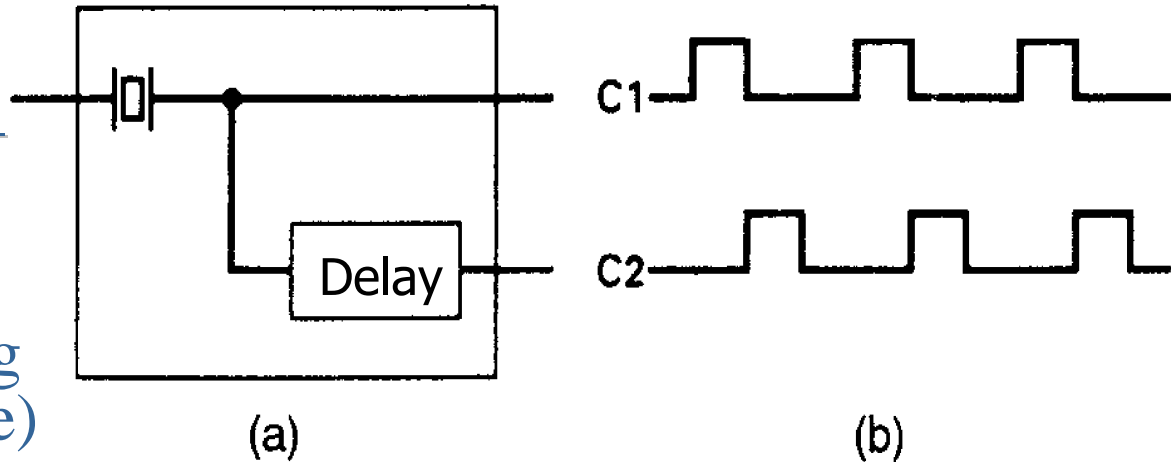
1. Xung đồng hồ

h.a) Đồng hồ (clock) – bộ phát tần (impulse generator)

- thời gian chu kỳ đồng hồ (clock cycle time)

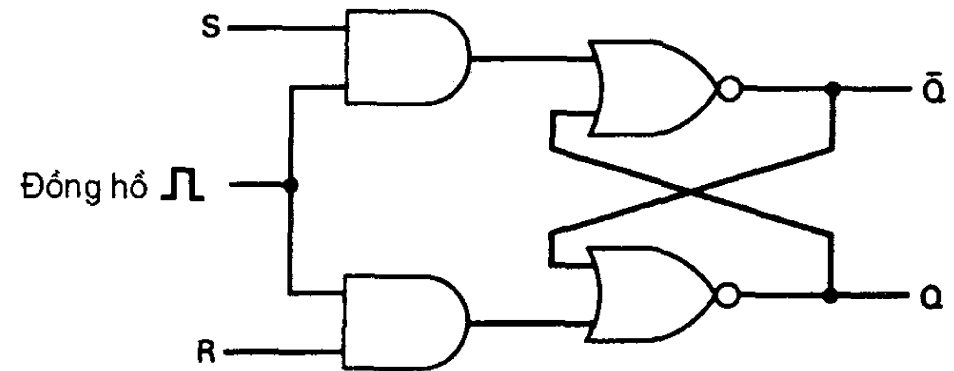
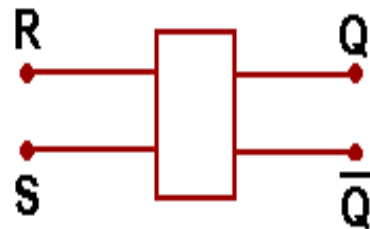
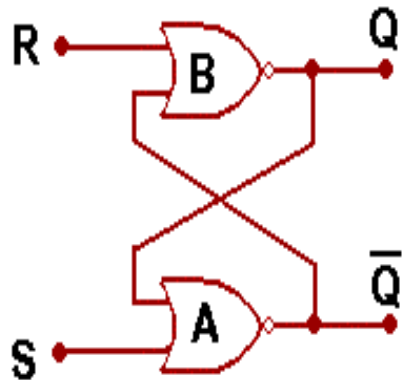
h.b – giảm độ thời gian của tín hiệu đồng hồ (4 tín hiệu thời gian cho các sự kiện khác nhau)

h.c – Sự sinh tín hiệu đồng hồ không cân xứng.



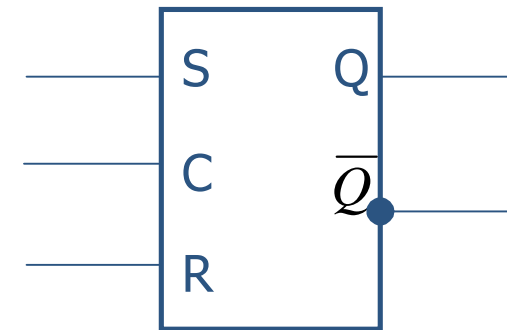
2. Chốt (Mạch lật)

a) Sơ đồ và ký hiệu chốt SR(mạch lật)



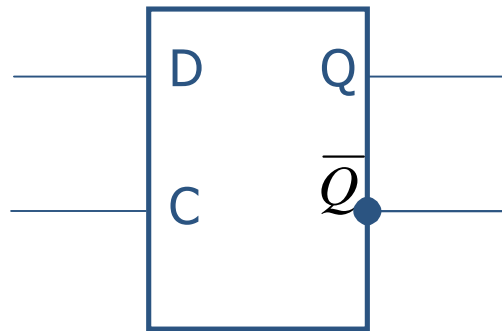
a) Chốt SR không dùng tín hiệu đồng hồ

S	R	Q(t)	Q(t+1)
0	0	Q(t)	No change
0	1	0	Clear to 0
1	0	1	Set to 1
1	1	X	Indeterminate



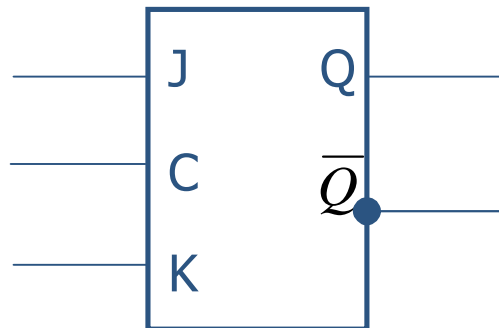
b) Chốt SR dùng tín hiệu đồng hồ

b) Chốt D điều khiển bằng xung đồng hồ



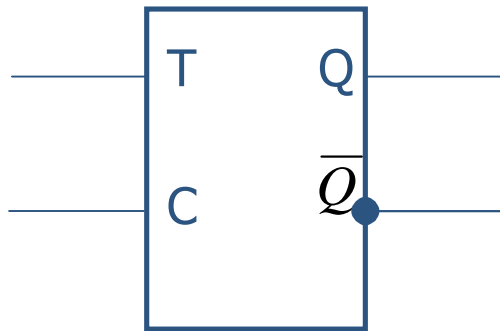
D		$Q(t+1)$
0	0	Clear to 0
1	1	Set to 1

c) Chốt JK điều khiển bằng xung đồng hồ



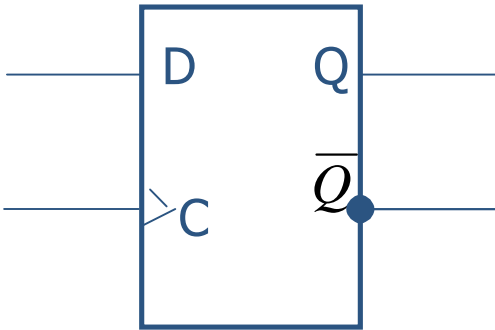
J	K	$Q(t+1)$	
0	0	$Q(t)$	No change
0	1	0	Clear to 0
1	0	1	Set to 1
1	1	$\bar{Q}(t)$	Complement

b) Chốt T điều khiển bằng xung đồng hồ

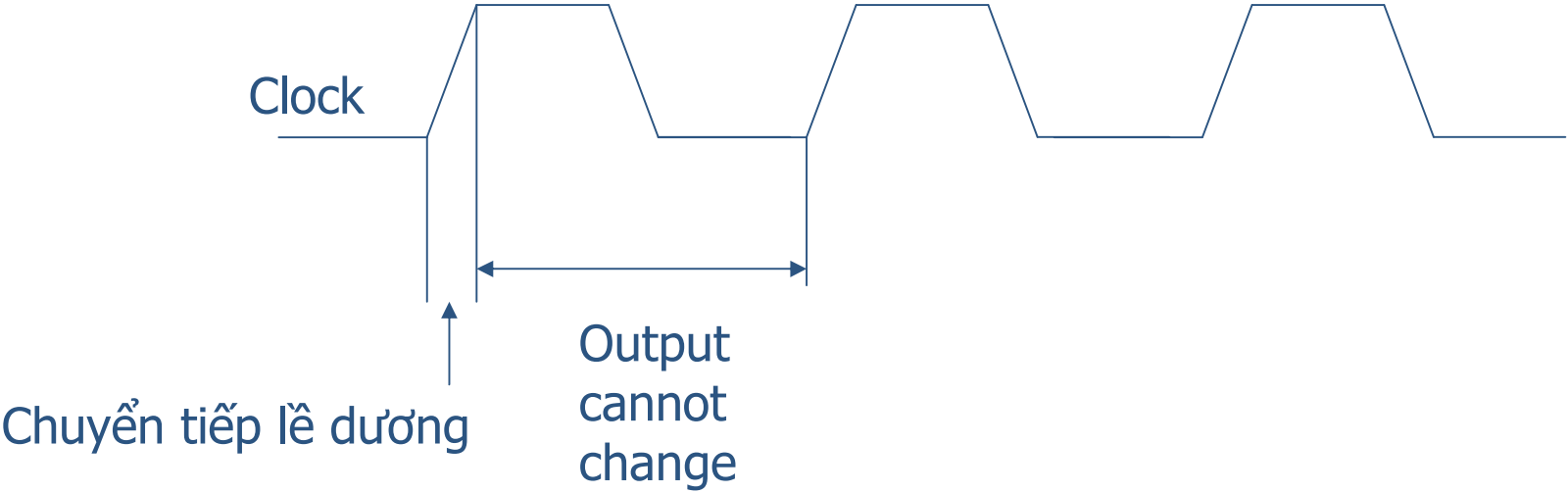


T	Q(t+1)	
0	Q(t)	No change
1	$\bar{Q}(t)$	Complement

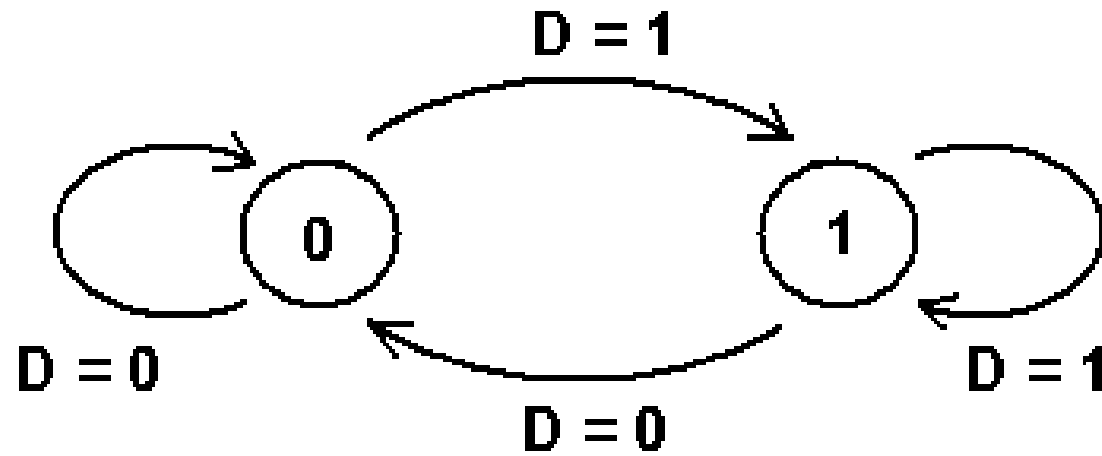
3. Mạch lật lẽ D(Flip-flop)



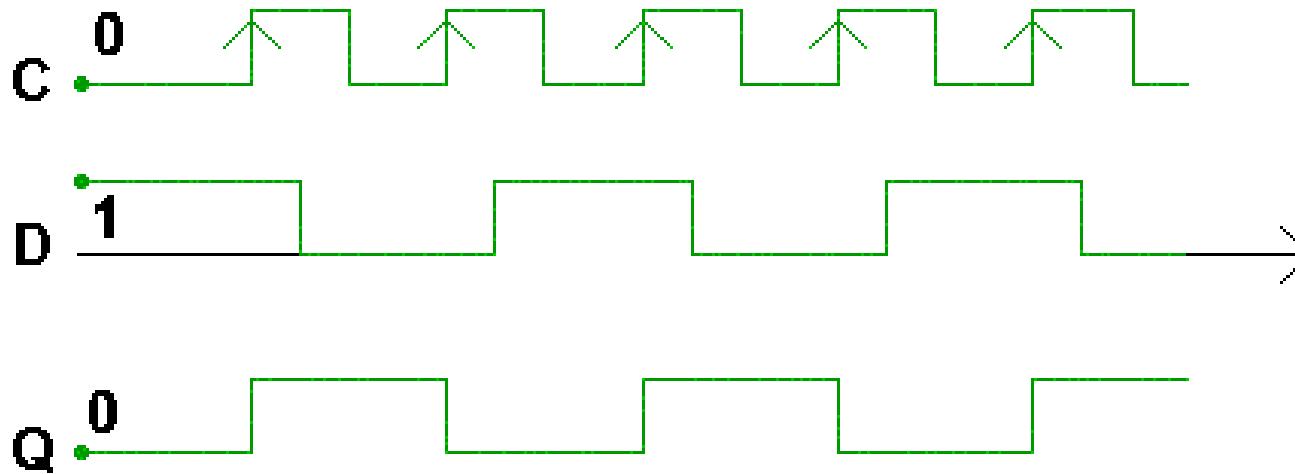
D	Q(t+1)
0	0 Clear to 0
1	1 Set to 1



3. Mạch lật lẽ D(Flip-flop)



Biểu đồ trạng thái



Đồ thị dạng tín hiệu

4. Bảng kích thích

Mạch lật SR

$Q(t)$	$Q(t+1)$	S	R
0	0	0	X
0	1	1	0
1	0	0	1
1	1	X	0

Mạch lật D

$Q(t)$	$Q(t+1)$	D
0	0	0
0	1	1
1	0	0
1	1	1

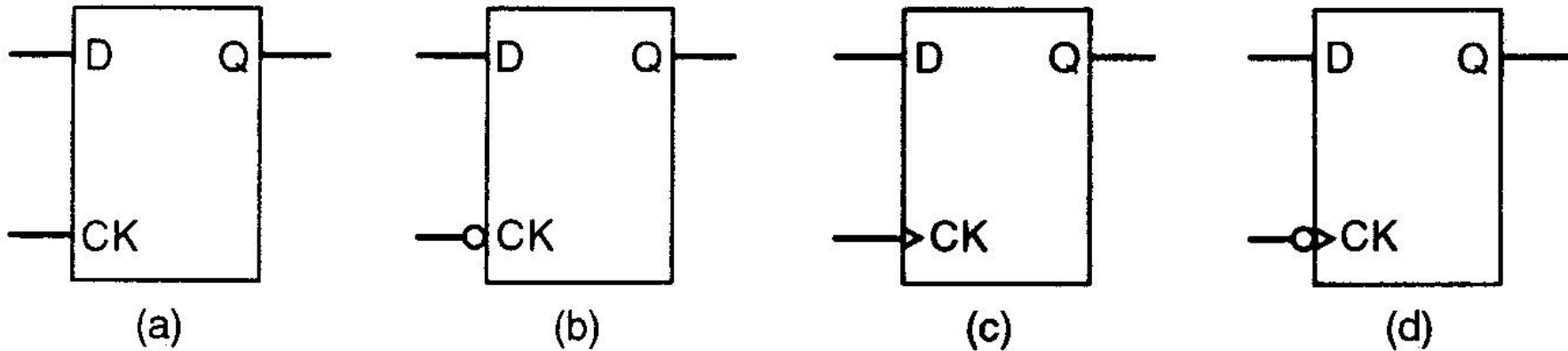
Mạch lật JK

$Q(t)$	$Q(t+1)$	J	K
0	0	0	X
0	1	1	x
1	0	x	1
1	1	X	0

Mạch lật T

$Q(t)$	$Q(t+1)$	T
0	0	0
0	1	1
1	0	1
1	1	0

Mạch Flip flop



Chốt D và flip-flop

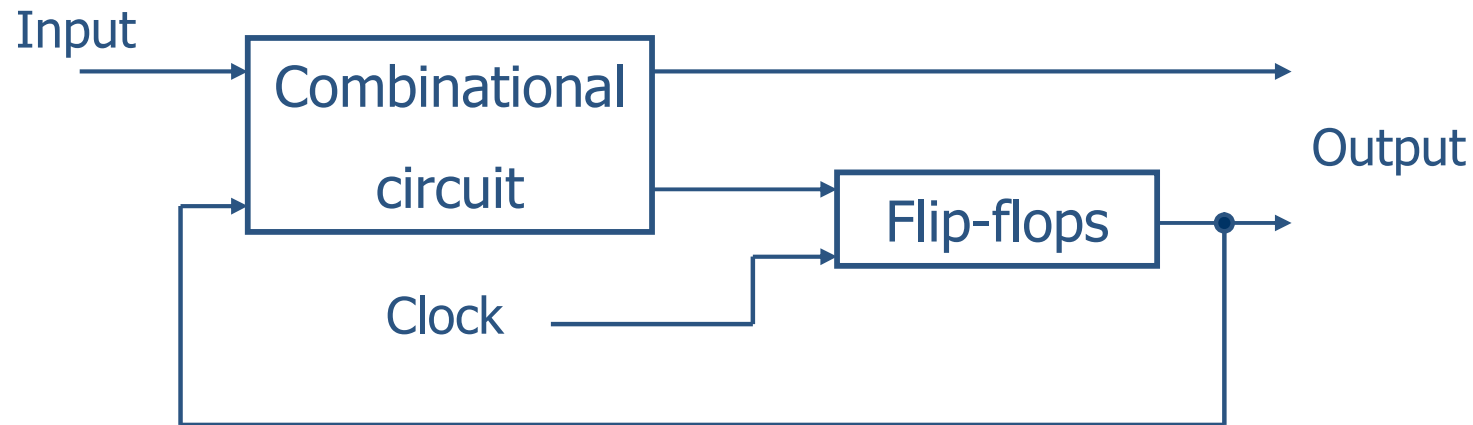
Làm sao xác định tín hiệu đầu ra của các mạch FlipFlop trên?

Cho tín hiệu D : 10101010

Cho tín hiệu CK: 01010101 với $Q(0)=0$

Xác định tín hiệu Q khi dùng mạch FlipFlop (a)

5. Mạch tuần tự



Quy trình thiết kế mạch tuần tự

Bước 1: Chuyển đặc tả mạch sang lược đồ trạng thái

Bước 2: lược đồ trạng thái => bảng trạng thái

Bước 3: Từ bảng trạng thái viết hàm cho các ngõ nhập của Flip-flops

Bước 4: vẽ sơ đồ mạch

Câu hỏi ôn tập

- Vẽ sơ đồ mạch cộng 2 bit với 2 bit có nhớ: $a_2a_1 + b_2b_1 \rightarrow s_2s_1$ và một bit nhớ carry.
- Trình bày về mạch 3-8 và 8-3? Ba bit 101 và tám bit 1000 0000 sẽ được giải mã và mã hóa thành 8 bit và 3 bit gì qua các mạch 3-8 và 8-3 này?

Lập bảng chân trị và vẽ sơ đồ mạch để thiết kế mạch trừ bit a – bit b – bit MTr (mượn trước) cho kết quả bit hiệu h và bit MTh(mượn thêm)

Chương IV: THANH GHI & BỘ NHỚ

1. Bộ nhớ

- Bit
- Địa chỉ bộ nhớ
- Thứ tự byte
- Mã sửa lỗi
- Bộ nhớ thứ cấp
 - Băng từ
 - Đĩa từ
 - Đĩa mềm
 - Đĩa quang

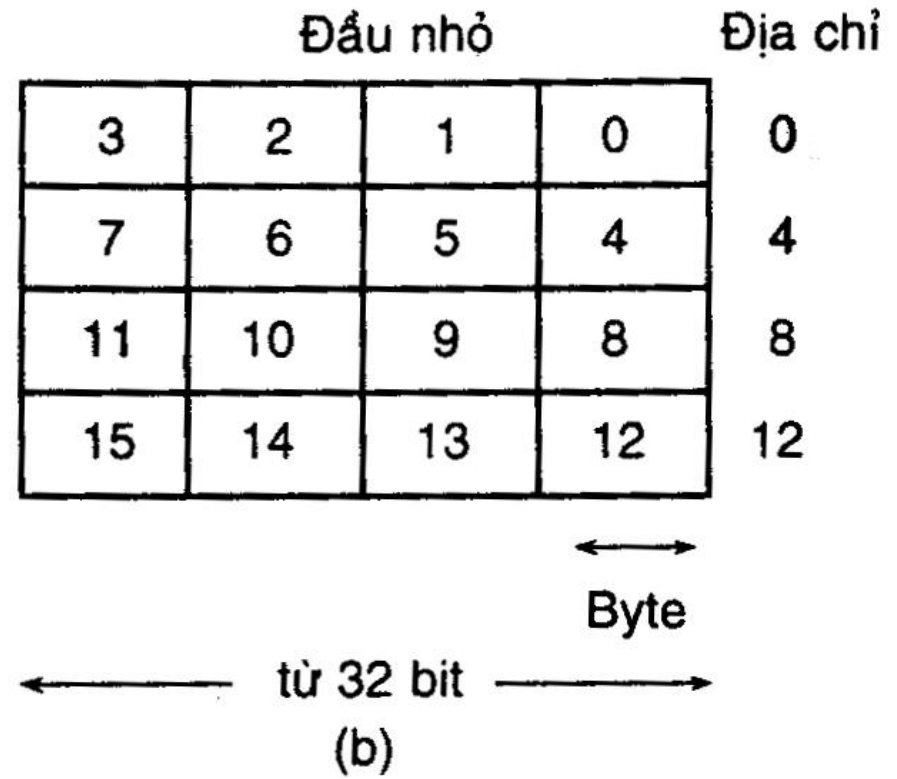
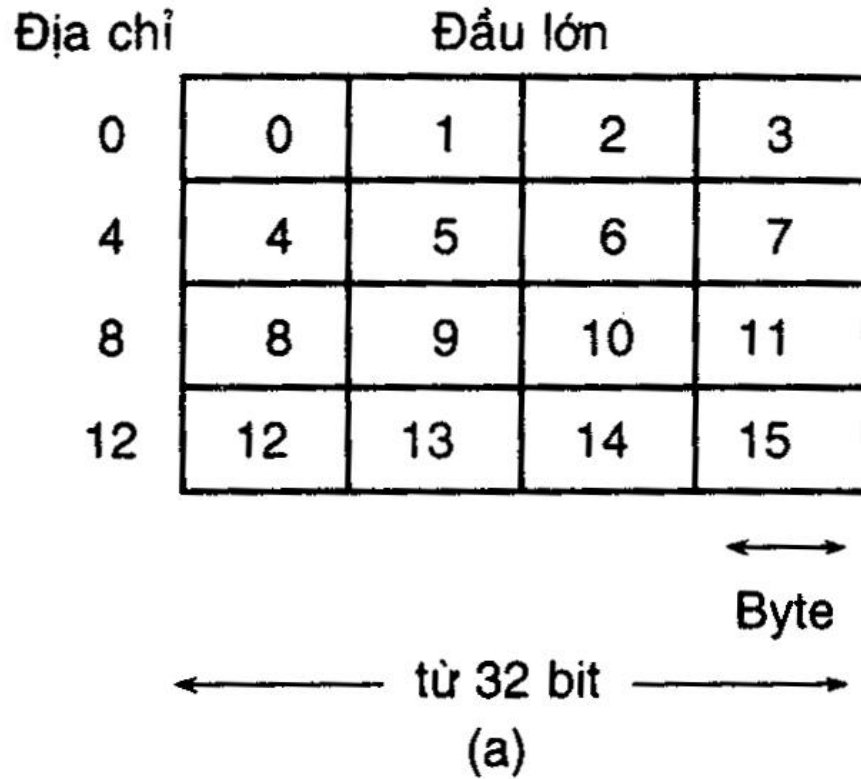
2. Linh kiện cơ bản của hệ thống bộ nhớ

- Chốt
- Flip-flop và thanh ghi
- Tổ chức bộ nhớ
- Thuộc tính của bộ nhớ

1. BỘ NHỚ

- Bộ nhớ (**memory**) là thành phần lưu trữ chương trình và dữ liệu trong máy tính.
- **Bit** – Đơn vị cơ bản của bộ nhớ là số nhị phân, gọi là **bit**.
- **Địa chỉ bộ nhớ** - Bộ nhớ gồm một số ô (hoặc vị trí), mỗi ô (**cell**) có thể chứa một mẫu thông tin. Mỗi ô gắn một con số gọi là địa chỉ (**address**), qua đó chương trình có thể tham chiếu nó.
 - Tất cả các ô trong bộ nhớ đều chứa cùng số bit.
 - Các ô kế cận có địa chỉ liên tiếp nhau.
- Ô là đơn vị có thể lập địa chỉ nhỏ nhất -> chuẩn hóa ô 8 bit, gọi là **byte**. Byte nhóm lại thành từ (**word**) – *hầu hết các lệnh được thực hiện trên từ.*

- Thứ tự byte



Mã Hamming

- **Mã sửa lỗi** – Bộ nhớ đôi khi bị lỗi do xung đột điện áp hoặc một số nguyên nhân khác. Để khắc phục, hầu hết các bộ nhớ đều áp dụng mã dò lỗi hoặc mã sửa lỗi. Một số bit sẽ được thêm vào từng từ nhớ theo cách đặc biệt. Lúc đọc từ trong bộ nhớ, các bit bổ sung này được kiểm tra xem có phát sinh lỗi hay không.
- Đơn vị n ($n=m+r$) bit gồm m bit dữ liệu và r bit kiểm tra được gọi là **từ mã (code-word)** n bit.
- Số vị trí bit khác nhau của hai từ mã được gọi là **khoảng cách Hamming**.

Mã Hamming

- Khi đọc bộ nhớ được từ mã bất hợp lệ, máy tính nhận biết đã phát sinh lỗi nhớ. Căn cứ vào thuật toán dùng để tính toán bit kiểm tra, có thể lập danh sách đầy đủ các từ mã hợp lệ, và từ danh sách này sẽ tìm ra từ mã có khoảng Hamming tối thiểu so với từ mã bất hợp lệ.
- Thuộc tính dò lỗi và sửa lỗi của mã tùy thuộc vào khoảng cách Hamming.
 - Để dò d lỗi bit cần mã với khoảng cách $d+1$
 - Để sửa d lỗi bit, cần mã với khoảng cách $2d+1$

- Ví dụ:

- Mã dò lỗi: Bit chẵn lẻ (*parity bit*)
- Mã sửa lỗi: Xem mã chỉ có 4 từ mã hợp lệ:

0000000000, 0000011111, 1111100000, 1111111111

Mã trên có khoảng cách 5 -> sửa được lỗi 2 bit

- **$(m+r+1) \leq 2^r$**

Kích thước từ	Bit kiểm tra	Tổng kích thước	Phần trăm thủ tục bổ sung
8	4	12	50
16	5	21	31
32	6	38	19
64	7	71	11
128	8	136	6
256	9	265	4
512	10	522	2

Số bit kiểm tra cần thiết cho mã sửa lỗi đơn.

Mã Hamming

- Ví dụ: Mã Hamming (11,7) cho số 7 bit 0110101, ta thêm vào 4 bit chẵn lẻ ở vị trí 1, 2, 4, 8 ($2^0, 2^1, 2^2, 2^3$)

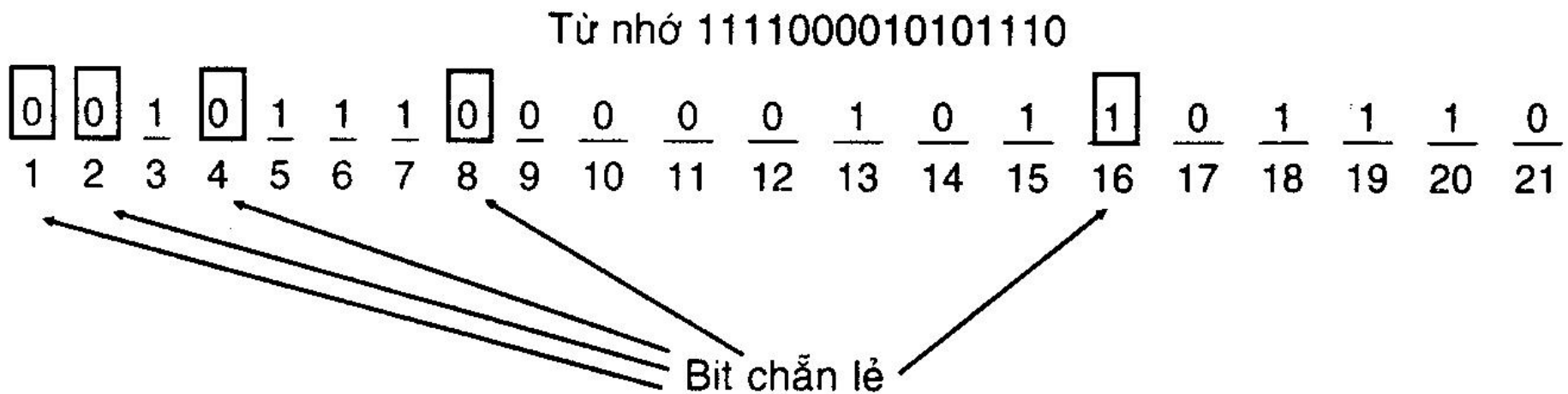
Thứ tự bit	1	2	3	4	5	6	7	8	9	10	11
Vị trí bit chẵn lẻ và các bit dữ liệu	p_1	p_2	d_1	p_3	d_2	d_3	d_4	p_4	d_5	d_6	d_7
Nhóm dữ liệu (không có bit chẵn lẻ):			0		1	1	0		1	0	1
p_1	1		0		1		0		1		1
p_2		0	0			1	0			0	1
p_3				0	1	1	0				
p_4								0	1	0	1
Nhóm dữ liệu (với bit chẵn lẻ):	1	0	0	0	1	1	0	0	1	0	1

Mã Hamming

- Mã Hamming (11,7) cho số 7 bit dữ liệu 0110101, thành 10001100101, giả sử khi truyền sai bit cuối cùng thành 10001100100

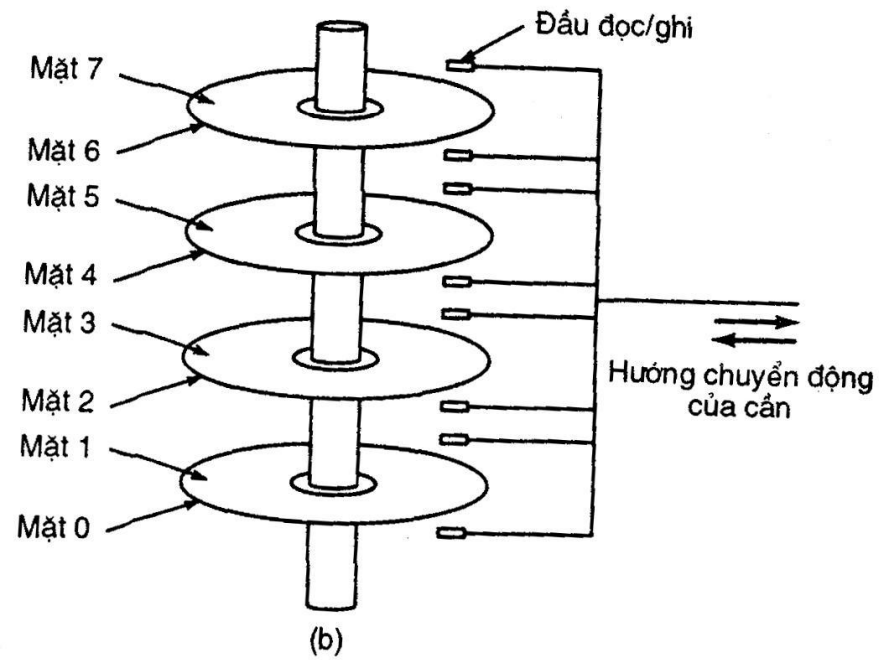
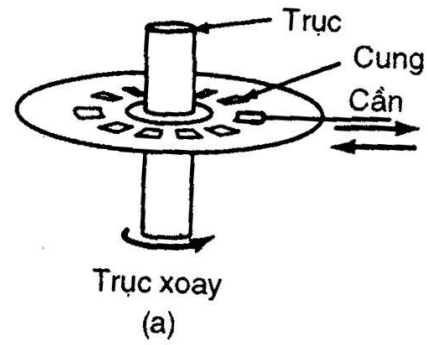
Thứ tự bit	1	2	3	4	5	6	7	8	9	10	11		
Vị trí bit chẵn lẻ và các bit dữ liệu	p ₁	p ₂	d ₁	p ₃	d ₂	d ₃	d ₄	p ₄	d ₅	d ₆	d ₇	Kiểm chẵn lẻ	Bit chẵn lẻ
Nhóm dữ liệu nhận được:	1	0	0	0	1	1	0	0	1	0	0	1	
p ₁	1		0		1		0		1		0	Sai	1
p ₂		0	0			1	0			0	0	Sai	1
p ₃				0	1	1	0					Đúng	0
p ₄								0	1	0	0	Sai	1

- Thuật toán Hamming để tạo mã sửa lỗi: thêm r bit chẵn lẻ vào từ m bit. Bit được đánh số từ 1, với bit 1 là bit bên góc trái (thứ tự cao). Tất cả các bit có vị trí là lũy thừa 2 đều là bit chẵn lẻ, còn lại dùng cho dữ liệu. Bit b bất kỳ được kiểm tra bởi các bit chẵn lẻ: $b_1, b_2, b_4, \dots, b_i$, sao cho $b = b_1 + b_2 + \dots + b_i$. Kiểm tra tất cả các bit chẵn lẻ, nếu tất cả đều đúng tức là không có lỗi, hoặc cộng hết tất cả các vị trí bit chẵn lẻ sai, kết quả sẽ là vị trí của bit sai.
- Vi dụ:*

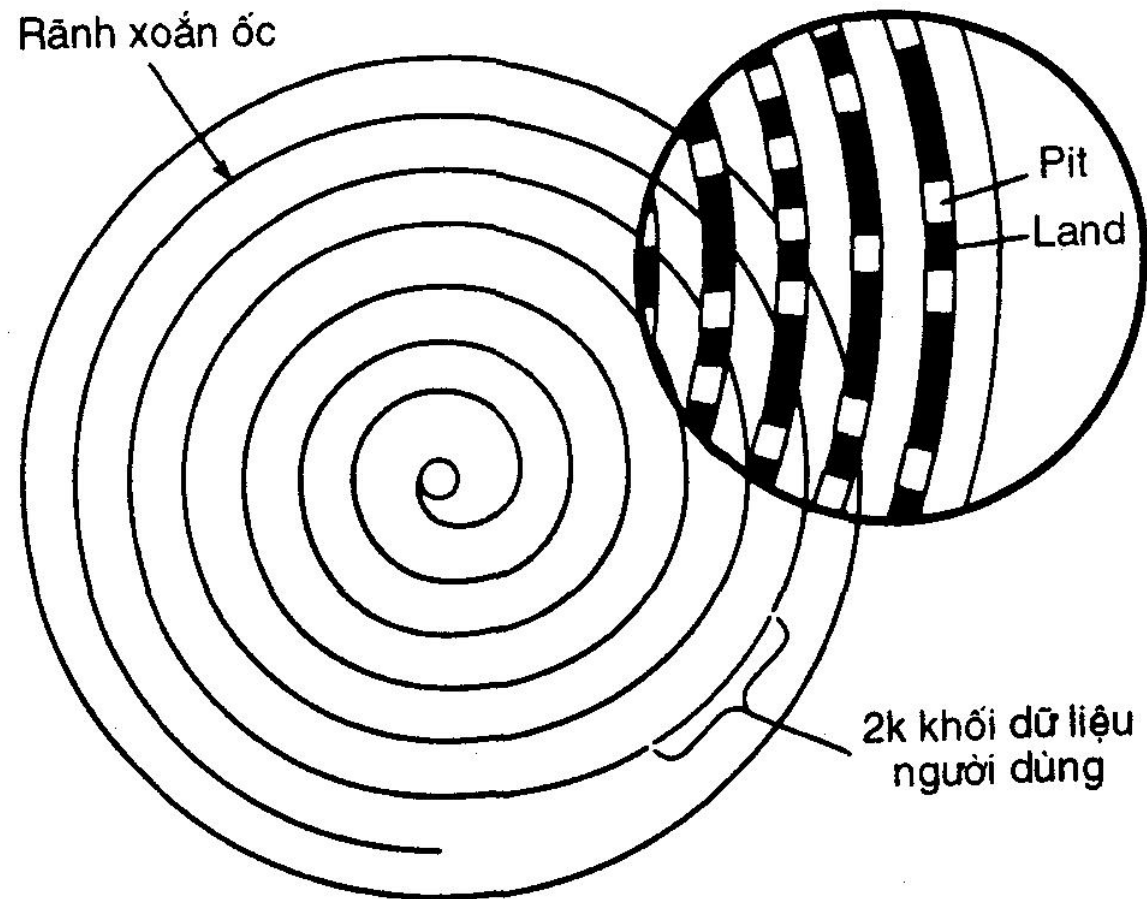


Tạo mã Hamming cho từ nhớ 1111000010101110 bằng cách cộng 5 bit kiểm tra vào 16 bit dữ liệu.

- **Đĩa từ**



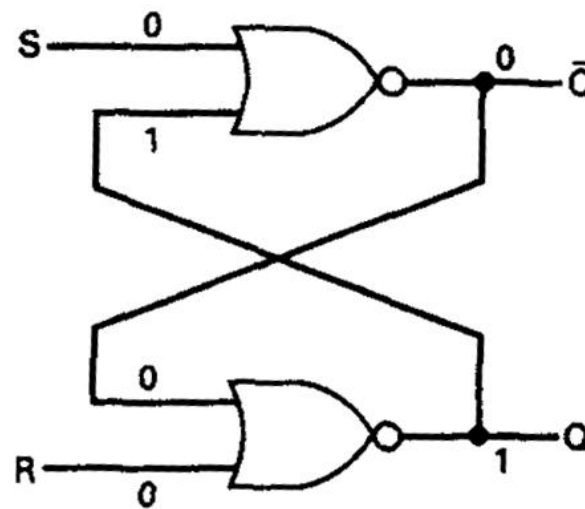
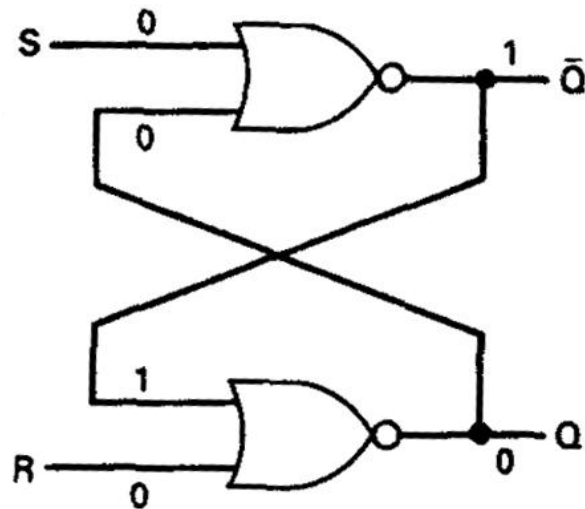
- Đĩa mềm
- Đĩa quang



Dạng thức CD-ROM

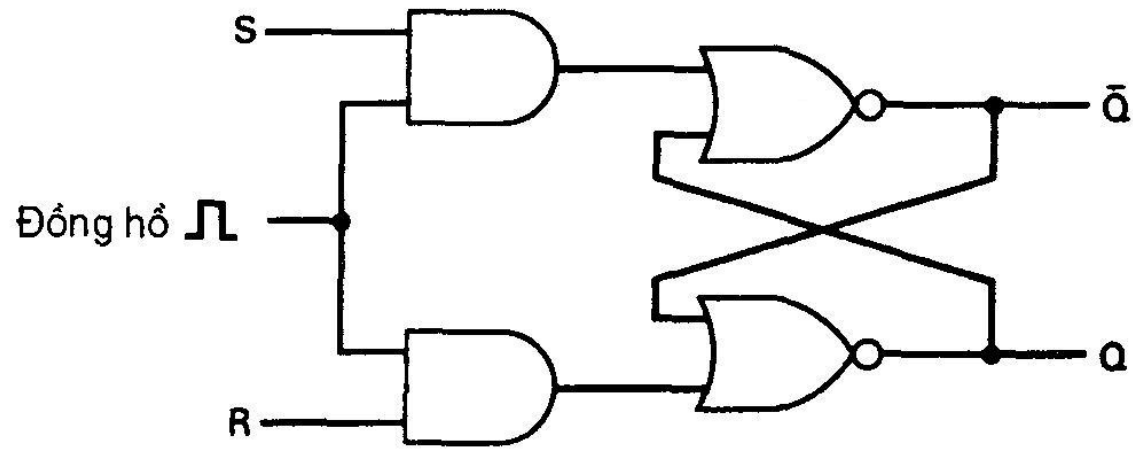
2. LINH KIỆN CƠ BẢN CỦA HỆ THỐNG BỘ NHỚ

- Chốt

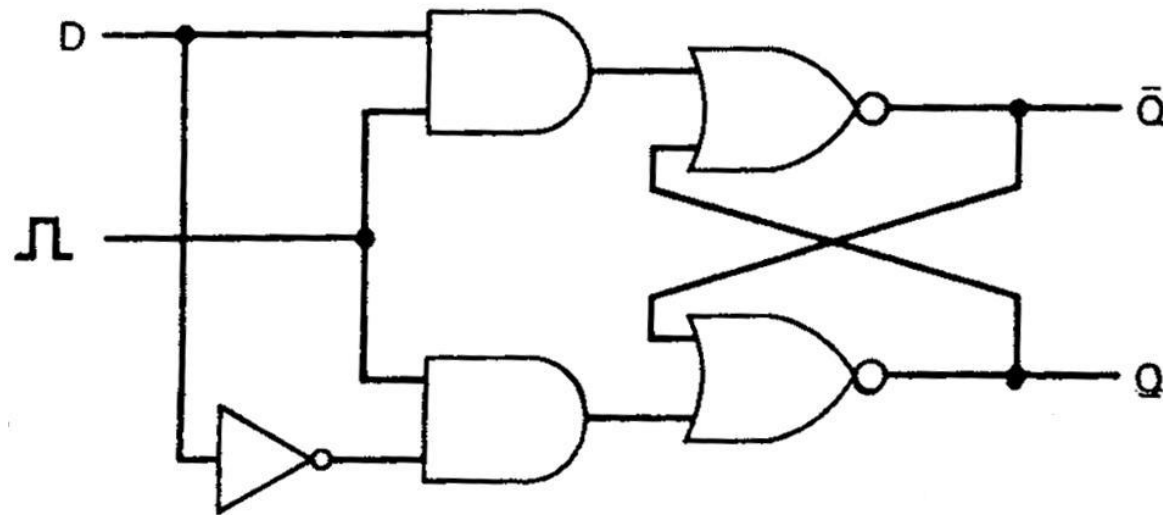


A	B	NOR
0	0	1
0	1	0
1	0	0
1	1	0

(a) Chốt NOR ở trạng thái 0. (b) Chốt NOR ở trạng thái 1. (c) Bảng chân trị cho NOR.

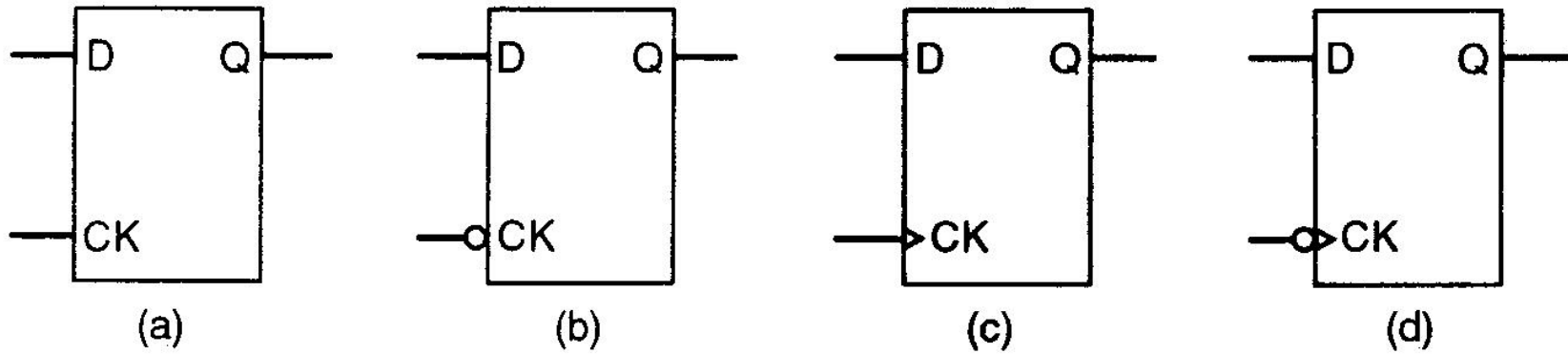


Chốt SR kích hoạt bằng xung đồng hồ.



Chốt D điều khiển bằng xung đồng hồ

- Flip-Flop và thanh ghi
 - **Flip-Flop**

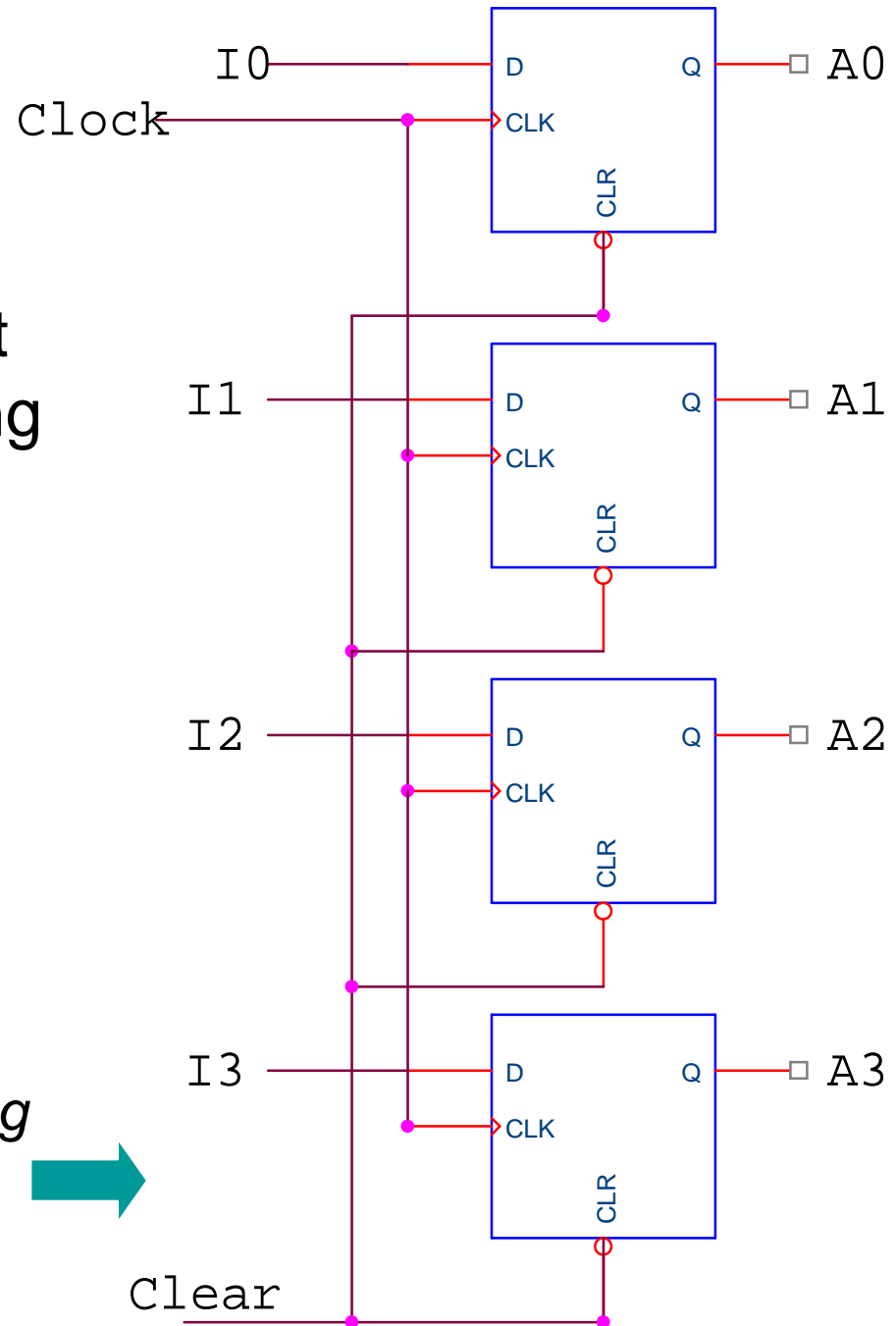


Chốt D và flip-flop

• Thanh ghi

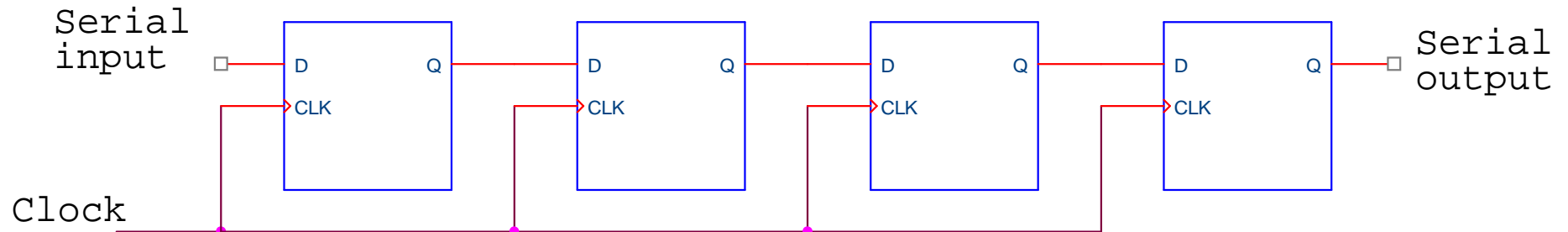
Thanh ghi là một nhóm các mạch lật (mỗi mạch lưu 1 bit dữ liệu) và các cổng tác động đến chuyển tiếp của nó

Thanh ghi nạp song song
- Thanh ghi 4 bit



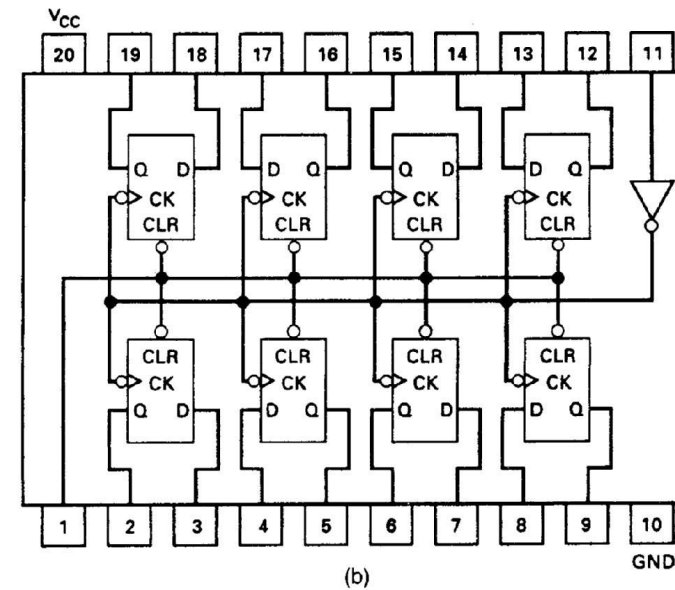
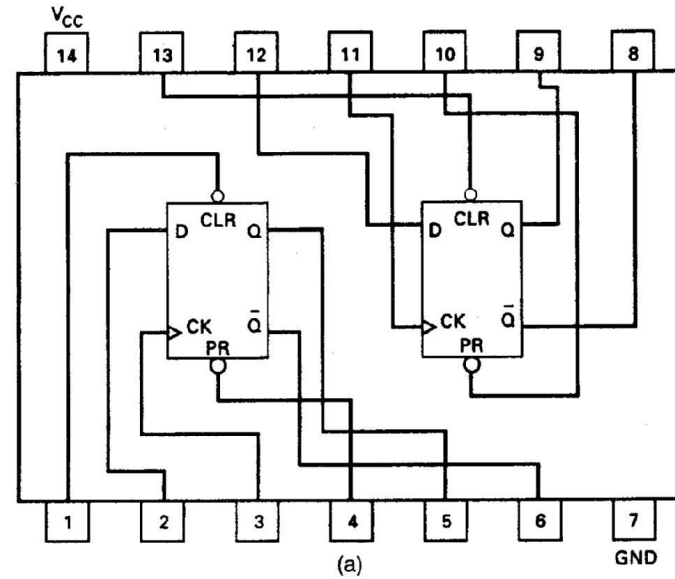
Thanh ghi dịch 4 bit

- Thanh ghi có khả năng dịch thông tin nhị phân theo một hoặc cả 2 hướng được gọi là thanh ghi dịch



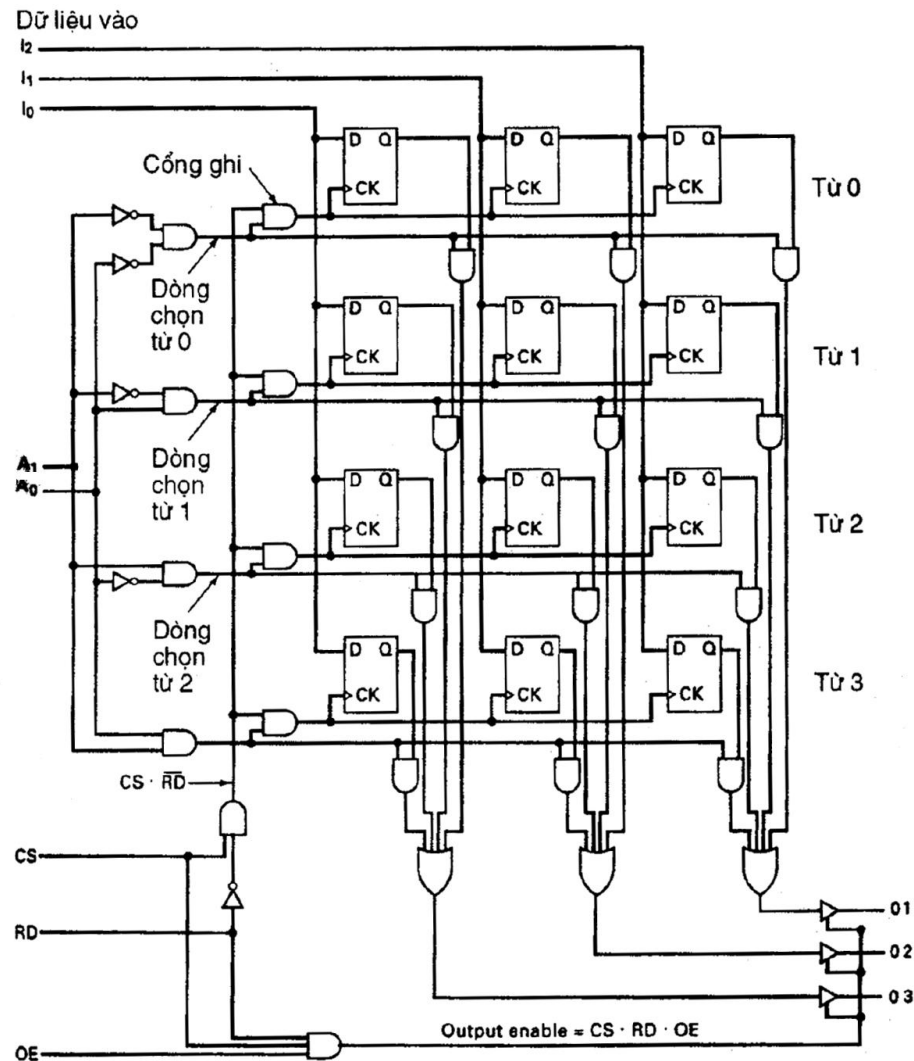
- Serial input – cho dữ liệu đi vào
- Serial output – cho dữ liệu ra
- Clock – cung đồng hồ để điều khiển các thao tác dịch

- IC Flip-Flop và thanh ghi 8 bit



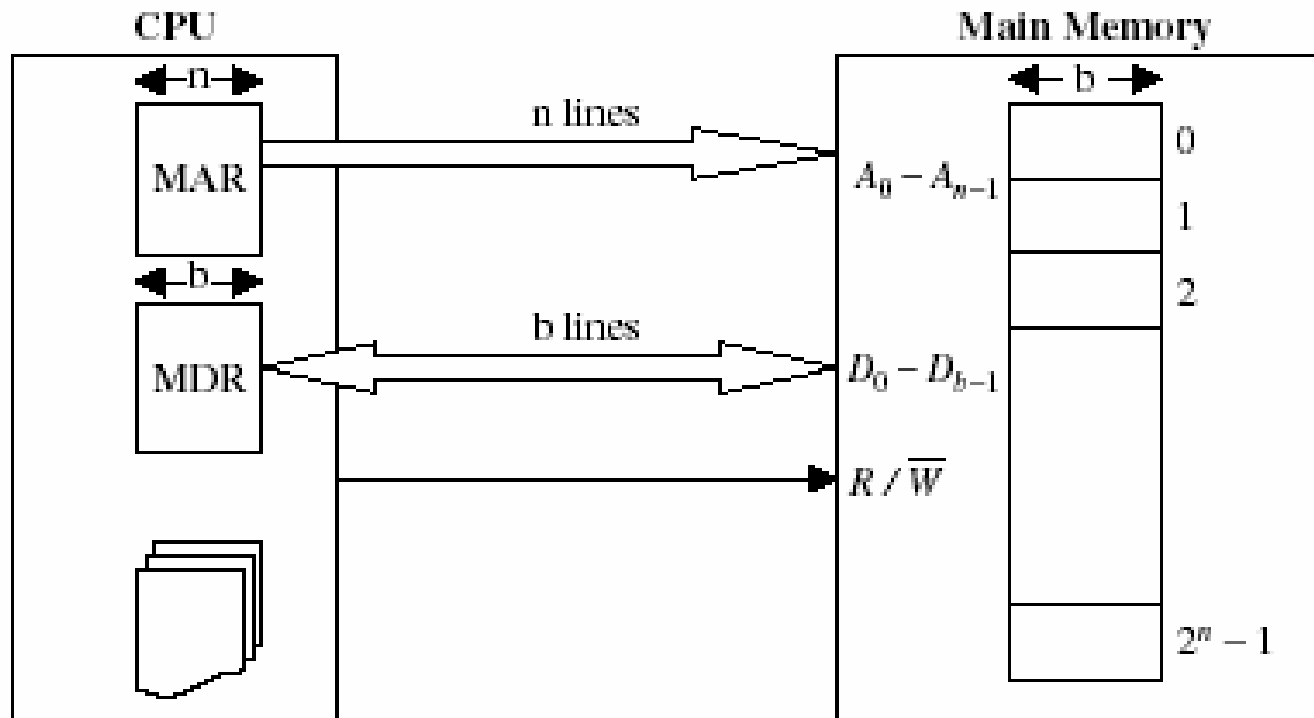
(a) Flip-flop D kép 7474. (b) Flip-flop bát phân 74273.

- Tổ chức bộ nhớ



Sơ đồ logic cho bộ nhớ 4 x 3. Mỗi hàng là một trong bốn từ 3 bit.
Hoạt động đọc/ghi luôn đọc/ghi nguyên cả từ.

A typical CPU and main memory interface



- Thuộc tính bộ nhớ

Thông số chính của các loại bộ nhớ

	Access type	Capacity	Latency	Bandwidth
CPU registers	Random	64–1024 bytes	1–10 ns	System clock rate
Cache memory	Random	8–512 KB	15–20 ns	10–20 MB/s
Main memory	Random	16–512 MB	30–50 ns	1–2 MB/s
Disk memory	Direct	1–20 GB	10–30 ms	1–2 MB/s
Tape memory	Sequential	1–20 TB	30–10,000 ms	1–2 MB/s

Cache memory

- Sự kết hợp lượng nhỏ bộ nhớ nhanh và lượng lớn bộ nhớ chậm nhằm đạt tốc độ của bộ nhớ nhanh và dung lượng của bộ nhớ lớn ở giá thành phải chăng đã cho ra đời bộ nhớ **CACHE** – bộ nhớ nhỏ nhanh
- Trong Cache lưu trữ các từ thường xuyên được sử dụng
- Nếu CPU cần 1 từ nào đó thì trước hết nó tìm trong cache, nếu không có mới tìm ở bộ nhớ chính

Bộ nhớ chính

Đảm bảo lưu trữ chính trong máy tính

- CPU cần đọc được dữ liệu từ bộ nhớ và ghi được dữ liệu vào bộ nhớ
- Đa số máy tính có: bus địa chỉ, bus dữ liệu và bus điều khiển
- MAR – thanh ghi địa chỉ bộ nhớ, điều khiển bus địa chỉ
- MBR – thanh ghi đệm bộ nhớ, điều khiển bus dữ liệu

Một số thuật ngữ và kỹ thuật

- RAM (Random Access Memory)
- SRAM (Static RAM) và DRAM (Dynamic RAM)
- FPM-DRAM (Fast Page Mode DRAM)
- EDO-DRAM (Extended Data Out DRAM)
- BDEO-DRAM (Burst Extended Data Out DRAM)
- SDRAM (Synchronous DRAM)
- DDR SDRAM (Double Data Rate SDRAM)
- DRDRAM (Direct Rambus DRAM)
- SLDRAM (Synchronous-Link DRAM)
- VRAM (Video RAM)
- SGRAM (Synchronous Graphic RAM)
- PC66, PC100, PC133, PC1600, PC2100, PC2400....

ROM (Read Only Memory)

Các loại ROM

- PROM (Programmable ROM)
- EPROM (Erasable Programmable ROM)
- EEPROM (Electronic Erasable Programmable ROM)

Câu hỏi ôn tập

Cho chuỗi bit cần truyền 1010111. Hãy xác định các bit cần thêm vào khi tiến hành mã hóa theo thuật toán Hamming?

Khi nhận được chuỗi bit 101010101 thì có xảy ra lỗi trong quá trình truyền hay không?

- Cho tín hiệu D: 11110000, CK:00001111 và $Q(0)=1$. Hãy vẽ tín hiệu ra Q khi dùng lần lượt các mạch FlipFlop.

Chương 5 – Biểu diễn dữ liệu

Mục tiêu

- Hiểu các hệ cơ số thông dụng và cách chuyển đổi.
- Hiểu phương pháp biểu diễn số nguyên và số chấm động.
- Hiểu các phương pháp tính đơn giản với các số.

Hình dung về “biểu diễn dữ liệu”

- Mọi thứ trong máy tính đều là 0 và 1
- Thế giới bên ngoài có nhiều khái niệm như con số, chữ cái, hình ảnh, âm thanh,....
- → biểu diễn dữ liệu = quy tắc “gắn kết” các khái niệm trong thế giới thật với một dãy số 0 và 1 trong máy tính

Các hệ đếm (cơ số) thông dụng

- Thập phân (Decimal)
 - 10 chữ số : 0, 1, 2, 3, 4, 5, 6, 7, 8, 9
- **Nhị phân (Binary)**
 - 2 chữ số: 0, 1
- Bát phân (Octal)
 - 8 chữ số: 0, 1, 2, 3, 4, 5, 6, 7
- **Thập lục phân (Hexadecimal)**
 - 16 chữ số: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E.
 - A=10, B=11, C=12, D=13, E=14, F=15

Chuyển đổi từ cơ số 10 sang b

- **Quy tắc:** Chia số cần đổi cho b, lấy kết quả chia tiếp cho b cho đến khi **kết quả bằng 0**. Số ở cơ số b chính là các số dư (của phép chia) viết ngược.

- Ví dụ:

$41 \div 2$	$= 20$	dư	1
$20 \div 2$	$= 10$	dư	0
$10 \div 2$	$= 5$	dư	0
$5 \div 2$	$= 2$	dư	1
$2 \div 2$	$= 1$	dư	0
$1 \div 2$	$= 0$	dư	1



$$41_{10} = 101001_2$$

Chuyển đổi hệ 10 sang Nhị phân

Quy tắc: Người ta chuyển đổi từng phần nguyên và lẻ theo quy tắc sau

Phần nguyên: Chia liên tiếp phần nguyên cho 2 giữ lại các số dư, Số nhị phân được chuyển đổi sẽ là dãy số dư liên tiếp tính từ lần chia cuối về lần chia đầu tiên.

Phần lẻ: Nhân liên tiếp phần lẻ cho 2, giữ lại các phần nguyên được tạo thành. Phần lẻ của số Nhị phân sẽ là dãy liên tiếp phần nguyên sinh ra sau mỗi phép nhân tính từ lần nhân đầu đến lần nhân cuối

Ví dụ: Chuyển sang hệ Nhị phân số: 13,6875

Thực hiện:

Phần nguyên:

13:2	= 6 dư	1	↑
6:2	= 3 dư	0	
3:2	= 1 dư	1	
1:2	= 0 dư	1	

Phần nguyên của số Nhị phân là 1101

Phần lẻ:

0,6875 x 2 = 1,375	Phần nguyên là	1	↓
0,375 x 2 = 0,750	Phần nguyên là	0	
0,750 x 2 = 1,500	Phần nguyên là	1	
0,5 x 2 = 1,00	Phần nguyên là	1	

Phần lẻ của số Nhị phân là: 0,1011

Ta viết kết quả là: $(13,6875)_{10} = (1101,1011)_2$

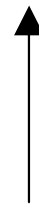
Chuyển đổi từ cơ số 10 sang b

- **Quy tắc:** Chia số cần đổi cho b, lấy kết quả chia tiếp cho b cho đến khi **kết quả bằng 0**. Số ở cơ số b chính là các số dư (của phép chia) viết ngược.

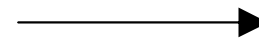
- Ví dụ:

$$41 \div 16 = 2 \quad \text{dư} \quad 9$$

$$2 \div 16 = 0 \quad \text{dư} \quad 2$$



$$41_{10} = 29_{16}$$



Ví dụ: Chuyển số $(3287,5100098)_{10}$ sang Cơ số 8.

- Phần nguyên:

$$\begin{array}{rcl} 3287:8 & = & 410 \text{ dư } 7 \\ 410:8 & = & 51 \text{ dư } 2 \\ 51:8 & = & 6 \text{ dư } 3 \\ 6:8 & = & 0 \text{ dư } 6 \end{array} \quad \uparrow$$

Vậy $(3287)_{10} = (6327)_8$

- Phần lẻ:

$$\begin{array}{rcl} 0,5100098 \times 8 & = & 4,0800784 \quad \text{phần nguyên là 4} \\ 0,0800784 \times 8 & = & 0,6406272 \quad \text{phần nguyên là 0} \\ 0,6406270 \times 8 & = & 5,1250176 \quad \text{phần nguyên là 5} \\ 0,1250176 \times 8 & = & 1,0001408 \quad \text{phần nguyên là 1} \end{array} \quad \downarrow$$

Vậy $(0,5100098)_{10} = (0,4051)_8$

Kết quả chung là: $(3287,5100098)_{10} = (6327,4051)_8$

Chuyển đổi hệ 2 sang hệ 10

Ví dụ: Chuyển đổi sang hệ Thập phân số: **m = 1101,011**

Thực hiện: Ta lập tổng theo trọng số của từng Bit nhị phân:

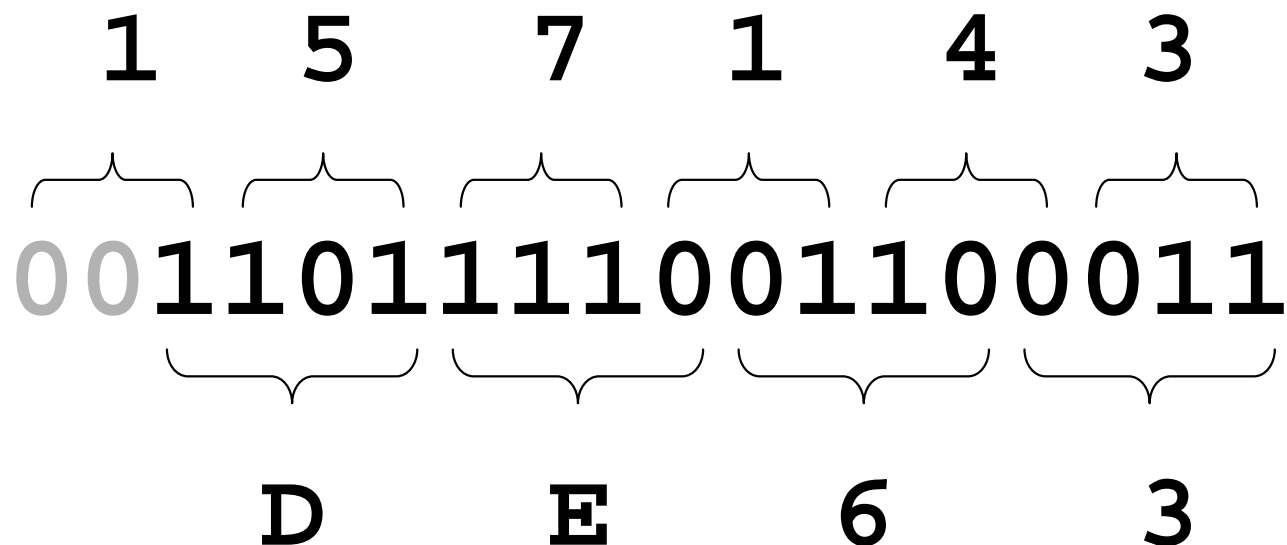
$$m = 1.2^3 + 1.2^2 + 0.2^1 + 1.2^0 + 0.2^{-1} + 1.2^{-2} + 1.2^{-3}$$

$$m = 8 + 4 + 0 + 1 + 0 + 1/4 + 1/8$$

$$m = 13,375$$

Chuyển đổi cơ số 2-8-16

- **Quy tắc:** Từ phải sang trái, gom 3 chữ số nhị phân thành một chữ số **bát phân** hoặc gom 4 chữ số nhị phân thành một chữ số **thập lục phân**



Ví dụ: Chuyển số $M = (574,321)_8$ sang biểu diễn nhị phân.

Thực hiện: Thay mỗi chữ số bằng nhóm nhị phân 3 bit tương ứng:

$$M = \begin{array}{ccc} 101 & 111 & 100 \\ 5 & 7 & 4 \end{array} , \begin{array}{ccc} 011 & 010 & 001 \\ 3 & 2 & 1 \end{array}$$

Ví dụ: Chuyển số $M = (1001110,101001)_2$ sang cơ số 8.

$$\text{Thực hiện: } M = \begin{array}{ccc} 1 & 001 & 110 \\ & & & & 101 & 001 \end{array} ,$$

$$M = \begin{array}{ccc} 1 & 1 & 6 \\ & & & & 5 & 1 \end{array} ,$$

$$M = (116,51)_8$$

Bài tập ghi nhớ

- Hãy đổi số sau đây ra hệ nhị phân:
123,75.
- Hãy đổi số sau ra hệ thập phân:
1100,0011
- Hãy chuyển số nhị phân 11001100 ra hệ bát phân

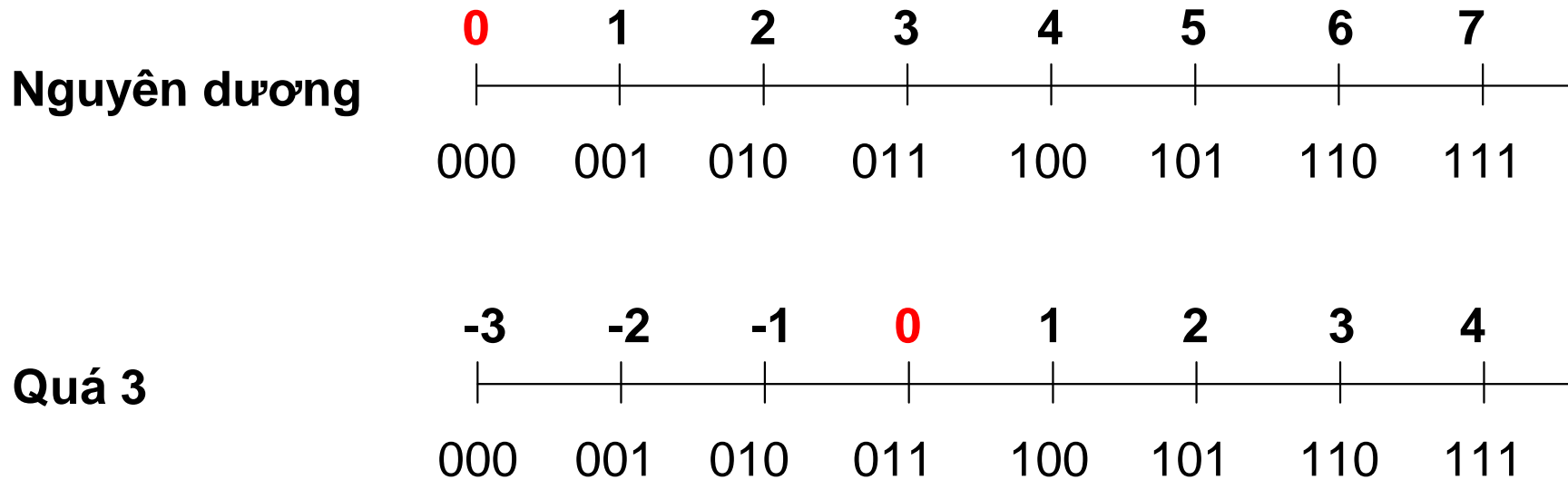
Số bù

- Quy tắc chung (r: cơ số, n: số chữ số)
 - Bù (r-1) của N = $(r^n - 1) - N$
 - Bù r của N = $r^n - N$
 - Bù r của (bù r của N) = N
 - **Nhận xét:** Có tính chất giống $-(-N) = N$
- Đối với hệ nhị phân:
 - Bù 1 = đảo n bit của N
 - Bù 1 của (1100) = 0011
 - Bù 2 = bù 1 + 1
 - Bù 2 của (1100) = 0011 + 1 = 0100
 - Mẹo: giữ nguyên các số 0 bên phải cho đến khi gặp số 1, sau đó đảo

1100

0100

Số quá n (excess-n)



Quy tắc chung:

Biểu diễn quá n của N = biểu diễn nguyên dương của (N + n)

Ví dụ:

Biểu diễn (quá 127) của 7 là:

$$127+7 = 134 = 10000110_2$$

Cộng trừ số nhị phân nguyên

- Quy tắc: $-A = \text{bù 2 của } A$
- $A - B = A + (-B) = A + (\text{bù 2 của } B)$
- Ví dụ: $13 - 6 = 13 + (-6)$

$$6 = 00000110$$

$$-6 = 11111010$$

$$13 = 00001101$$

$$= 100000111 \quad (7)$$



Bỏ bit tràn (nếu có)

Cộng trừ số nhị phân nguyên

- Thực hiện phép $15 - 7$ trong hệ nhị phân.
- Trong hệ thập lục phân ta có các biểu diễn bù nào?
- Biểu diễn bù 1 và bù 2 trong hệ nhị phân của 19 là gì?
- Biểu diễn quá 255 của 74 là gì?

BCD (Binary Coded Decimal)

- Biểu diễn một chữ số thập phân bằng 4 chữ số nhị phân (ít dùng)

0 = 0000

1 = 0001

...

9 = 1001

Biểu diễn ký tự

- Sử dụng bộ mã ASCII mở rộng (8 bit)
 - 00 – 1F: ký tự điều khiển
 - 20 – 7F: ký tự in được
 - 80 – FF: ký tự mở rộng (ký hiệu tiền tệ, vẽ khung, ...)
- Ngày nay dùng bộ mã Unicode (16 bit) (UTF-8)

Biểu diễn chấm động

- $F = (-1)^S \times M \times R^E$
 - S: dấu
 - M: định trị
 - R: cơ số
 - e: mũ
- Ví dụ: $2006 = (-1)^0 \times 2.006 \times 10^3$

Biểu diễn chấm động

- Biểu diễn chấm động được gọi là chuẩn hóa khi phần định trị chỉ có duy nhất **một** chữ số bên trái dấu chấm thập phân và chữ số đó khác không → một số chỉ có duy nhất một biểu diễn chấm động được chuẩn hóa.

$$2.006 \times 10^3 \text{ (chuẩn)}$$

$$20.06 \times 10^2 \text{ (không)}$$

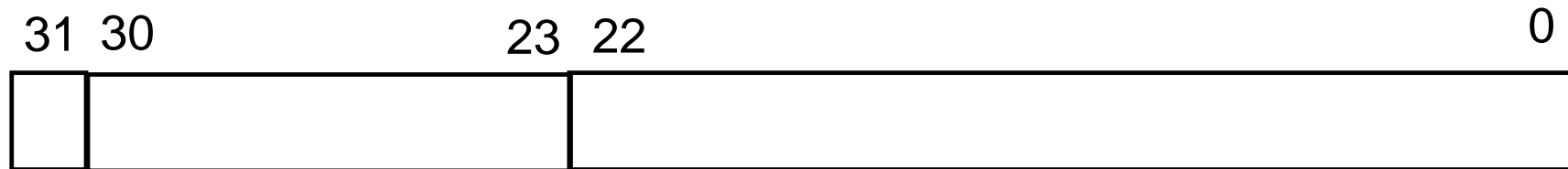
$$0.2006 \times 10^4 \text{ (không)}$$

Biểu diễn chấm động trên hệ nhị phân

- Sử dụng dạng chuẩn hóa
- Dùng 1 bit cho phần dấu: 0-dương, 1-âm
- Không biểu diễn cơ số (R) vì luôn bằng 2
- Phần định trị **chỉ biểu diễn phần lẻ** (bên phải dấu chấm) vì chữ số bên trái dấu chấm luôn là 1

Biểu diễn chấm động trên hệ nhị phân

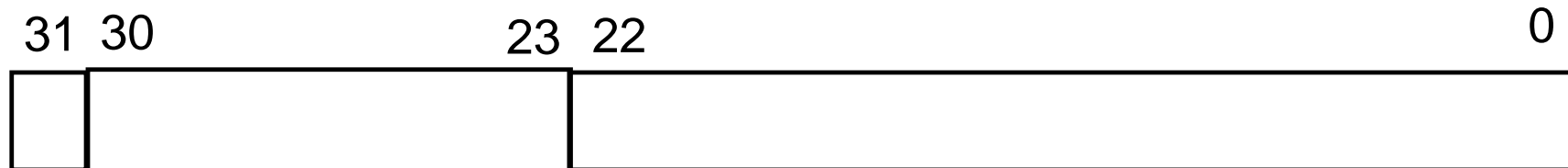
- Ví dụ:



- Dấu 1 bit
- Mũ: 8 bit (từ bit 23 đến bit 30) là một số quá 127 (sẽ có trị từ -127 đến 128)
- Định trị: 23 bit (từ bit 0 đến bit 22)

Biểu diễn chấm động trên hệ nhị phân

- Ví dụ:



$$209.8125_{10} = 11010001.1101_2$$
$$= 1.10100011101 \times 2^7$$

Biểu diễn (quá-127) của 7 là:

$$127+7 = 134 = 10000110_2$$

Kết quả:

0 10000110 101000111010000000000000



Lưu ý không có số 1 bên trái dấu chấm

Câu Hỏi Ôn Tập

- Viết công thức tổng quát của dạng biểu diễn chấm động. Ví dụ một biểu diễn chấm động của số 2009?
- Biểu diễn quá 127 của 29 là gì?
- Biểu diễn chấm động 32 bit của số 98.75 là gì?
- Tìm số thực có biểu diễn chấm động đơn 32 bit là
11000011 01010001
11010000 00000000

Chương 6 – Vi tác vụ

Mục tiêu

- Hiểu ý nghĩa của “ngôn ngữ” vi tác vụ
- Hiểu cấu trúc của ALU (mạch số học + mạch luận lý + mạch dịch tổ hợp)

6.1. Vi tác vụ thanh ghi

Vi tác vụ là các tác vụ hay công việc xử lý dữ liệu thực hiện trên các thanh ghi

Có 4 loại vi tác vụ chính:

1. Vi tác vụ ghi chuyển thông tin nhị phân
2. Vi tác vụ số học
3. Vi tác vụ luận lý
4. Vi tác vụ dịch

Vi tác vụ thanh ghi

- Tên thanh ghi: chữ hoa (có thể có kèm số)
PC, MAR, R1, R2, ...
- Chuyển nội dung thanh ghi R1 sang thanh ghi R2 (R1 không đổi):

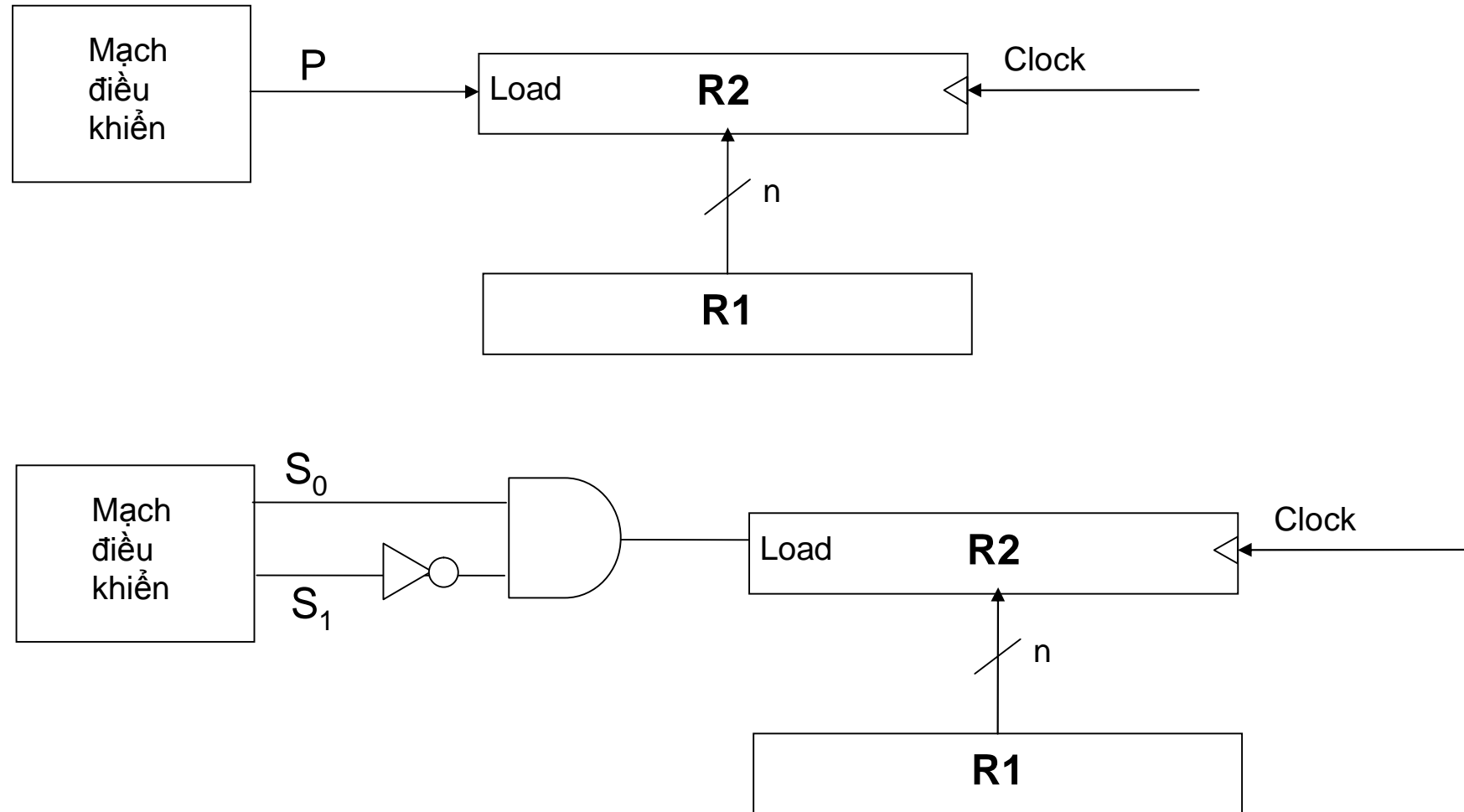
$$R2 \leftarrow R1$$

- Chuyển nội dung thanh ghi R1 sang thanh ghi R2 (R1 không đổi) dùng hàm điều khiển (khi hàm có giá trị 1):

$$P: R2 \leftarrow R1 \text{ hoặc } \text{If } (P=1) \text{ then } (R2 \leftarrow R1)$$

$$S_0 S_1: R2 \leftarrow \overline{R1}$$

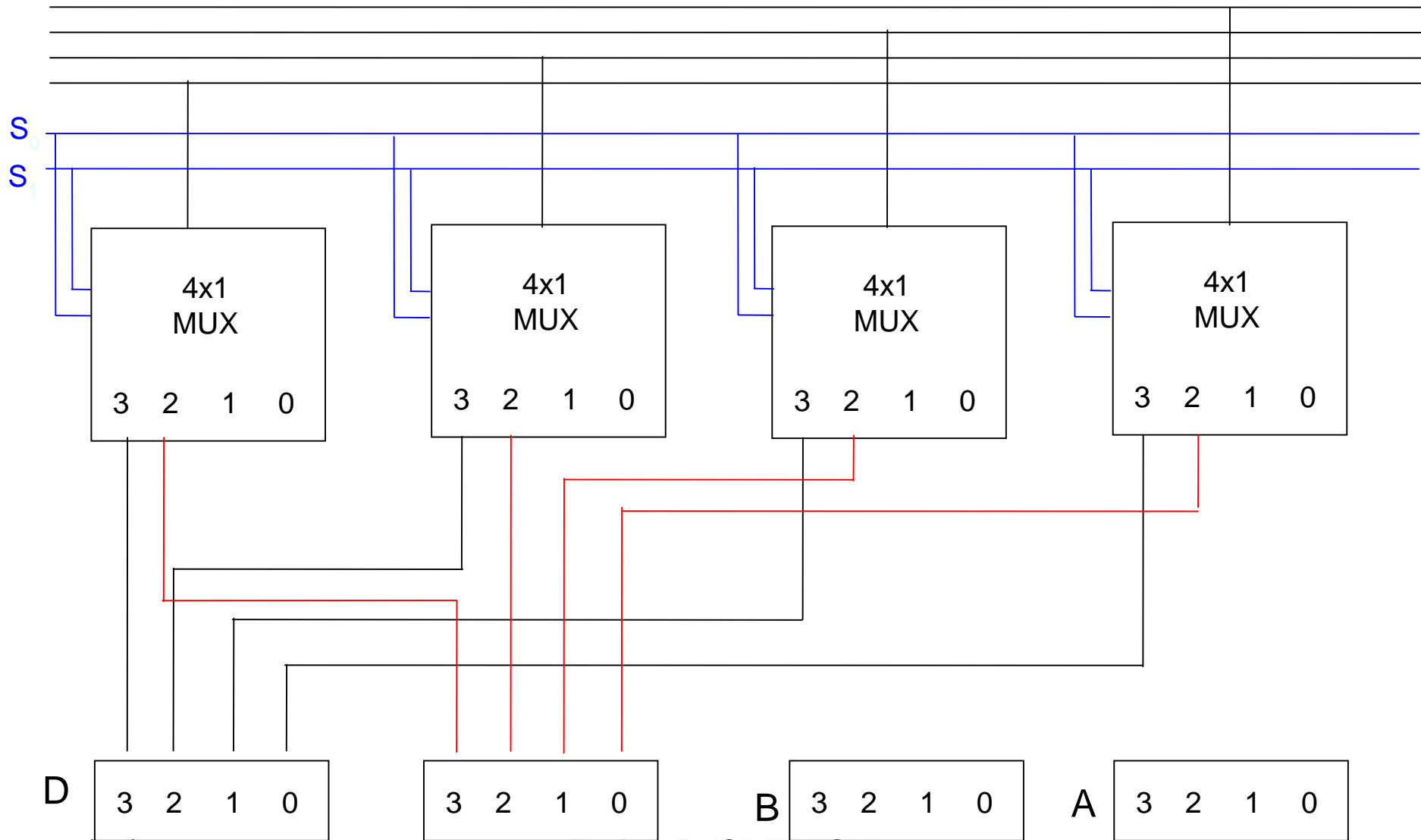
Vi tác vụ thanh ghi



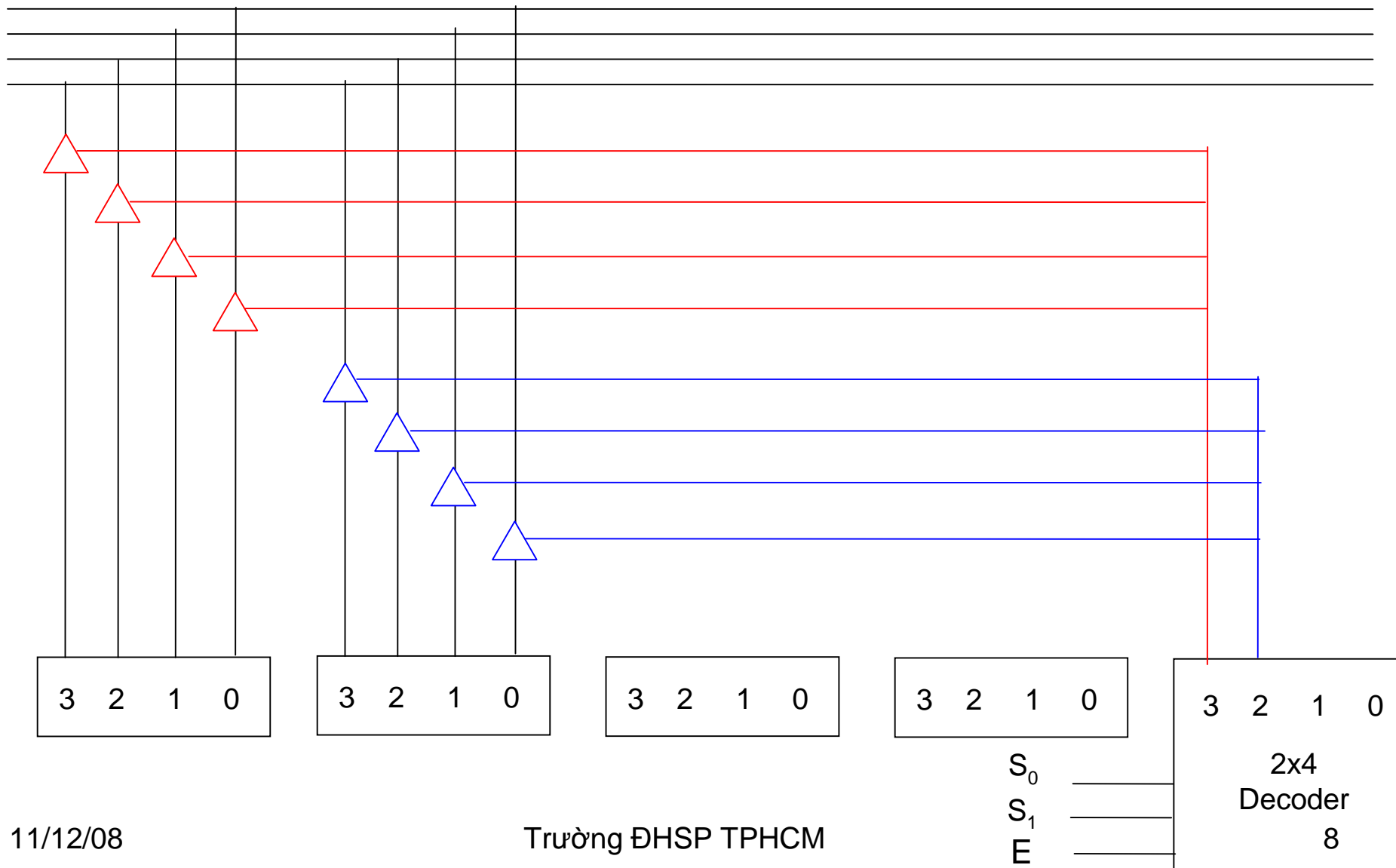
Vi tác vụ thanh ghi

Ký hiệu	Diễn giải	Ví dụ
Chữ hoa (hoặc số theo sau)	Tên thanh ghi	PC, MAR, R1, ...
Dấu ngoặc sau tên thanh ghi	Một phần thanh ghi	R2(0-7): (bit từ 0 đến 7 của thanh ghi R2) R2(L): các bit thấp của thanh ghi R2
Mũi tên	Truyền dữ liệu	$R2 \leftarrow R1$
Dấu phẩy	Tác vụ xảy ra đồng thời (trong cùng một chuyển tiếp đồng hồ)	$R2 \leftarrow R1, R1 \leftarrow R2$

6.1.1. Truyền dữ liệu qua bus



Truyền dữ liệu qua bus 3 trạng thái



Truyền qua bộ nhớ

- $DR \leftarrow M[AR]$
- $M[AR] \leftarrow DR$
- **$M[AR]$** : ô nhớ có địa chỉ được lưu trong thanh ghi AR.

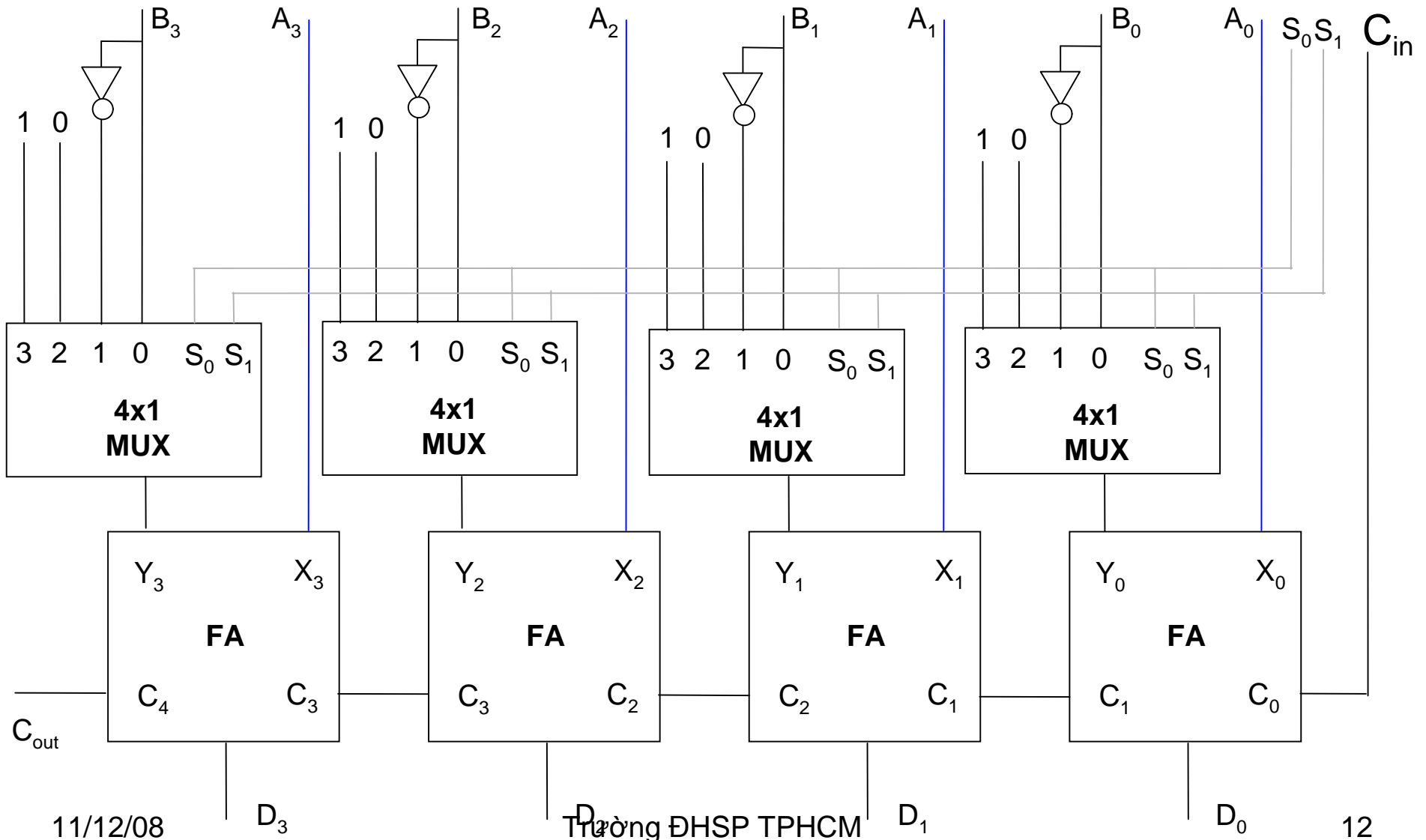
6.2. Vi tác vụ số học

Ký hiệu	Ý nghĩa
$R3 \leftarrow R1 + R2$	Lấy thanh ghi R1+R2 gán vào R3
$R3 \leftarrow R1 - R2$???
$R2 \leftarrow \overline{R2}$???
$R2 \leftarrow \overline{R2} + 1$???
$R3 \leftarrow R1 + \overline{R2} + 1$???
$R1 \leftarrow R1 + 1$???
$R1 \leftarrow R1 - 1$???
$M[AX] \leftarrow R1$	Lấy R1 đưa vào ô nhớ có địa chỉ lưu trong AX

Mạch số học

S_1	S_0	C_{in}	Y	$D = A + Y + C_{in}$	Diễn giải
0	0	0	B	$D = A + B$	Cộng
0	0	1	B	$D = A + B + 1$	Cộng với nhớ
0	1	0	B'	$D = A + B'$	Trừ có mượn
0	1	1	B'	$D = A + B' + 1$	Trừ
1	0	0	0	$D = A$	Chuyển A
1	0	1	0	$D = A + 1$	Tăng A
1	1	0	1	$D = A - 1$	Giảm A
1	1	1	1	$D = A$	Chuyển A

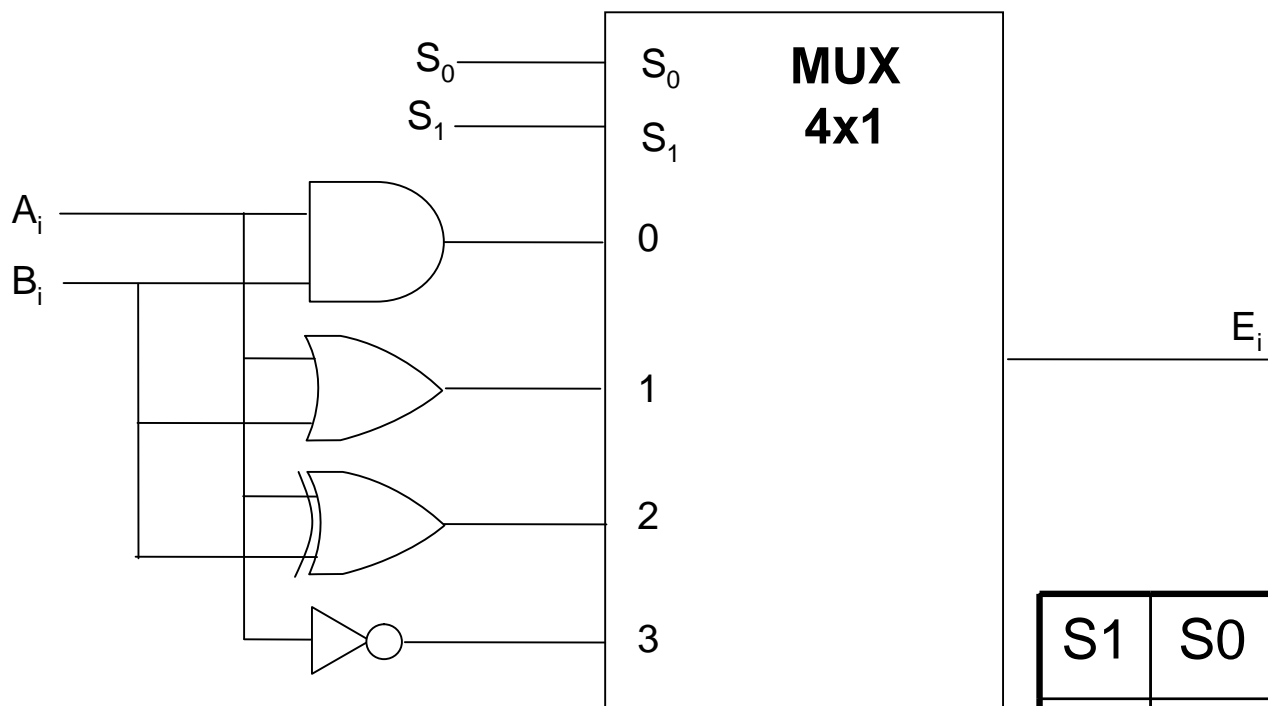
Mạch số học



6.3. Vi tác vụ luận lý

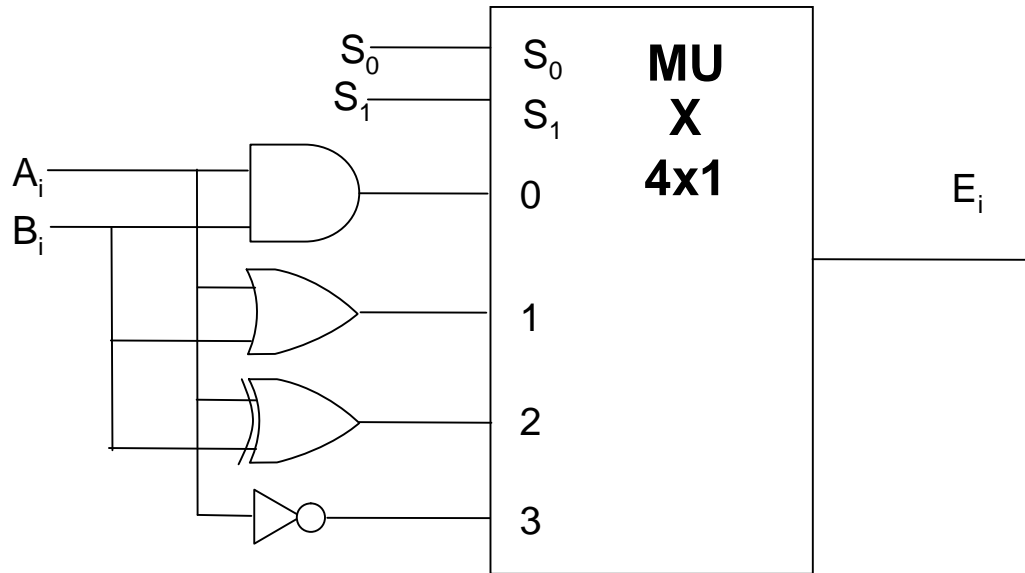
Hàm	Ký hiệu	Vi tác vụ
$F_0 = 0$	$F \leftarrow 0$	xóa 0
$F_1 = xy$	$F \leftarrow A \wedge B$	AND
$F_2 = \overline{x.y}$	$F \leftarrow \overline{A \wedge B}$	
$F_3 = x$	$F \leftarrow A$	truyền A
$F_4 = x.y$	$F \leftarrow A \wedge B$	
$F_5 = \overline{y}$	$F \leftarrow \overline{B}$	
$F_6 = x \oplus y$	$F \leftarrow A \oplus B$	
$F_7 = x + y$	$F \leftarrow A \vee B$	OR
$F_8 = \overline{(x + y)}$	$F \leftarrow \overline{A \vee B}$	NOR
$F_9 = \overline{x} \oplus y$	$F \leftarrow \overline{A} \oplus B$	NXOR
$F_{10} = \overline{y}$	$F \leftarrow \overline{B}$	
$F_{11} = \overline{x + y}$	$F \leftarrow \overline{A \vee B}$	
$F_{12} = \overline{x}$	$F \leftarrow \overline{A}$	
$F_{13} = \overline{\overline{x + y}}$	$F \leftarrow \overline{\overline{A \vee B}}$	
$F_{14} = \overline{xy}$	$F \leftarrow \overline{A \wedge B}$	NAND
$F_{15} = 1$	$F \leftarrow 1 \dots 1$	Gán 1

Mạch luậ lý



S1	S0	Đầu ra	phép tính
0	0	$E = A \wedge B$	AND
0	1	$E = A \vee B$	OR
1	0	$E = A \oplus B$	XOR
1	1	$E = \bar{A}$	Inverter

Mạch luận lý



S1	S0	Đầu ra	phép tính
0	0	$E = A \wedge B$	AND
0	1	$E = A \vee B$	OR
1	0	$E = A \oplus B$	XOR
1	1	$E = \bar{A}$	Inverter

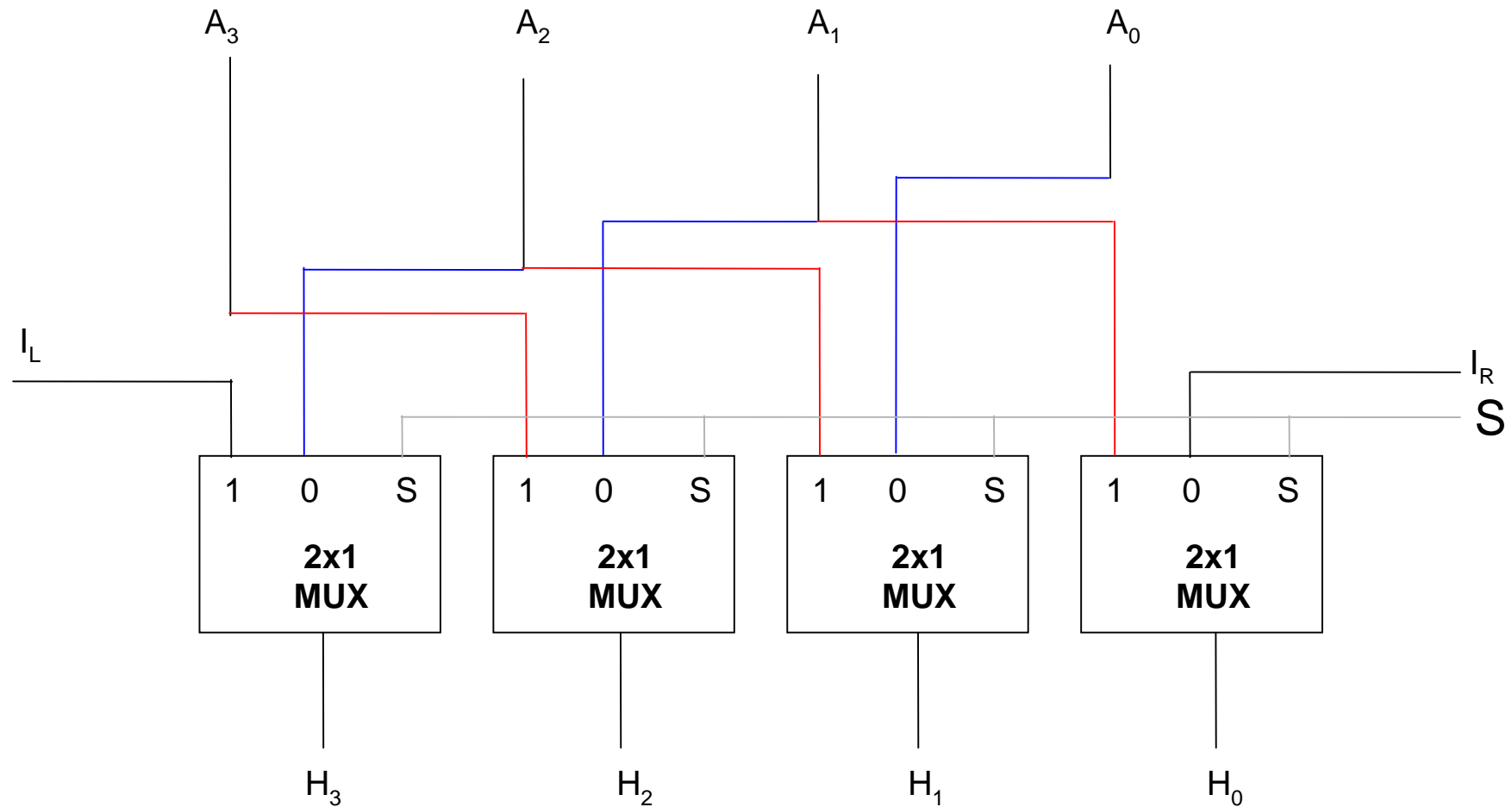
Vẽ mạch luận lý với $i=2$. Cho $S_0=S_1=1$,
 $A_1=0, A_2=1, B_1=1, B_2=0$. Xác định E_1, E_2 ?

6.4. Vi tác vụ dịch

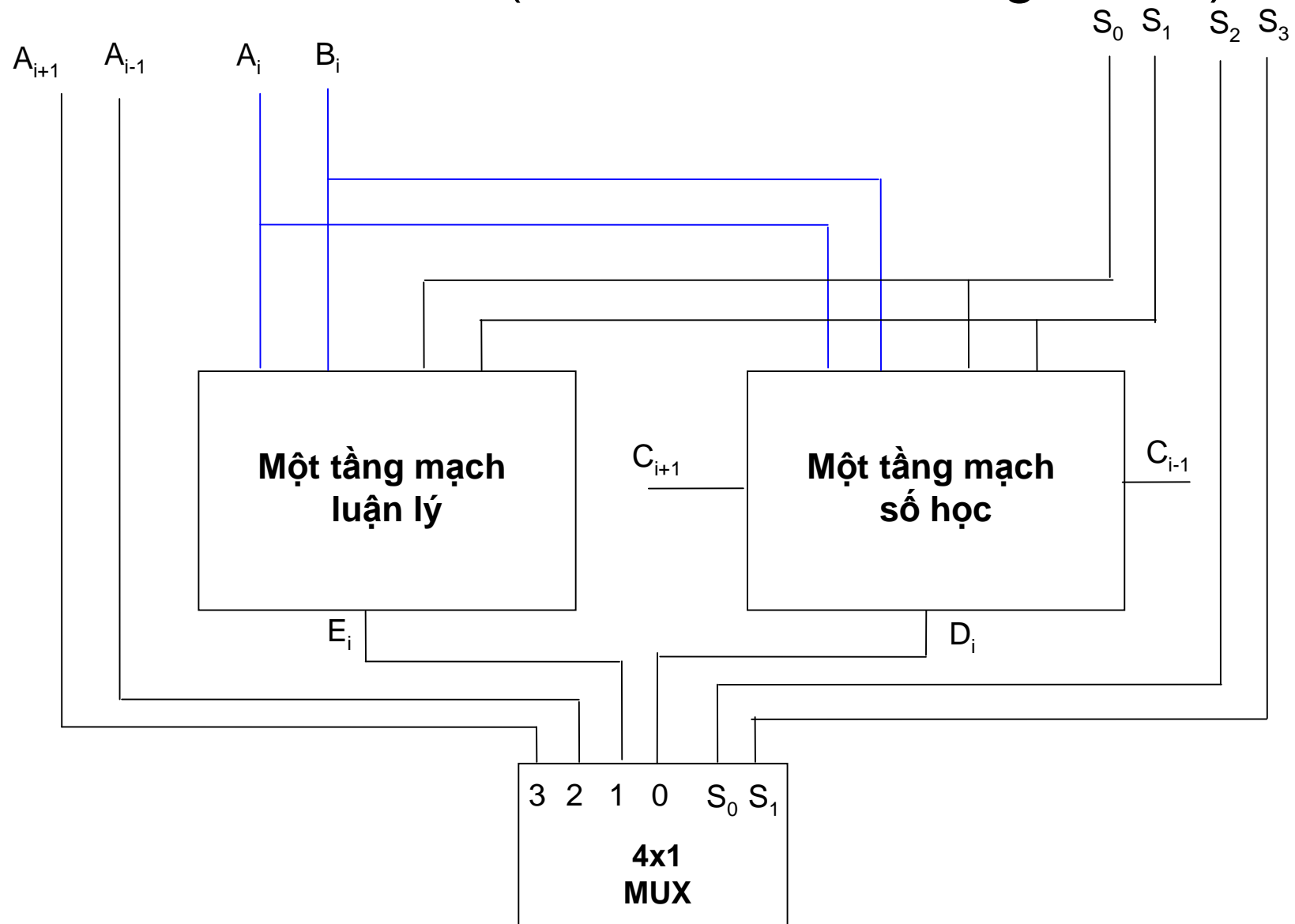
Ký hiệu	Ý nghĩa
$R \leftarrow \text{shl } R$	Dịch trái R
$R \leftarrow \text{shr } R$	Dịch phải R
$R \leftarrow \text{cil } R$	Dịch vòng trái R
$R \leftarrow \text{cir } R$	Dịch vòng phải R
$R \leftarrow \text{ashl } R$	Dịch trái số học R
$R \leftarrow \text{ashr } R$	Dịch phải số học R

- R= 10101011
- Shl R= 01010110
- Shr R= 01010101
- Cil R= 01010111
- Cir R=???
- Ashl R=???
- Ashr R=???

Mạch dịch tổ hợp 4 bit



6.5. ALU (Arithmetic and Logic Unit)



Các tác vụ của ALU

Chọn tác vụ					Tác vụ	Chức năng
S ₃	S ₂	S ₁	S ₀	C _{in}		
0	0	0	0	0	$F = A$	Chuyển A
0	0	0	0	1	$F = A + 1$	Tăng A
0	0	0	1	0	$F = A + B$	Phép cộng
0	0	0	1	1	$F = A + B + 1$	Cộng với nhớ
0	0	1	0	0	$F = A + \bar{B}$	Trừ có mượn
0	0	1	0	1	$F = A + \bar{B} + 1$	Phép trừ
0	0	1	1	0	$F = A - 1$	Giảm
0	0	1	1	1	$F = A$	Chuyển A
0	1	0	0	x	$F = A \wedge B$	AND
0	1	0	1	x	$F = A \vee B$	OR
0	1	1	0	x	$F = A \oplus B$	XOR
0	1	1	1	x	$F = \bar{A}$	Inverter
1	0	x	x	x	$F = \text{shr } A$	Dịch phải A
1	1	x	x	x	$F = \text{shl } A$	Dịch trái A

There are six shift microoperations:

shl that shifts the bits of a register one place left

shr that shifts the bits of a register one place right;


cil that shifts the bits of a register one place left with the leftmost bit being **circled** back to the right

cir that works similarly but to the right

ashl that shifts all bits **except the sign bit** of a register to the left but not into the sign bit

ashr that shifts all bits excluding the sign bit to the right

Eight-bit examples

Type	Symbolic	Source R2	Destination R1
shift left	$R1 \leftarrow \text{shl } R2$	10011110	
shift right	$R1 \leftarrow \text{shr } R2$	10011110	
Circle shift left	$R1 \leftarrow \text{cil } R2$	10011110	
Circle shift right	$R1 \leftarrow \text{cir } R2$	10011110	
arithmetic shift left	$R1 \leftarrow \text{ashl } R2$	10011110	
arithmetic shift right	$R1 \leftarrow \text{ashr } R2$	10011110	

Chương 7 - Tổ chức máy tính

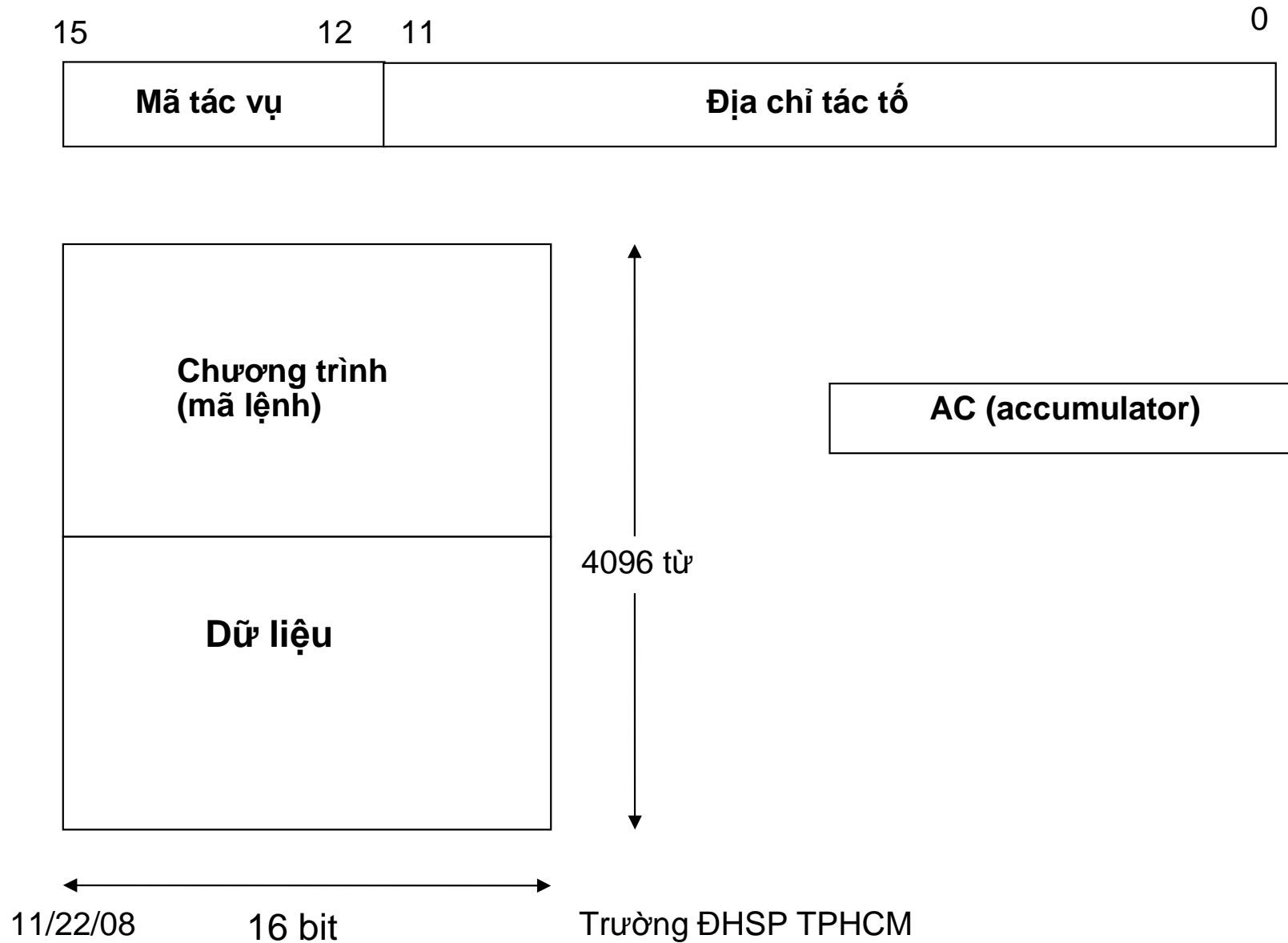
Mục tiêu

Hiểu cấu tạo và cách thức hoạt động (ở mức vi trình) của một máy tính cơ bản

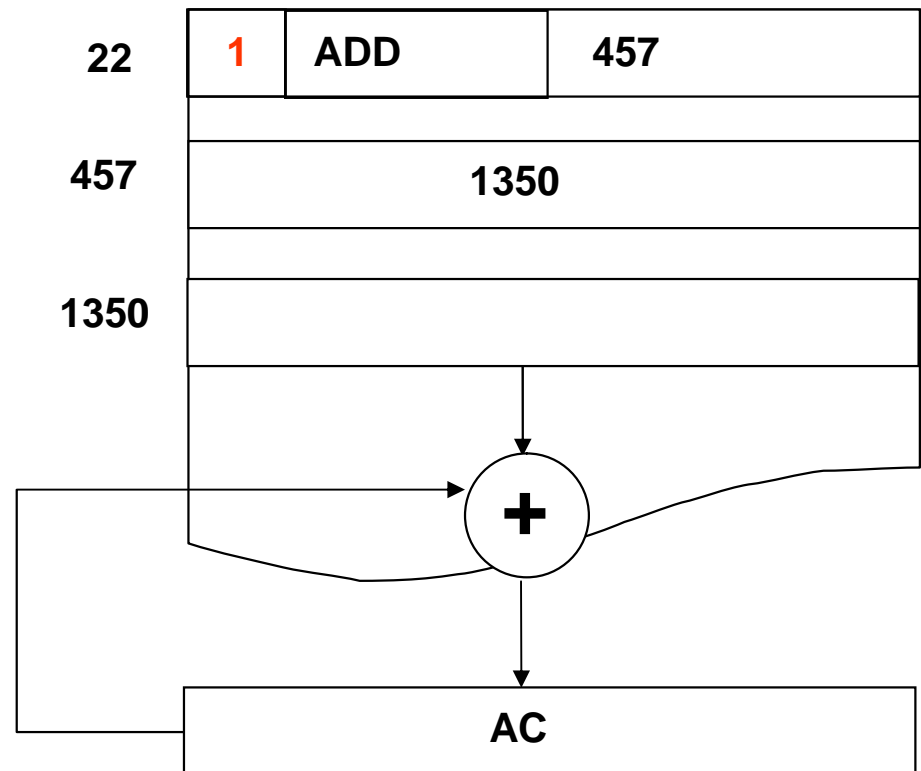
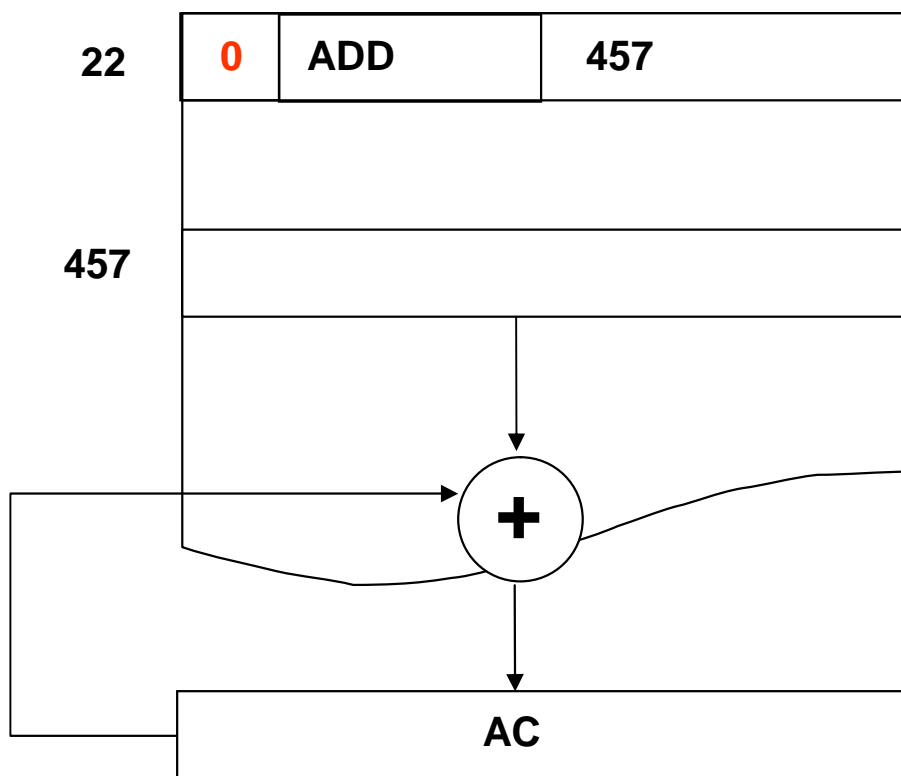
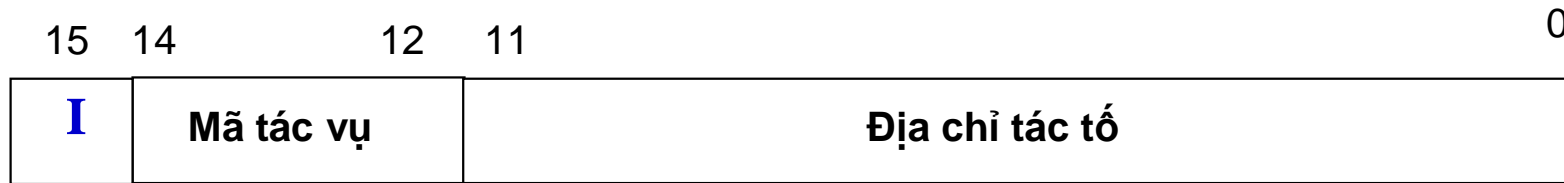
7.1. Mã Lệnh

- Mã lệnh là nhóm bit ra lệnh cho máy tính thực hiện một tác vụ nào đó
- Mã lệnh gồm nhiều phần: Mã tác vụ, địa chỉ bộ nhớ, các bit chỉ thị khác...

Tổ chức chương trình



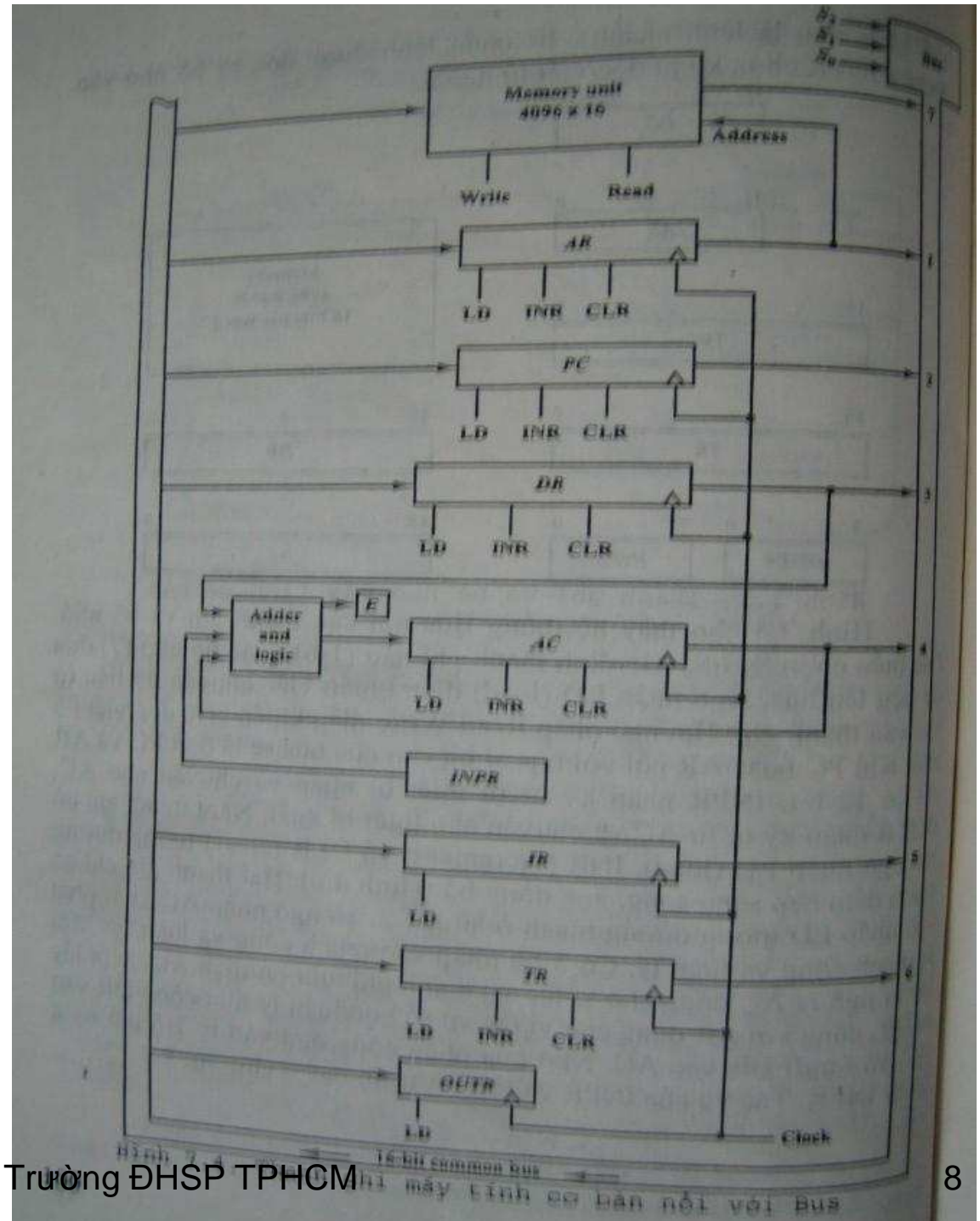
Địa chỉ gián tiếp



Tập thanh ghi

Ký hiệu	Bit	Tên	Chức năng
DR	16	Th.ghi dữ liệu	Lưu tác tố
AR	12	Th.ghi địa chỉ	Lưu địa chỉ bộ nhớ
AC	16	Th.ghi tích lũy	Th.ghi xử lý
IR	16	Th.ghi lệnh	Lưu mã lệnh kế tiếp
PC	12	Th.ghi đếm chương trình	Lưu địa chỉ lệnh kế
TR	16	Th.ghi tạm	Lưu dữ liệu tạm
INPR	8	Th.ghi nhập	Lưu ký tự nhập
OUTR	8	Th.ghi xuất	Lưu ký tự xuất

Thanh ghi và bus

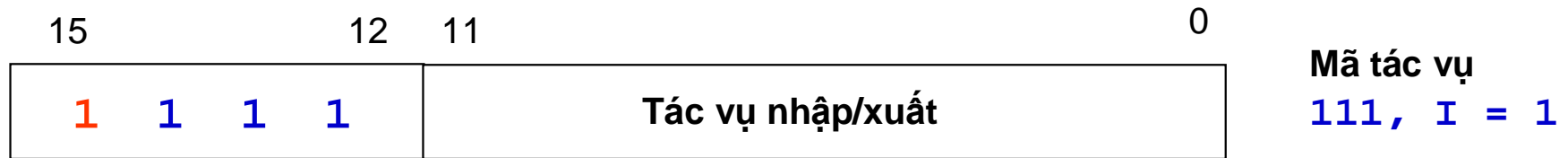
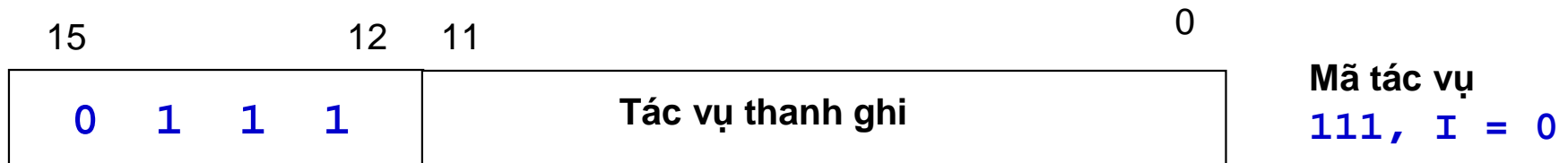


11/22/08

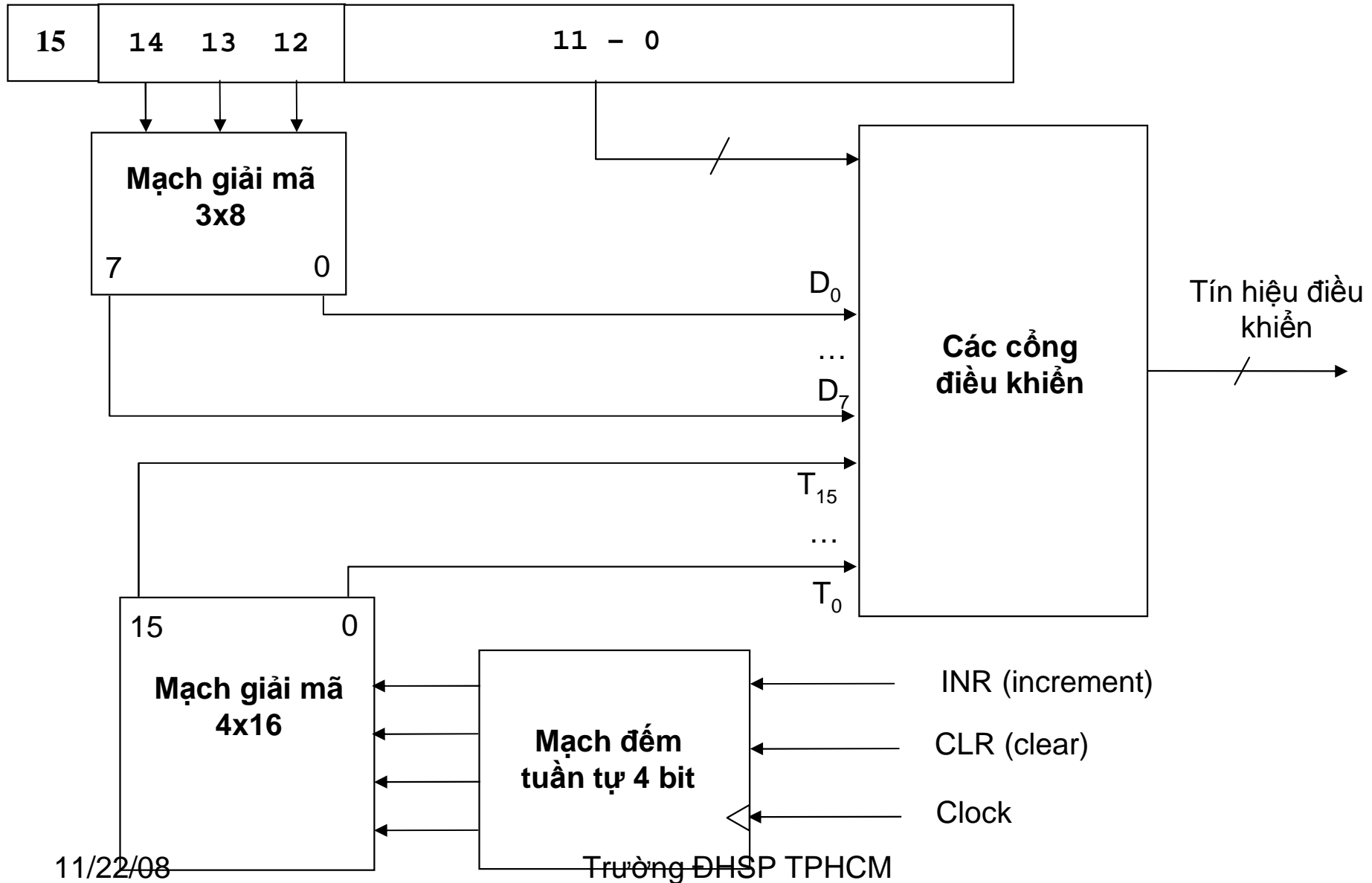
Trường ĐHSP TPHCM

8

Tập lệnh

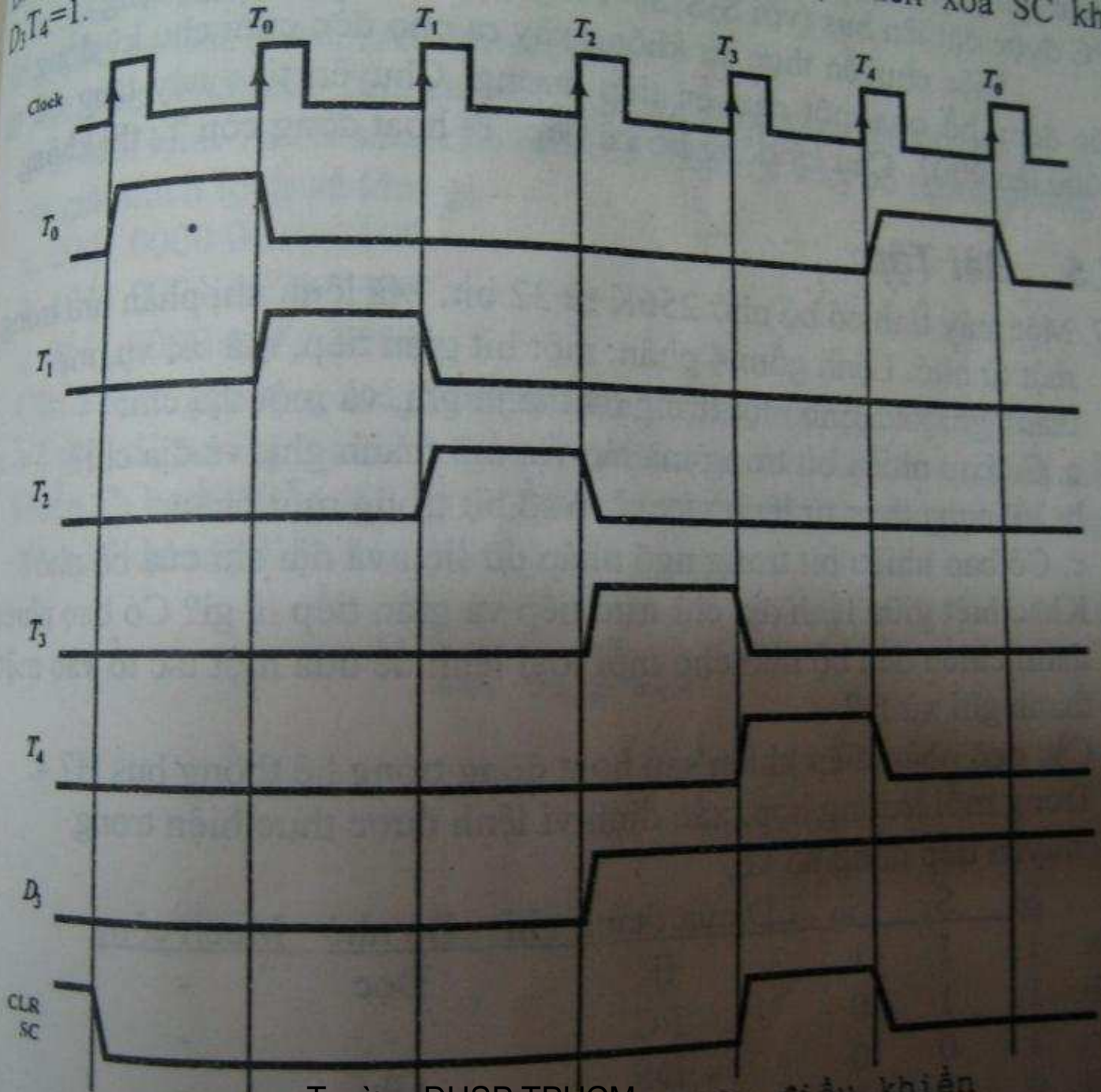


Định thời và điều khiển



$D_3 T_4 = 1$.

... của SC khi



11/22/08

Trường ĐHSP TPHCM

hiệu điều khiển

Chương 8 – Quy trình thực hiện lệnh

Mục tiêu

- Hiểu cách thức máy tính cơ bản thi hành chu kỳ máy (ở mức vi trình)

Chu kỳ lệnh

1. Tìm lệnh

2. Giải mã lệnh

3. Đọc địa chỉ hiệu dụng từ bộ nhớ nếu lệnh có địa chỉ gián tiếp

4. Thực hiện lệnh

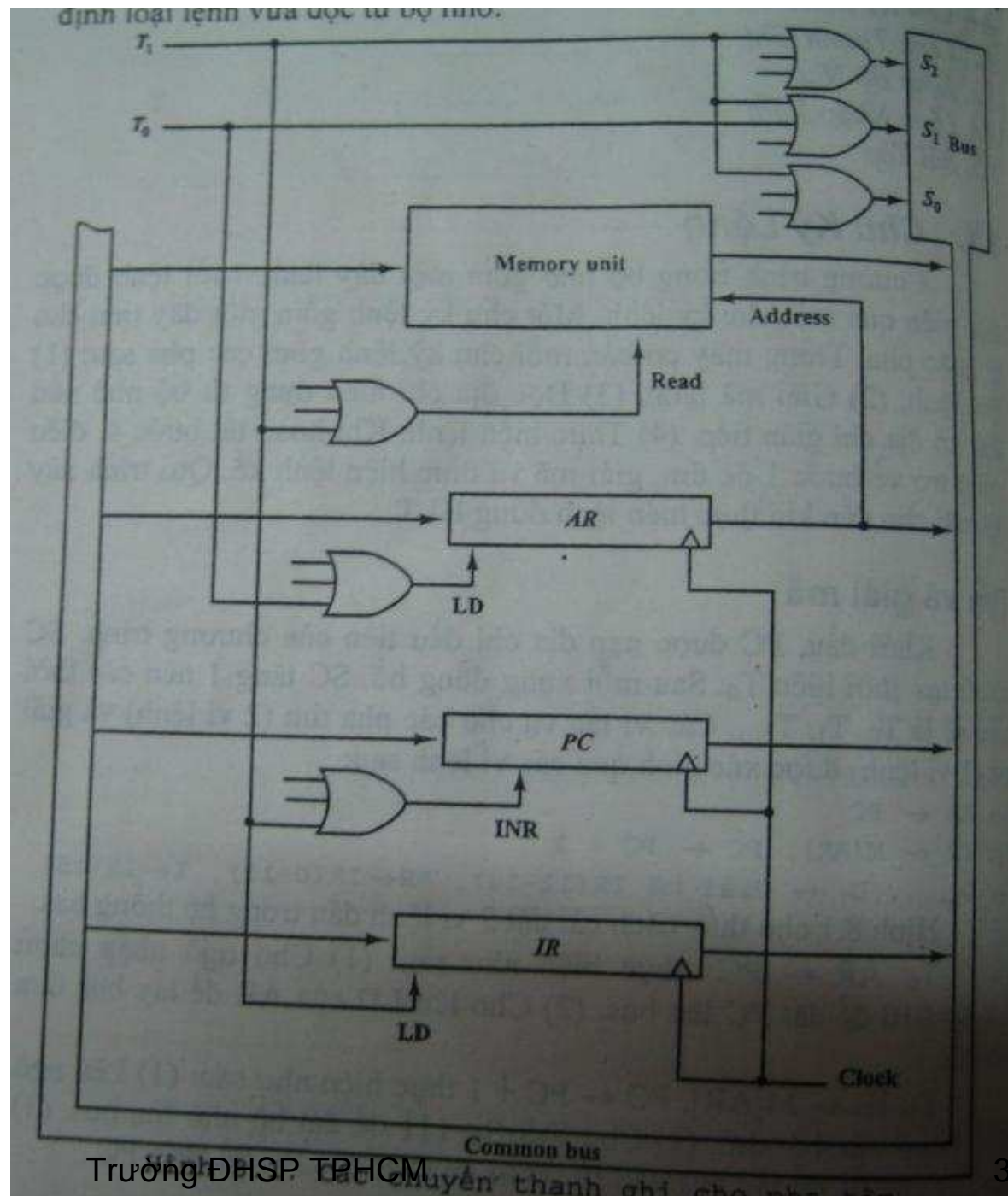
Tìm và giải mã lệnh

$T_0: AR \leftarrow PC$

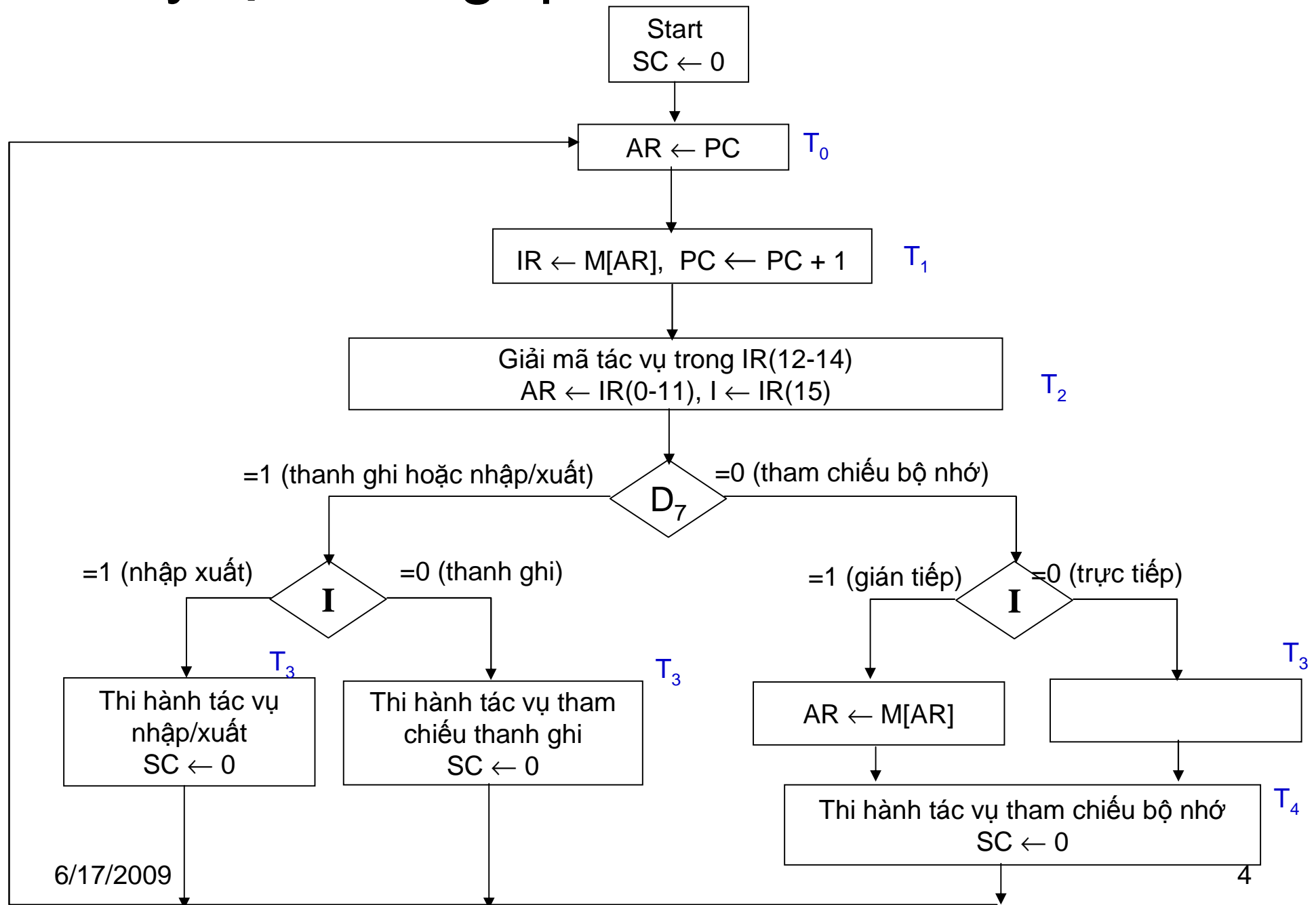
$T_1: IR \leftarrow M[AR]$

$PC \leftarrow PC + 1$

$T_2:$



Chu kỳ lệnh tổng quát



Câu hỏi

- Giả sử thanh ghi PC=2000 và giá trị bộ nhớ tại đó là 16 bit sau đây: 1101 1111 0011 1110. Hãy thực hiện chu trình lệnh
 - T0: AR (thanh ghi địa chỉ) = ?
 - T1: IR (thanh ghi lệnh) = ?, PC (thanh ghi đếm chương trình) = ?
 - T2: D7=?, I=?, AR = ?
 - T3:
 - T4:Và xác định loại mã lệnh là gì? (nhập xuất, thanh ghi, tham chiếu bộ nhớ trực tiếp, tham chiếu bộ nhớ gián tiếp)

Câu hỏi

- Giả sử thanh ghi PC=2000 và giá trị bộ nhớ tại đó là 16 bit sau đây: 1101 1111 0011 1110. Hãy thực hiện chu trình lệnh
 - T0: AR = 2000
 - T1: IR= 1101 1111 0011 1110, PC=2001
 - T2: D7=0, I=1, AR = 1111 0011 1110
 - T3: AR = M[3902]
 - T4: Thi hành tác vụ tham chiếu bộ nhớ.
 - Đây là lệnh tham chiếu bộ nhớ gián tiếp

Lệnh thanh ghi

Mã lệnh		Vi tác vụ	Diễn giải
	r	$SC \leftarrow 0$	Xóa SC
CLA	rB_{11}	$AC \leftarrow 0$	Xóa AC
CLE	rB_{10}	$E \leftarrow 0$	Xóa E
CMA	rB_9	$AC \leftarrow AC'$	Bù AC
CME	rB_8	$E \leftarrow E'$	Bù E
CIR	rB_7	$AC \leftarrow shr AC, AC(15) \leftarrow E, E \leftarrow AC(0)$	Vòng phải
CIL	rB_6	$AC \leftarrow shl AC, AC(0) \leftarrow E, E \leftarrow AC(15)$	Vòng trái
INC	rB_5	$AC \leftarrow AC + 1$	Tăng AC
SPA	rB_4	if $AC(15)=0$ then $PC \leftarrow PC + 1$	Nhảy nếu dương
SNA	rB_3	if $AC(15)=1$ then $PC \leftarrow PC + 1$	Nhảy nếu âm
SZA	rB_2	if $AC=0$ then $PC \leftarrow PC + 1$	Nhảy nếu $AC=0$
SZE	rB_1	if $E=0$ then $PC \leftarrow PC + 1$	Nhảy nếu $E=0$
HLT	rB_0	$S \leftarrow 0$	Dừng

Lệnh bộ nhớ

Mã lệnh		Vi tác vụ
AND	D_0	$AC \leftarrow AC \wedge M[AR]$
ADD	D_1	$AC \leftarrow AC + M[AR], E \leftarrow C_{out}$
LDA	D_2	$AC \leftarrow M[AR]$
STA	D_3	$M[AR] \leftarrow AC$
BUN	D_4	$PC \leftarrow AR$
BSA	D_5	$M[AR] \leftarrow PC, PC \leftarrow AR + 1$
ISZ	D_6	If $M[AR] + 1 = 0$ then $PC \leftarrow PC + 1$

Lệnh nhập xuất

Mã lệnh		Vi tác vụ	Diễn giải
	P	$SC \leftarrow 0$	Xóa SC
INP	pB_{11}	$AC(0-7) \leftarrow INPR, FGI \leftarrow 0$	Nhập ký tự
OUT	pB_{10}	$OUTR \leftarrow AC(0-7), FGO \leftarrow 0$	Xuất ký tự
SKI	pB_9	If (FGI=1) then $PC \leftarrow PC + 1$	Nhảy theo cờ nhập
SKO	pB_8	If (FGI=0) then $PC \leftarrow PC + 1$	Nhảy theo cờ xuất
ION	pB_7	$IEN \leftarrow 1$	Cho phép ngắt
IOF	pB_6	$IEN \leftarrow 0$	Cấm ngắt

Cấu hình nhập xuất

